

## Requisiti hardware e software per il collaudo automatizzato

**Toni Dirscherl**  
Product manager  
Advantest Europe

**D**a anni nel settore automobilistico i componenti elettronici devono rispettare severi parametri qualitativi. Per questo, alcuni anni fa gli OEM hanno introdotto lo “zero defect standard”. Per raggiungere tale ambizioso obiettivo, la strategia “zero errori” va estesa a tutti i processi interessati.

Ad assumere crescente importanza non sono solo i requisiti tecnici, ma anche il fattore economico. Il test dei componenti semiconduttori rientra nella catena di creazione del valore e richiede pertanto particolare attenzione.

Massima rilevanza assumono sia l'elevata precisione dei valori di corrente e tensione da forzare, sia l'esattezza dei risultati misurati. L'eccellenza qualitativa può essere ottenuta soltanto se lo strumento utilizzato offre risultati attendibili. Per il sistema di collaudo, ciò significa impiegare tecniche particolari, come le connessioni Kelvin a quattro conduttori per compensare le resistenze nel circuito, o la protezione delle linee di segnale per ridurre le correnti di fuga. Anche la scelta dei componenti del gruppo di misura elettronico esige particolare cura, in termini di deriva termica e stabilità di lungo periodo. L'elevato standard qualitativo del settore automobilistico impone di eseguire test in numerosi passaggi nelle condizioni più diverse, ad esempio “hot, cold, room temp, wafer & final test”. In quest'ottica, l'utilizzo flessibile della con-

*Nel settore automobilistico la strategia “zero errori” è divenuta prassi pressoché normale.*

*Ottenere semiconduttori di qualità zero defect standard richiede però un enorme sforzo in fase di test*

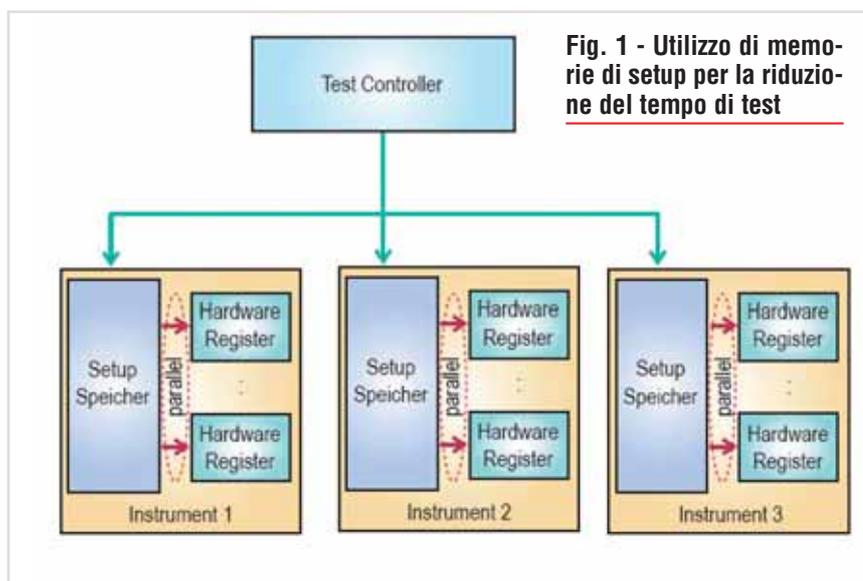
figurazione di test e la capacità di adattarsi rapidamente a nuovi tipi di componenti divengono prerequisiti fondamentali. A sua volta, ciò richiede un'elevata affidabilità meccanica di tutti i componenti coinvolti.

### Il test a segnale misto

La maggior parte dei tipici semiconduttori per uso automobilistico è fabbricata con la tecnologia analogica e a segnale misto. Rispetto ai componenti con caratteristiche digitali, il riutilizzo dei programmi di test esistenti per la produzione di nuove applicazioni è relativamente ridotta. Nella maggioranza dei casi, il codice di programma per il collaudo di

nuovi componenti deve essere adattato manualmente e a volte sviluppato completamente ex novo. Tale procedura non solo comporta un grande dispendio di tempo e alti costi, ma esige un ambiente di sviluppo complesso.

Un metodo efficace per risolvere il problema consiste nell'approntare librerie di test già codificate. Elementi di codice sono resi disponibili da Advantest per le funzioni di test più comuni. E grazie al “Test Class Wizard”, è possibile integrare direttamente il codice di programma all'interno dell'applicazione, prelevandolo dalla libreria. È sempre comunque possibile ampliare o adattare il codice di test in base alle proprie esigenze.



**Fig. 1 - Utilizzo di memorie di setup per la riduzione del tempo di test**

## Documentazione

In campo automobilistico, la completezza della documentazione e la tracciabilità dei risultati dei test rappresentano due ulteriori e importanti fattori. Anche nel caso in cui, malgrado tutte le precauzioni adottate, il dispositivo finale contenga un difetto, deve essere possibile individuare inequivocabilmente, a posteriori, la fonte dell'errore nella catena di produzione.

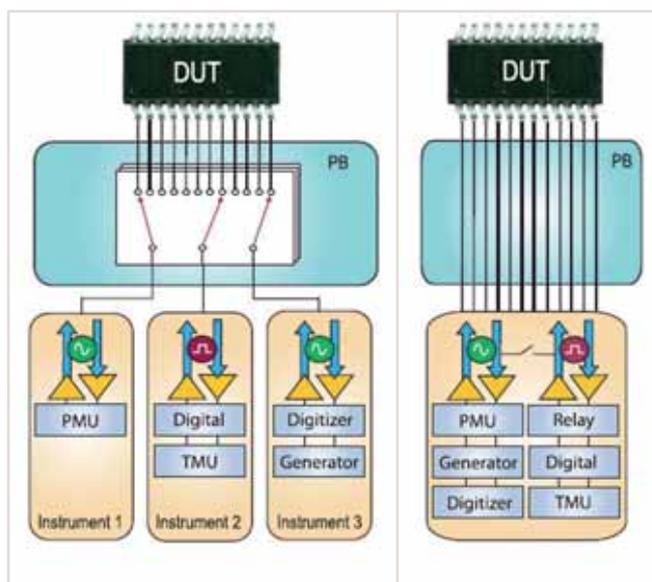
Il sistema di collaudo deve perciò essere in grado di registrare tutti i risultati di misura relativi a ogni singolo componente, senza allungare significativamente i tempi di collaudo. Durante la verifica di un lotto di produzione, è inoltre necessario effettuare un'analisi statistica dei dati.

## Ridurre i costi

L'importanza del fattore costo per l'industria automobilistica incide notevolmente anche sui test. E per ridurre i costi, è indispensabile contenere i tempi di collaudo. È possibile ottenere una maggiore efficienza nel collaudo sia minimizzando il tempo necessario per configurare e calibrare il sistema di test, sia ottimizzando il tempo richiesto per l'esecuzione dei vari test, sostanzialmente in base alle proprietà del dispositivo sotto esame o DUT (ad es. tempi di impostazione ed esecuzione dei pattern digitali).

Una soluzione efficace per la riduzione dei tempi di sistema consiste nell'utilizzare una speciale memoria di setup per l'hardware degli strumenti. La memorizzazione delle necessarie impostazioni dell'hardware di collaudo può avvenire già in fase di inizializzazione del programma di test.

Durante la fase di test vera e propria, le impostazioni, preventivamente memorizzate, vengono quindi trasferite al registro hardware semplicemente trasmettendo un indirizzo indice. Alla fine, l'impostazione selezionata viene eseguita sugli strumenti contemporaneamente



**Fig. 2 - Elevato parallelismo mediante semplificazione del cablaggio del componente**

per tutti i canali (Fig. 1). L'esecuzione in parallelo e la riduzione del trasferimento dei dati dal computer di sistema all'unità di misura consentono di ridurre significativamente il tempo di test.

## La strategia di collaudo

Gran parte delle moderne innovazioni in campo automobilistico è realizzata grazie all'impiego di componenti elettronici. La crescente integrazione e complessità delle nuove funzioni a livello di chip richiede di ripensare la strategia di collaudo.

Molti dei pin dei componenti sotto test sono dotati, a seconda della modalità operativa, di una funzionalità sia analogica che digitale. Perciò, durante lo svolgimento del test di un componente, sui singoli pin devono essere disponibili differenti risorse del sistema di collaudo. In base al tipo e al pin del dispositivo in esame, la funzionalità varia notevolmente e spazia dal digitale all'analogico, comprendendo applicazioni a corrente e tensione elevate. Spesso, tuttavia, ciò impone di generare o digitalizzare particolari forme di segnale mediante generatori o digitizer.

Tradizionalmente questo problema è stato risolto interconnettendo differenti risorse del tester sulla scheda dell'applicazione. Ciò tuttavia rende necessario l'impiego di numerosi componenti aggiuntivi (relè) e limita il parallelismo

ottenibile per lo spazio ridotto disponibile sulla scheda stessa e ne riduce l'affidabilità. La possibilità di effettuare prove in parallelo contemporaneamente su più componenti è un altro importante fattore di cui tenere conto per ridurre i costi. Una soluzione efficace a questa limitazione viene dall'utilizzo, nel sistema di collaudo, dei cosiddetti strumenti multifunzionali che, come suggerisce il loro nome, forniscono una gran varietà di funzioni per ciascun pin del dispositivo da collaudare (Fig. 2).

L'uso di strumentazione con queste caratteristiche consente di ridurre il time-to-market, e ciò sia anche grazie all'efficiente progettazione delle schede di applicazione, ottenuta semplificando il cablaggio del dispositivo sotto esame, sia grazie a una semplice programmazione orientata al DUT.

I costi dei test possono essere diminuiti in vari modi, tra cui il maggiore parallelismo possibile proprio grazie alla riduzione dello spazio richiesto dal cablaggio. Anche i minori costi per le schede delle applicazioni hanno un impatto positivo. L'utilizzo in parallelo di risorse multi-funzionali permette inoltre di incrementare notevolmente il numero di dispositivi collaudati contemporaneamente, mentre l'ottimizzazione dell'efficienza di sistema è resa possibile dalla configurazione più semplificata, grazie all'utilizzo delle schede multifunzionali.