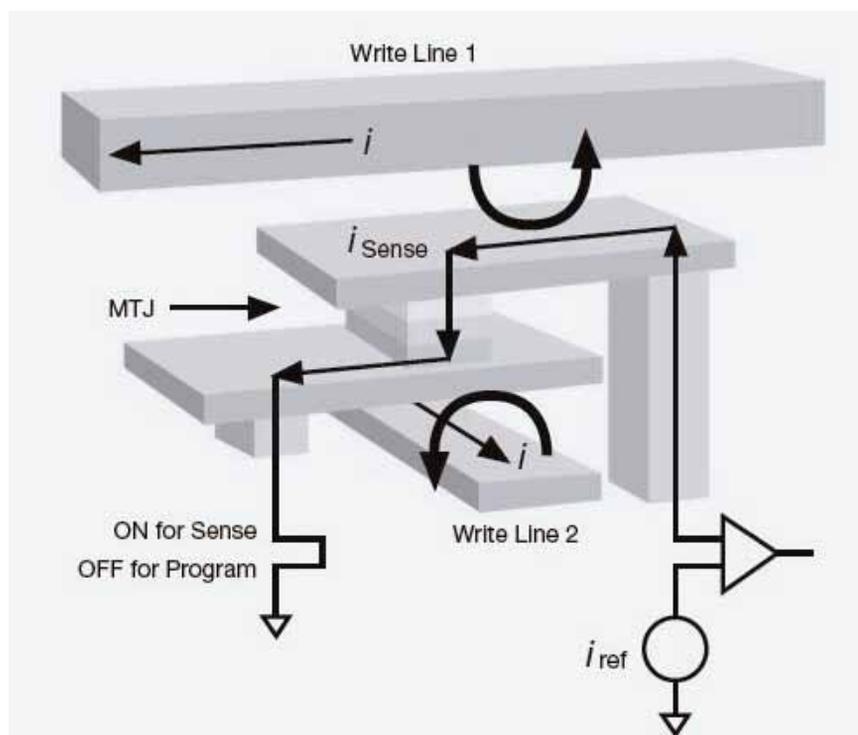


## Memorie non volatili MRAM: la possibilità di un'unica memoria di lavoro e per back up dati in un sistema

Federico Papoff  
EssePiRep

*Da Everspin una nuova famiglia di memorie non volatili che, basandosi sulla magnetoresistività (MRAM), supera i limiti funzionali delle altre tecnologie e consente di incorporare in un unico dispositivo le caratteristiche funzionali richieste ai diversi tipi di memoria presenti in un sistema con necessità di back up di dati*

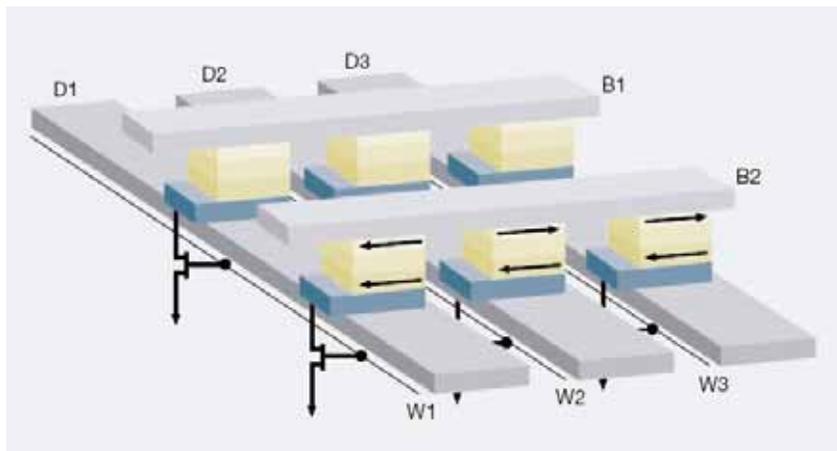
La necessità di salvare delle informazioni critiche nell'eventualità di una power failure è sempre più frequente in svariate aree di applicazione. A seconda della quantità di dati da salvare, del tempo di scrittura in memoria e del tempo di hold up dell'alimentatore, le soluzioni più usate utilizzano sia delle memorie non volatili, con tecnologia EEprom/Flash e ferroelettrica, sia memorie statiche a basso consumo (SRAM) con alimentazione tampone a batteria. Ognuna di queste soluzioni presenta ovviamente vantaggi e svantaggi rispetto alle altre ma da alcuni anni è stata introdotta sul mercato da parte di Everspin (www.everspin.com, azienda nata da uno spin off di Freescale) una nuova famiglia di memorie non volatili che, basandosi sulla magnetoresistività (MRAM), supera i limiti funzionali delle altre tecnologie e consente di incorporare in un unico dispositivo le caratteristiche funzionali richieste ai diversi tipi di memoria presenti in un sistema con necessità di back up di dati.



### Descrizione della MRAM

La MRAM (Magnetoresistive Random Access Memory) si basa su un elemento di memorizzazione magnetica integrato con un processo CMOS. Ciascun elemento di memoria utilizza (Fig. 1) una giunzione tunnel magnetica (MTJ) che

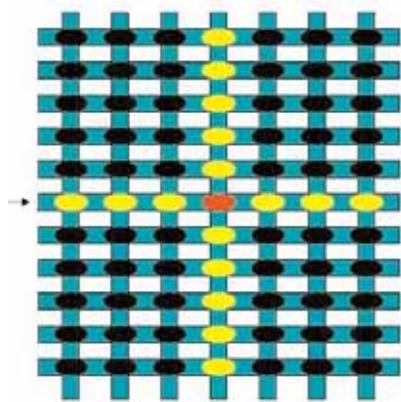
**Fig. 1 - Schema di una cella di memoria (1 Transistor, 1 MTJ), con evidenziate le linee di scrittura sopra e sotto il bit ed il percorso della corrente di lettura**



**Fig. 2 - Un array di celle MRAM, con le linee di Digit e di Bit per la scrittura della cella all'incrocio delle stesse ed i transistor di isolamento controllato dalle linee di Word**

consiste in uno strato magnetico fisso, un sottile strato dielettrico e uno strato magnetico libero. Quando una tensione viene applicata ai capi del MTJ, gli elettroni riescono a passare per effetto tunnel attraverso il sottile strato dielettrico. Il dispositivo MTJ presenta una bassa resistenza quando i momenti magnetici dello strato libero e di quello fisso sono paralleli e un'alta resistenza quando i due momenti magnetici sono opposti. Questo comportamento è conosciuto come "magnetoresistività", da qui il nome di RAM "magnetoresistiva" (MRAM).

Diversamente dalle altre tecnologie adoperate nelle memorie non volatili a semiconduttori, il dato è immagazzinato nella cella di memoria sotto forma di stato magnetico piuttosto che come carica elettrica ed è letto mediante una misura di resistenza, senza alterare lo stato magnetico della cella stessa. Il vantaggio che ne deriva è duplice: da un lato la polarizzazione magnetica rimane stabile nel tempo, non presentando quel fenomeno di leakage, tipico della carica elettrica; dall'altro la commutazione tra i due stati di polarizzazione magnetica non implica lo spostamento di elettroni o atomi e quindi non esiste alcun meccanismo conosciuto di usura o fatica. Per realizzare una memoria ad alta densità le celle di MRAM (Fig. 1) vengono organizzate in una matrice, come

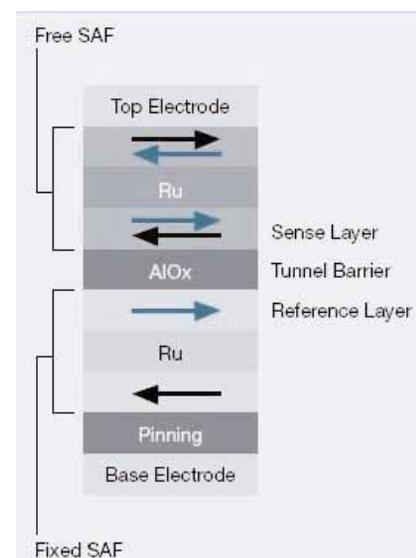


**Fig. 3 - le celle di memoria in ciascuna linea di DIGIT e di BIT (in giallo in figura) selezionate per scrivere nella cella desiderata (in rosso) presentano una ridotta barriera di energia durante la programmazione**

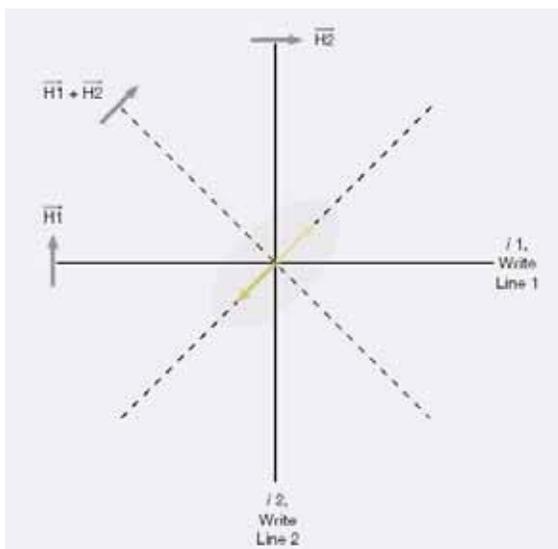
mostrato in figura 2. Durante un'operazione di scrittura, impulsi di corrente vengono fatti passare attraverso una linea di "DIGIT" e una linea di "BIT", scrivendo solo nella cella di memoria situata all'incrocio delle due linee (in sostanza, facendo riferimento alla Fig. 1, viene commutato o meno la polarizzazione magnetica dello strato libero, a seconda che il bit sia cambiato o meno). Durante un'operazione di lettura, invece, il transistor di isolamento della cella di memoria che si vuole leggere (Fig. 1) viene chiuso in modo tale da polarizzare il MTJ e la corrente letta viene confrontata con un riferimento per determinare se il livello di resistenza sia alto o basso.

### Toggle Bit MRAM

Un fenomeno che si manifesta con lo schema di scrittura precedentemente descritto è che (Fig. 3) le celle di memoria in ciascuna linea di DIGIT e di BIT (in giallo in figura) selezionate per scrivere nella cella desiderata (in rosso)



**Fig. 4 - Lo stack di materiali di un MTJ usato per le toggle MRAM**

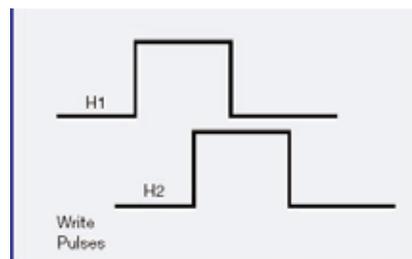


**Fig. 5 - Schema della sequenza di campi magnetici applicati in una toggle MRAM per commutare lo stato dello strato libero. I campi magnetici  $H_1$  ed  $H_2$  sono generati mediante sequenze di impulsi di corrente  $i_1$  ed  $i_2$  nelle linee di scrittura**

presentano una ridotta barriera di energia durante la programmazione e, come tali, sono più suscettibili a disturbi originati da agitazione termica, con conseguente inversione non desiderata della polarizzazione magnetica di alcune celle. Sostanzialmente quello che accade è che le celle in ciascuna linea sono sottoposte a una parte (“mezza selezione”) del campo magnetico necessario per l’inversione di polarizzazione che invece si manifesta, completamente, nella cella selezionata, dove i campi magnetici derivanti dalle correnti nelle linee di DIGIT e di BIT sommano i loro effetti. L’effetto della “mezza selezione” è di abbassare la barriera energetica necessaria per una inversione di polarizzazione. Questo problema è stato risolto da Everspin nelle sue MRAM utilizzando la soluzione del “toggle bit”, basato sul “Savtchenko switching toggle” (dal nome del suo inventore) e che utilizza

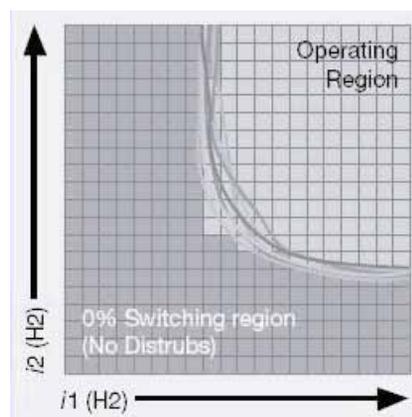
una nuova struttura dello strato libero, un diverso orientamento della cella di memoria rispetto alle linee di DIGIT e BIT e una sequenza di impulsi di corrente nelle linee stesse. “Toggle” significa che la stessa sequenza di impulsi di corrente viene utilizzata sia per cambiare lo stato del bit da “0” a “1” sia da “1” a “0”. Come si vedrà nel seguito, questo tipo di commutazione è sostanzialmente diversa da quella analizzata precedentemente, dove il momento

magnetico dello strato libero segue semplicemente il campo magnetico applicato. La commutazione Savtchenko si basa sul comportamento unico, in presenza di un campo magnetico, di uno strato “sintetico” antiferromagnetico, SAF, costituito da due strati ferromagnetici, con momenti magnetici opposti, accoppiati da un sottile strato non magnetico (Fig. 4). Lo strato libero basato sulla struttura SAF, in cui i momenti magnetici dei suoi componenti si bilanciano, risponde a un campo magnetico esterno in maniera diversa dal semplice singolo strato ferromagnetico di una MRAM convenzionale. Invece di seguire il campo magnetico esterno, il SAF ruoterà a un angolo approssimativamente ortogonale al campo magnetico. Applicando una sequenza di impulsi di corrente opportuna, è possibile generare un campo magnetico rotante, capace di far ruotare di  $180^\circ$  i momenti magnetici di ciascuno dei due strati costituenti il SAF (Fig. 5) e dove si nota anche l’orientamento a  $45^\circ$  del SAF rispetto alle linee di scrittura. L’effetto magnetoresistivo si manifesta tra il sense layer del SAF libero e quello di riferimento del SAF fisso (Fig. 4). In figura 6 è riportata la sequenza di impulsi di corrente. A causa della sua



**Fig. 6 - Sequenza degli impulsi di corrente usata per generare la sequenza di campi magnetici in una toggle MRAM**

simmetria, questa sequenza di impulsi può solo commutare il bit al suo stato opposto rispetto al suo valore iniziale. Per questo motivo, prima di effettuare un’operazione di scrittura, è necessario fare una lettura per determinare se una scrittura sia necessaria. La caratteristica, unica, della risposta della struttura



**Fig. 7 - Mappa della caratteristica di toggling per un intero array di MRAM da 4 Mb dove si evidenzia l’ampia zona operativa**

SAF ai campi magnetici esterni, fa sì che ognuna delle linee di corrente utilizzate per programmare il bit (DIGIT e BIT) da sola non riesca a commutarne lo stato, anche per valori elevati di corrente. Ciò viene evidenziato nella figura 7 che riporta la mappa della caratteristica

di commutazione in funzione della corrente di generazione dei campi magnetici di scrittura per un array completo di memoria da 4 Mb. Nella regione al di sotto delle soglie, per qualunque valore della corrente, non si ha commutazione, a conferma della notevole resistenza ai disturbi di linea singola offerti dalla soluzione toggle bit.

### Campi magnetici esterni e MRAM

Una possibile preoccupazione, con una memoria che si basa sul ferromagnetismo per memorizzare i dati al suo interno, è la sua interazione con campi magnetici esterni. Da questo punto di vista le memorie prodotte da Everspin sono costruite per prevenire modifiche ai dati memorizzati con campi magnetici fino a 2000 A/m durante le operazioni di scrittura e 8000 A/m durante una lettura o quando è inattiva. Quindi le sue spe-

cifiche superano di gran lunga il limite di 1000 A/m fissato dalla IEC-61000-4-8 per quanto riguarda l'esposizione a campi magnetici di apparati elettronici.

### Confronto con altre tecnologie

Le MRAM di Everspin forniscono il meglio delle memorie volatili e non volatili in un unico dispositivo. Infatti, vista come memoria SRAM, la MRAM effettua operazioni di lettura/scrittura in un tempo di ciclo di 35 ns e in numero illimitato. Inoltre è più veloce della maggior parte delle SRAM low power adoperate nelle tradizionali soluzioni con batteria tampone.

Viste come memorie non volatili, le MRAM risultano vincenti nel confronto con una flash o EEPROM poiché sono in grado di eseguire scritture in una qualsiasi locazione di memoria alla stessa velocità (35 ns) con cui effettuano

una lettura e, inoltre, con un numero di cicli di scrittura illimitato. Anche dal punto di vista di data retention le MRAM sono superiori, essendo in grado di mantenere i dati per un periodo di 20 anni a temperature fino a 125 °C. Più articolato è il confronto con l'altra tecnologia adoperata per le memorie non volatili, basata sul principio della ferroelettricità (le FRAM). Pur godendo degli stessi vantaggi rispetto alla tecnologia floating gate adoperata su Flash ed EEPROM, le FRAM tuttavia sono inferiori alle MRAM in alcuni punti che si andranno ad analizzare. Un primo punto è legato al principio alla base del processo di memorizzazione. Nelle FRAM viene sfruttata la proprietà in alcuni cristalli polari (perovskiti) di poter cambiare la polarizzazione elettrica per effetto di un campo elettrico applicato; ciò è possibile perché nel cristallo vi è un ione che può assumere due uguali e sta-



# Più facile simulare Più semplice validare

NI Multisim 11.0 per la progettazione di circuiti

- Visualizzazione dei dati più intuitiva e completa
- Ampio database di componenti
- Creazione di strumenti virtuali tramite LabVIEW
- Progettazione di prototipi completa con lo strumento di sbroglio NI Ultiboard

>> Prova Multisim 11.0 su [ni.com/multisim/i](http://ni.com/multisim/i)

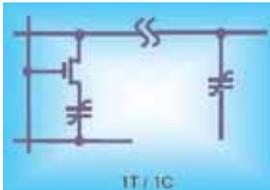
02 41.309.1

readerservice.it n.25045

**IRS** Ingegneria  
Ricerca  
Sistemi

Distributore unico per l'Italia  
Tel.: +39 049 8705156 • info@irsweb.it

**NATIONAL  
INSTRUMENTS™**



**Fig. 8 - Struttura elettrica di una cella di memoria FRAM**

non si conosce alcun meccanismo di “usura” (si pensi a un trasformatore, in un convertitore DC/DC ad alta frequenza, le cui caratteristiche magnetiche senz’altro non si modificano dopo anni e anni di funzionamento continuativo).

bili stati a bassa energia, a cui sono associate due posizioni nel cristallo. Quindi applicando alternativamente campi elettrici di polarità opposte è possibile spostare lo ione tra le due posizioni. Tuttavia questo spostamento è un elemento di “usura” che, al crescere del

Un altro punto debole di una FRAM rispetto a una MRAM dipende dal modo in cui viene letto il contenuto della cella di memoria. Infatti, facendo riferimento alla cella 1T-1C in figura 8, la lettura viene fatta forzando una polarizzazione (per esempio equivalente a uno “zero”)

mente a quanto succede in una cella DRAM, a cui la struttura in Fig. 8 è molto simile). Nelle MRAM, invece, il contenuto della cella di memoria viene letto mediante una misura di resistenza, come spiegato precedentemente, operazione che lascia inalterata la situazione magnetica all’interno della stessa. Da ciò derivano due differenze fondamentali:

- nelle MRAM tempo di accesso e tempo di ciclo coincidono (tipicamente 30 ns), mentre nelle FRAM il tempo di ciclo (tipico 350 ns) è più lungo del tempo di accesso (tipico 60 ns) a causa del necessario tempo di riscrittura;

- pur essendo molto elevato il numero di cicli di scrittura in una FRAM (tipico 1014), questo “capitale”, tuttavia, viene intaccato non solo da operazioni di scrittura ma anche da quelle di lettura.

Conseguenza di questi due punti è che solo una MRAM può essere pensata come l’unica memoria in un sistema, capace di svolgere sia operazioni di lettura/scrittura, normalmente associate all’uso di una SRAM come memoria di lavoro, sia la funzione di memoria tampone, in cui salvare i dati critici del sistema. Anche dal punto di vista dell’ambiente operativo, le MRAM presentano un ulteriore vantaggio rispetto alla FRAM: infatti la temperatura di Curie (alla quale sia l’effetto ferromagnetico sia quello ferroelettrico scompaiono) per un materiale ferromagnetico è più alta di quella di un materiale ferroelettrico e ciò permette alle MRAM di poter operare fino a temperature di 125 °C, contro gli 85 °C delle FRAM, ed essere adoperate in applicazioni quali quelle nel settore militare o automotive (“sotto cofano”).

**Tabella 1 - Portafoglio memorie EVERSPIN**

16-BIT MRAM PRODUCT SELECTOR GUIDE							
Part Number	Density	Configuration	Voltage	Speed Grade	Extended Temp	Package	RoHS Compliant
MR4A16	16 Mb	1Mx16	3.3 V	35 ns	C, M	48-BGA	Yes
MR2A16	4 Mb	256Kx16	3.3 V	35 ns	C, V	44-TSOPII, 48-BGA	Yes
MR1A16	2 Mb	128Kx16	3.3 V	35 ns	C, V	44-TSOPII	Yes
MR0A16	1 Mb	64Kx16	3.3 V	35 ns	C, V	44-TSOPII, 48-BGA	Yes

8-BIT MRAM PRODUCT SELECTOR GUIDE							
Part Number	Density	Configuration	Voltage	Speed Grade	Extended Temp	Package	RoHS Compliant
MR4A08	16 Mb	2Mx8	3.3 V	35 ns	C, M	44-TSOPII, 48-BGA	Yes
MR2A08	4 Mb	518Kx8	3.3 V	35 ns	C, M	44-TSOPII, 48-BGA	Yes
MR0A08	1 Mb	128Kx8	3.3 V	35 ns	C, M	44-TSOPII, 48-BGA	Yes
MR256A08	256 Kb	32Kx8	3.3 V	35 ns	C, M	44-TSOPII, 48-BGA	Yes

SERIAL SPI MRAM PRODUCT SELECTOR GUIDE							
Part Number	Density	Configuration	Voltage	Speed Grade	Extended Tempo	Package	RoHS Compliant
MR25H10	1 Mb	128Kx8	2.7-3.6 V	40 MHz	C, M	8-DFN	Yes
MR25H512	512 Kb	64Kx8	2.7-3.6 V	40 MHz	C, M	8-DFN	Yes
MR25H256	256 Kb	32Kx8	2.7-3.6 V	40 MHz	C, M	8-DFN	Yes

Blank: 0°C to +70°C      V: -40°C to +105°C  
 C: -40°C to +65°C      M: -40°C to +125°C

numero di cicli, porta a una riduzione dei due livelli di polarizzazione residua (associati ai due stati stabili) e, quindi in ultima analisi, della capacità di discriminare il contenuto della cella di memoria. Nelle MRAM la polarizzazione dell’elemento ferromagnetico, alla base della cella di memoria, dipende dallo spin degli elettroni, un meccanismo di cui

al materiale ferroelettrico nella cella di memoria. Se esso già si trova in quello stato, nessuna variazione di carica viene rilevata; altrimenti la polarizzazione cambia e un impulso di corrente viene rilevato. Perciò, successivamente a una lettura, deve essere necessariamente effettuata una scrittura per confermare o ripristinare lo stato originale (analogamente

**Everspin è rappresentata in Italia da EssePiRep ([www.essepirep.it](http://www.essepirep.it)) e distribuita da Arrow, EBV e Future Electronic**

readerservice@fieramilanoeditore.it  
**Everspin (EssePiRep) n.1**