

## Messa a punto rapida dei bus seriali nei progetti che utilizzano FPGA

**Joel Woodward**  
Senior Product manager  
Agilent Technologies

*Le nuove tecnologie degli oscilloscopi per la decodifica e l'impostazione di trigger su bus seriali a bassa velocità offrono agli utilizzatori di FPGA funzionalità avanzate che possono far risparmiare tanto tempo nella messa a punto dei loro progetti*

I bus seriali con velocità inferiore a 1 Mbit/s si trovano molto frequentemente nei progetti che utilizzano FPGA. Inoltre, è in costante aumento anche l'utilizzo di bus seriali con velocità di svariati megabit al secondo nei progetti che utilizzano FPGA. La facilità di utilizzo dei bus seriali, il loro basso costo e l'adattabilità ai blocchi funzionali tradizionali li rende ideali in una vasta gamma di applicazioni un po' in tutti settori dell'elettronica. I bus seriali a bassa velocità rimangono prevalenti nel settore dell'informatica, semiconduttori, aerospazio/difesa, telecomunicazioni, elettronica di largo consumo, automobile, medicale, misura e collaudo. I bus seriali come I<sup>2</sup>C, SPI, CAN, LIN e RS-232 offrono spesso dei punti di osservazione per la messa a punto di progetti che usano FPGA con bus seriali ad alta velocità per scambiare dati tra più chip sulla stessa scheda. Storicamente, la cattura e la decodifica delle informazioni trasmesse sul bus ha richiesto uno sforzo manuale significativo quando si usa un oscilloscopio, oppure ha costretto al ricorso a strumenti supplementari dedicati. I costruttori di oscilloscopi hanno ora incluso nei loro strumenti diverse funzionalità applicative tecnologicamente avanzate che semplificano il debug di circuiti con bus seriali a bassa velocità.



**Gli oscilloscopi serie 9000 di Agilent supportano la più ampia gamma di bus seriali, tra cui I<sup>2</sup>C, SPI, RS-232/UART, CAN, USB, e PCIe**

### Problemi tipici

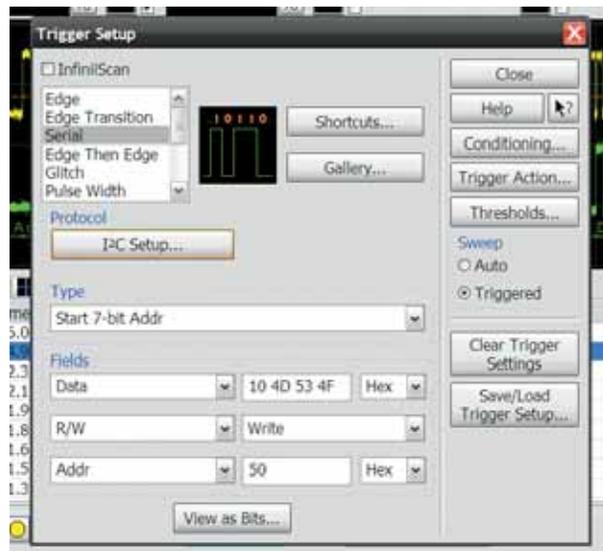
La natura riprogrammabile degli FPGA conferisce efficienza alla progettazione iterativa per cui risulta spesso molto vantaggioso passare in tempi rapidi dalla fase di simulazione alla realizzazione di prototipi. Gli oscilloscopi a memoria digitale (DSO) e gli oscilloscopi per segnali misti (MSO) sono degli strumenti "naturalmente" adatti a verificare i segnali sulle interfacce seriali a bassa velocità. Grazie alla disponibilità di 16 o più canali digitali in aggiunta ai canali analogici dell'oscilloscopio, gli oscilloscopi per segnali misti offrono l'ulteriore vantaggio di semplificare la messa a punto dei bus paralleli interni, delle macchine a stati, dei segnali di controllo e degli I/O paralleli che sono scomodi da osservare con i soli canali disponibili in un normale oscilloscopio

digitale. Quando si lavora con FPGA e bus seriali a bassa velocità, emergono un paio di problematiche tipiche durante la messa a punto e verifica del progetto. La prima riguarda le caratteristiche elettriche del bus. Molti tecnici tendono ad abbassare la guardia, pensando; "è un bus molto lento, cosa vuoi che vada storto?" Usando le tecniche di debug tradizionali, l'utilizzo di un oscilloscopio può aiutare a risolvere una miriade di problemi elettronici che insorgono a causa della scelte di uno standard di I/O non appropriato o dalla mancanza di una resistenza di pull-up. Si tratta di problemi tipici facili da identificare e da risolvere. Per una seconda classe di problematiche, invece, è necessario vedere quali contenuti vengono trasmessi sul bus. Gli FPGA interagiscono sistematicamente con il sistema

che li circonda e queste interazioni sono difficili da simulare completamente. Un sottoinsieme di tali interazioni è spesso realizzato utilizzando un bus seriale a bassa velocità per comunicare con i chip adiacenti. Per esempio, il microprocessore integrato in un FPGA passa i valori corretti a una periferica esterna? I bus seriali a bassa velocità possono anche essere utilizzati per far comunicare vari blocchi funzionali all'interno di un singolo FPGA. Osservando i dati catturati con l'oscilloscopio, gli utilizzatori possono decodificare la forma d'onda catturata per scoprire il contenuto informativo alla quale si riferisce. Si prenda ad esempio il semplice caso del bus I<sup>2</sup>C. Dopo aver catturato i dati mediante un'acquisizione singola, un utilizzatore deve determinare manualmente il flusso seriale di dati è 0 oppure 1 in corrispondenza di ogni fronte del segnale di clock e documentare questa sequenza di uni e zeri. È più semplice stampare l'immagine dell'acquisizione prima di cominciare, così da poter scrivere i vari "1" e "0" in corrispondenza della forma d'onda. Fatto ciò, i vari "1" e "0" vanno interpretati nel contesto del protocollo del bus e, infine, convertiti nel loro formato esadecimale equivalente. A questo punto è stata decodificata una singola schermata. Questo processo può richiedere ore se è necessario decodificare più pacchetti sul bus e la sua natura "alienante" lo rende noioso e soggetto a errori frequenti. Peggio ancora, è impossibile da eseguire manualmente quando l'oscilloscopio è in funzione e quindi è utilizzabile solo su schermate statiche relative a singole acquisizioni. Tuttavia, rimane oggi il metodo più comune per decodificare i protocolli dei bus seriali a bassa velocità. Impostare il trigger sul contenuto di un pacchetto è ancora più difficile, in quanto richiede sistemi di trigger multifrequenza non disponibili negli oscilloscopi.

## L'uso di pacchetti applicativi

Diversi costruttori di oscilloscopi digitali hanno recentemente presentato pacchet-



**Fig. 1 - Ciascuno standard seriale dispone di una serie di condizioni specifiche predefinite sul protocollo che un utilizzatore può facilmente personalizzare. In questo esempio, è mostrata una condizione di trigger campione per il bus I<sup>2</sup>C impostata in un oscilloscopio Agilent serie Infiniium 9000**

ti applicativi per il loro strumenti dedicati ai bus seriali. Questi pacchetti applicativi possono essere usati con i vari canali degli oscilloscopi e, nel caso degli oscilloscopi per segnali misti, anche con i segnali acquisiti digitalmente. Ciò permette di preservare i canali dell'oscilloscopio per dedicarli alle osservazioni sui segnali analogici e di riuscire a mettere a punto il progetto lavorando contemporaneamente sui domini analogici, digitale e seriale. Questi pacchetti applicativi per i bus seriali aumentano tipicamente del 10% il costo dell'oscilloscopio, ma permettono di risparmiare ore e giorni di attività quando si lavora con i bus seriali a bassa velocità. Gli utilizzatori dovrebbero considerare con forte interesse l'aggiunta delle funzionalità di analisi seriale quando acquistano un nuovo oscilloscopio. Questi pacchetti applicativi, che sono dedicati a singoli tipi di bus seriali o a una combinazione di essi, aggiungono due funzionalità fondamentali: la decodifica e il trigger.

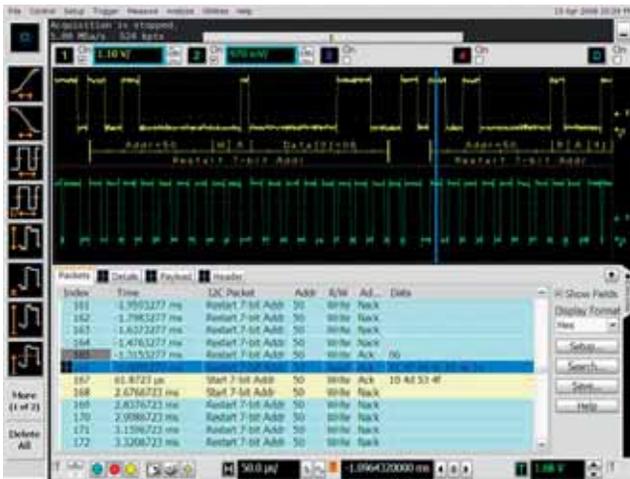
## Trigger sul protocollo

Come evento di trigger, gli utilizzatori possono specificare una particolare condizione che si verifica sul bus seriale. Per esempio, è possibile impostare l'oscilloscopio in modo che scatti in corrispondenza di un errore CRC sul bus USB, o quando l'indirizzo sul bus I<sup>2</sup>C è pari a 1F in esadecimale, quando passa il carattere A sulla linea di ricezione di un'interfaccia UART. All'interno dell'oscilloscopio vi è

un circuito progettato per riconoscere la sequenza dei bus seriali che è in grado di far scattare il trigger al verificarsi di condizioni di protocollo specifiche. Ciò semplifica l'attivazione del trigger sul protocollo. Un esempio di trigger seriale è illustrato in figura 1.

## Analisi di protocollo

I costruttori di oscilloscopi usano tecnologie hardware o software per convertire i segnali catturati sul bus seriale nelle corrispondenti informazioni decodificate secondo il relativo protocollo, come mostrato nella figura 2 per un bus I<sup>2</sup>C. Il protocollo può essere mostrato a livello fisico utilizzando simboli adiacenti alle forme d'onda, oppure riportato in forma di listato tabellare. Gli oscilloscopi digitali offrono la decodifica di protocollo sui loro canali, mentre gli oscilloscopi per segnali misti offrono la decodifica di protocollo sui canali analogici o su quelli digitali o su una combinazione dei due. Gli oscilloscopi determinano cosa è un 1 oppure uno 0 in funzione della tensione del segnale riferito a un particolare clock per ciascun canale dell'oscilloscopio oppure, nel caso di oscilloscopi per segnali misti, utilizzando le impostazioni di soglia dei canali digitali. Per i bus seriali che incorporano il segnali di clock, come USB e PCIe, l'oscilloscopio offre la funzionalità di recupero del clock onde poter eseguire correttamente l'analisi di protocollo.



**Fig. 2 - Attivando un pacchetto applicativo, l'oscilloscopio serie 9000 di Agilent converte in tempo reale le forme d'onda analogiche o digitali catturate nelle corrispondenti informazioni definite dallo specifico protocollo del bus seriale. In questo esempio relativo al bus I<sup>2</sup>C, l'oscilloscopio evidenzia il comando "7-bit start to address" con indirizzo 50H e valore dei dati 10 4D 53 4F. La conversione manuale di una singola acquisizione richiederebbe moltissimo tempo sarebbe a rischio errore. La conversione manuale è impossibile da eseguire in tempo reale**

### Collaudo di bus ad alte velocità

La maggior parte dei più recenti FPGA dispone di porte seriali ad alta velocità che supportano velocità di svariati gigabit al secondo.

Queste interfacce possono essere sfruttate per trasferire dati rapidamente tra vari chip o tra un FPGA e un backplane o altre connessioni di I/O. Quando interagiscono con interfacce di I/O standard, come PCIe o USB, i progettisti dovrebbero valutare l'utilizzo di software per l'oscilloscopio dedicato al collaudo di conformità dei segnali secondo lo standard prescelto, in modo da garantire la compatibilità.

Le prove di conformità sono formulate secondo le metodologie definite dalle organizzazioni di standardizzazione e i costruttori di oscilloscopi devono certificare formalmente la conformità di queste prove.

Ciò garantisce che gli utilizzatori degli oscilloscopi che hanno acquistato il software per le prove di conformità possano avere la completa fiducia nei risultati ottenuti con i loro strumenti.

Se il bus ad alta velocità è integrato nel componente, l'analisi di protocollo eseguita con l'oscilloscopio è un'ottima scelta. Questi pacchetti applicativi danno la possibilità di decodificare e di impostare il trigger in base al protocollo. Per gli utilizzatori che adottano l'oscilloscopio come strumento primario nella fase di debug di un progetto, ciò estende le capacità dello strumento di isolare guasti che potrebbero risultare visibili solamen-

te a livello di protocollo, ma la cui vera causa è legata al livello fisico, come diafonia o altre problematiche di integrità del segnale.

### Sonde per bus seriali

Il collegamento a bus seriali a bassa velocità può essere facile e o difficile a seconda di come è realizzato. Gli oscilloscopi possono essere usati per acquisire il segnale in mezzo al bus in modo non intrusivo, a differenza degli analizzatori di protocollo, che rigenerano il segnale dopo la sua acquisizione ritrasmettendolo e che possono mascherare l'esistenza di problemi legati al livello fisico. Il collegamento al bus può essere realizzato mediante i canali dell'oscilloscopio, o, nel caso dell'oscilloscopio per segnali misti, mediante i canali analogici o quelli digitali. Gli sviluppatori che utilizzano FPGA possono sfruttare la natura riprogrammabile di tali dispositivi per instradare i bus seriali all'esterno verso alcuni piedini non utilizzati. Ciò può essere fatto modificando il codice HDL, usando strumenti dedicati come Xilinx FPGA editor, oppure usando un approccio assistito dal nucleo. Per l'approccio assistito dal nucleo, sia Xilinx sia Altera mettono a disposizione nuclei di moltiplicazione dei segnali (MUX core) che offrono un metodo per inserire rapidamente un nucleo nel progetto prima o dopo la sintesi. Sebbene tali nuclei non siano stati specificamente progettati per facilitare le misure sui bus seriali a bassa velocità, offrono un metodo semplice per accedere

re ai segnali seriali senza dover modificare il codice HDL. Per esempio, utilizzando il nucleo ATC2 disponibile in Xilinx ChipScope Pro, l'utilizzatore può facilmente inserire un nucleo moltiplicatore per facilitare il debug mediante l'oscilloscopio Agilent. Il nucleo può essere configurato in modo minimalista per agire da moltiplicatore 1:1 oppure per consentire la selezione tra più segnali da portare verso le uscite del blocco ATC2. L'impostazione del clock del nucleo ATC2 a un valore 10 volte superiore a quello del clock SPI garantisce che i segnali di clock e dati emessi del nucleo permetteranno di ottenere risultati accurati. I segnali in uscita dal nucleo possono essere acquisiti con i canali dell'oscilloscopio digitale o con i canali digitali di un oscilloscopio per segnali misti. Alcuni bus, come CAN e USB, prevedono una segnalazione di tipo differenziale per migliorare l'immunità al rumore. In tal caso, l'uso di una sonda differenziale permette la corretta decodifica e impostazione del trigger. Nel caso dei bus CAN o USB, una soluzione meno costosa, sebbene meno affidabile, è quella di usare sonde sbilanciate (single ended) per acquisire segnali differenziali. Si impostano i valori di soglia per ciascun canale vicino al centro dell'escursione positiva della tensione differenziale. In molti casi l'escursione del segnale è sufficiente per ottenere misure affidabili.

**Agilent**  
**readerservice.it n.18**