

## Come ottimizzare l'efficienza energetica degli FPGA

**Rob Evans**  
Technical editor  
Altium

*La realizzazione di un prodotto basato su FPGA comporta la ricerca del miglior compromesso tra prestazioni funzionali desiderate ed efficienza energetica. Ciò significa usare i tool e le tecniche più idonee che consentono di effettuare un bilancio il più realistico possibile tra le diverse scelte progettuali in funzione dei consumi di potenza*

I vincoli relativi ai consumi di potenza sono stati gli elementi che più di ogni altro hanno compromesso il buon esito di numerosi progetti. Nel momento in cui è in corso di sviluppo un concetto promettente, il bisogno di bilanciare gli obiettivi funzionali con l'efficienza energetica è un fatto noto ma è ignorato. Nel fare questo bilancio quasi sicuramente verranno sacrificate numerose funzionalità o penalizzate le prestazioni, ma la gestione del bilancio di potenza (power budget) del progetto è indispensabile per il buon esito dello stesso.

Il controllo - e possibilmente la riduzione - della richiesta di potenza di un progetto elettronico comporta numerosi vantaggi che si riflettono sull'intero processo di sviluppo di un prodotto. Esso può non solo trasformare un progetto in precedenza non realizzabile in uno pronto a essere introdotto sul mercato, ma ha anche profonde implicazioni in termini di costo e di realizzazione fisica del prodotto. Per esempio, un progetto più efficiente dal punto di vista energetico richiede un alimentatore di dimensioni inferiori, un numero minore di componenti e può essere ospitato in un contenitore più piccolo, tutti fattori che contribuiscono a ridurre la complessità progettuale e il costo del prodotto finale.



**Fig. 1 – Il massiccio impiego di FPGA ha contribuito a ridefinire le stime relative alla potenza**

Oltre a queste implicazioni dirette, in un progetto che dissipa meno potenza è possibile utilizzare soluzioni termiche più semplici ed economiche.

L'eliminazione totale o parziale di dissipatori, sistemi di raffreddamento ad aria forzato o percorsi di flussi d'aria all'interno del contenitore ha riflessi favorevoli sul prodotto finale. Il mantenimento

delle temperature del dispositivo all'interno di limiti predefiniti comporta un notevole vantaggio in termini di affidabilità. La temperatura di funzionamento di un dispositivo influenza direttamente le prestazioni e la durata, ragion per cui la gestione della potenza assume un notevole rilievo nel progetto di prodotti ad alte prestazioni.

Tutti questi aspetti non possono essere analizzati compiutamente fino alla fase di prototipazione.

La creazione di un progetto elettronico che soddisfi il bilancio di potenza è un problema che coinvolge tutti coloro impegnati nel processo di sviluppo di un prodotto. Progettisti di sistemi, sviluppatori software, esperti in hardware embedded e specialisti nella stesura del layout delle schede devono prendere in considerazione i tool e le metodologie che utilizzano per conseguire gli obiettivi in termini di efficienza energetica sia presenti sia futuri. Le tecnologie, i processi di progettazione e le tendenze di

mercato più recenti hanno comportato l'insorgere di nuove problematiche per i progettisti, e i sistemi per lo sviluppo dei prodotti che vengono utilizzati devono essere in grado di affrontarle e risolverle.

### Un nuovo scenario

La gestione del consumo di potenza nella progettazione elettronica non è un problema nuovo, anche se lo scenario è cambiato a causa delle progressive riduzioni delle dimensioni e della sempre maggiore pervasività dei prodotti portatili.

A complicare la situazione si aggiunge la crescente adozione di dispositivi programmabili quali gli FPGA. Una caratteristica peculiare di questi componenti è l'impossibilità di definire il consumo di potenza. A differenza dei dispositivi tradizionali, per i quali le funzioni interne e i requisiti di potenza sono predefiniti, per i componenti programmabili la stima della corrente di alimentazione richiesta non può essere desunta dalla semplice lettura dei datasheet. Essa infatti è determinata in larga misura dalle dimensioni e dal tipo di progetto che viene programmato all'interno della struttura dell'FPGA.

Poiché le richieste di potenza di un FPGA sono definite essenzialmente dal progetto programmato all'interno del dispositivo stesso, i dati relativi alla potenza del dispositivo possono solamente essere previsti dai tool che tengono conto del progetto integrato (embedded) nel dispositivo. L'unica alternativa possibile è attendere la realizzazione di un prototipo, verificare i consumi di potenza "reali" e quindi procedere a una revisione del progetto al fine di soddisfare gli obiettivi in termini di bilancio di potenza e prestazioni. I ritardi che un approccio di questo tipo comporta potrebbero risultare non tollerabili. Nonostante ciò, gli FPGA assicurano da un lato un'elevata flessibilità in fase progettuale e dall'altro consento-

no di ridurre il divario in termini prestazionali con i circuiti ASIC, proponendosi quindi come una valida alternativa. Per i team di progetto, comunque, l'incognita legata all'efficienza energetica e alla sua analisi rappresenta un ostacolo di non poco conto. Un attento esame dei fattori che determinano il consumo di potenza nei dispositivi FPGA permette di avere un'idea della complessità legata alla gestione e alla previsione di profili di potenza realistici.

### Analisi di potenza degli FPGA

Un aspetto peculiare degli FPGA tradizionali è l'incremento del consumo di corrente nella fase di programmazione iniziale che si verifica durante l'accensione (power-up) del sistema o nel momento in cui il dispositivo esce dalle modalità "sleep" o "stand-by". Questo aspetto deve essere tenuto in considerazione nell'infrastruttura di potenza del progetto e, nel corso dello sviluppo, essere valutato rispetto ai potenziali risparmi energetici derivati dall'adozione di modalità a bassa dissipazione. Quando la modalità viene cambiata e il dispositivo si arresta, il componente programmabile, di natura volatile, deve essere riprogrammato - il che coincide con un picco dei consumi di potenza - per ripristinare il funzionamento.

L'aggiunta di funzioni di controllo in grado di interrompere del tutto o in parte l'hardware embedded può garantire sensibili risparmi di potenza, ma questo guadagno di efficienza deve poter essere predetto ragionevolmente dai tool preposti all'analisi della potenza. La variabile a cui è ascrivibile la maggior parte del consumo di potenza di un FPGA è la potenza dinamica, che rappresenta l'energia consumata durante gli eventi di commutazione attiva. Dal contributo dei segnali di clock a quello delle linee di I/O, la potenza dinamica è definita in larga misura del progetto programmato all'interno dell'FPGA che, naturalmente, subirà parecchie modifi-



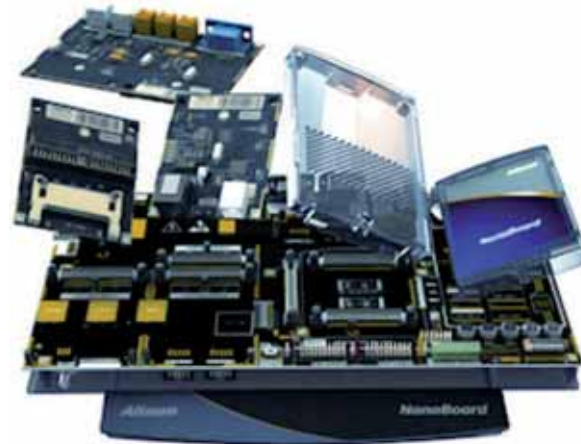
**Fig. 2 – Il monitoraggio della potenza può essere una parte integrante del pannello di interfaccia della scheda di sviluppo. Le letture relative all’FPGA e alle schede plug-in periferiche vengono visualizzate e registrate**

che nel corso dello sviluppo di un prodotto. L’energia è consumata nel momento in cui una variazione del livello logico carica la capacità intrinseca delle giunzioni CMOS del dispositivo.

Il consumo di potenza dinamica è quindi funzione di tre parametri: frequenza, capacità e tensione ( $f, C, V^2$ ). Dal punto di vista progettuale, la riduzione della frequenza di clock e delle tensioni di alimentazione garantirà indubbi vantaggi dal punto di vista dell’efficienza energetica. L’adozione di configurazione multiprocessore, l’esecuzione in parallelo di processi a bassa potenza, l’adozione di pipeline di dati seriali, il ricorso a frequenze di clock di natura adattativa e ad altre tecniche tese a migliorare l’efficienza energetica contribuiscono senza dubbio a ridurre i consumi di potenza. La prospettiva di utilizzare la riconfigurazione dinamica per generare modalità di potenza ottimizzate – dove un FPGA viene automaticamente riprogrammato in una modalità alternativa – è senza dubbio interessante ma, ancora una volta, i tool che si occupano della previsione dei consumi devono poter confermare che l’aumento di complessità legata all’adozione di questi approcci si traduca in un vantaggi concreti.

Per contro la potenza statica di un FPGA è relativamente costante e prevedibile. Essa rappresenta anche una delle sfide più impegnative per gli sviluppatori nel momento in cui le tecnologie di processo sono scese al di sotto dei 90 nm. Nel momento in cui si restringono le dimen-

sioni fisiche delle architetture CMOS, la riduzione delle lunghezze di canale e dello spessore degli ossidi di gate contribuiscono ad aumentare la corrente di perdita (leakage current) ai capi delle giunzioni. Il consumo di corrente statica di un FPGA di conseguenza aumenta in



**Fig. 3 – Scheda di sviluppo flessibile, svincolata da uno specifico produttore con moduli plug-in e funzioni integrate per il monitoraggio della potenza**

corrispondenza di ogni nodo di processo, anche se parzialmente compensato dalla riduzione delle tensioni di alimentazione richieste dai dispositivi realizzati mediante tali processi. Ciò rappresenta una sfida per i progettisti che adottano FPGA e in particolare per coloro che

desiderano sfruttare i vantaggi, in termini di flessibilità e di potenza di elaborazione, legati all’uso di questi componenti programmabili nello sviluppo di prodotti portatili.

La natura della relazione che intercorre tra le maggiori fonti di consumo di potenza negli FPGA è complessa e interattiva. Un incremento di potenza dinamica – ad esempio imputabile a una maggiore frequenza di clock – tende a

far aumentare la temperatura del dispositivo, il che si traduce in un incremento della corrente di perdita nella giunzione e quindi della potenza statica. La situazione che si viene a verificare è del tutto assimilabile a una fuga termica (thermal runaway), dove la più elevata dissipazione di potenza statica nel dispositivo genera una maggiore corrente di

perdita nella giunzione e così via. Tutto ciò tende a complicare ulteriormente il processo di stima della potenza di un FPGA.

### I tool disponibili

Il compito della gestione del consumo di potenza in progetti integrati negli FPGA è singolare come i dispositivi stessi. Poiché le richieste di potenza di un FPGA sono definite in larga misura dal progetto che è programmato all’interno, i dati relativi alla potenza del dispositivo devono essere desunti dall’analisi del progetto che è appunto integrato.

Per tener conto di questa parte del processo, i tool di sviluppo per FPGA forniti dai costruttori di questi dispositivi includono funzioni per la previsione e la stima della potenza. Questi sistemi, in continua evoluzione, tengono conto dei parametri dell’FPGA – modello termico compreso – e utilizzano informazioni desunte dal progetto per prevedere il profilo di potenza nel dispositivo del costruttore prescelto. Nella fase iniziale del processo di previsione è possibile introdurre informazioni base come ad esempio le frequenze del clock di sistema e il numero di blocchi funzionali utilizzati, mentre una stima più definitiva del consumo di potenza può essere ottenuta dalla netlist del progetto.

Tutto ciò fornisce un profilo di potenza del particolare progetto integrato nell’FPGA: ciò significa che il processo deve essere ripetuto quando viene modificato il progetto o cambiato il tipo di dispositivo. I raffronti, in termini di efficienza energetica, tra le diverse opzioni di progetto o dispositivi è dunque un processo prolungato e, poiché i tool sono forniti da ogni singolo produttore di FPGA, non è possibile effettuare un confronto con FPGA di costruttori differenti. Non esiste quindi un modo semplice e veloce per “regolare” in maniera dinamica il consumo di potenza di un FPGA in modo da soddisfare gli obiettivi di progetto.

Allo stato attuale la gestione della potenza in un progetto con FPGA è un procedimento di natura predittiva che viene alla fine confermato durante il collaudo del prototipo e le successive revisioni. Passare a un dispositivo FPGA differente per risolvere un problema di consumo di potenza, preservando nel contempo gli obiettivi di progetto, è un’opzione rischiosa. Il tempo richiesto per la reingegnerizzazione del progetto nel nuovo dispositivo target potrebbe comportare il superamento dei limiti temporali previsti; situazione che in realtà si verifica nel momento in cui si procede a effet-

tuare importanti modifiche a livello di progetto dell’hardware integrato o del dispositivo in esso residente.

Nel caso si sfruttino solamente i tool per la previsione dei consumi di potenza disponibili nel corso dello sviluppo di un prodotto, l’hardware (e in qualche misura il progetto integrato nell’hardware) deve essere definito all’inizio del ciclo di design. La possibilità di analizzare in maniera iterativa le opzioni disponibili per il risparmio energetico è senza dubbio limitata. Tutte le opzioni potenziali devono essere analizzate in maniera attendibile ed esaustiva nelle fasi iniziali del processo di progettazione, il che porta a enfatizzare le funzionalità previsionali dei tool per la gestione della potenza dell’FPGA.

### **Regolazione e analisi della potenza effettiva in tempo reale**

L’aspetto più importante da sottolineare è il fatto che per soddisfare i vincoli in termini di bilancio di potenza di un progetto con FPGA senza ricorrere a significativi compromessi, i tool previsionali per l’analisi di potenza devono poter contare su tutto l’ausilio che un utente è in grado di fornire. Nel corso del processo di sviluppo è necessario disporre di più informazioni possibili in modo da poter prendere le decisioni più appropriate prima della realizzazione di qualsiasi prototipo.

Dal punto di vista del prodotto finale, il consumo di potenza dell’FPGA è solo una parte di un puzzle più complesso. L’analisi di potenza e il collaudo devono essere estesi ai circuiti periferici circostanti e ai dispositivi di supporto, in modo che anche questi componenti possano essere sviluppati in maniera iterativa per conseguire gli obiettivi di efficienza energetica.

Un approccio di più ampia portata e operante un real-time alla progettazione con FPGA può soddisfare queste esigenze e aprire una nuova strada per ottimizzare

i progetti nel rispetto dei tempi previsti. Si consideri una scheda di sviluppo per FPGA in grado di eseguire il monitoraggio della potenza “dal vivo” attraverso una serie di sensori integrati che effettuano comunicazioni con il software di progetto. Grazie a questo approccio è possibile monitorare le condizioni relative alla potenza del progetto in tempo reale, che possono anche essere riportate sotto forma di grafico e registrate. Le opzioni a livello di software e di hardware integrato possono a questo punto essere esaminate con semplicità, in quanto le modalità di risparmio energetico possono essere analizzate con precisione, compresi gli effetti di aumento della corrente imputabile alla riprogrammazione, mentre è anche consentito lo sviluppo di numerose altre tecniche per il risparmio energetico in tempo reale.

## Quantificare i risultati

Il passo successivo prevede che il sistema di sviluppo di un prodotto completo – che comprende sia la scheda di sviluppo sia il software di progettazione – risulti indipendente dal dispositivo o dal produttore di FPGA. Ciò richiede la disponibilità di una scheda di sviluppo che integri schede di dispositivi FPGA plug-in che possano essere facilmente rimpiazzate e la possibilità di comunicare tali variazioni al software di progettazione.

Il software a sua volta supporta un'ampia gamma di dispositivi FPGA attraverso un sistema di file di configurazione dei driver e garantisce la compatibilità con librerie di blocchi IP preverificati e sintetizzati per tutti i dispositivi supportati. Esso comunica direttamente con il software di progettazione. Nel caso il software preveda funzionalità di acquisizione del progetto integrato in grado di garantire un alto livello di astrazione del progetto – come ad esempio interfacce che supportano un flusso di tipo grafico

o schemi circuitali – l'interazione con i progetti integrati diventa più semplice. Le opzioni per il progetto embedded possono essere sviluppate o modificate in tempi brevi, i dispositivi FPGA possono essere cambiati e il consumo di potenza su questa scheda di sviluppo avanzata può essere monitorato in tempo reale.

Una scheda di questo tipo prevede anche schede ausiliarie hardware periferiche di tipo plug-in - che integrano sensori di potenza “intelligenti” - in modo da permettere l'analisi di una realizzazione hardware completa dal punto di vista sia funzionale sia dell'efficienza energetica.

Si considerino ora le implicazioni sul progetto di un prodotto nel caso la scheda di sviluppo, o le sue variazioni fisiche, rispecchino un'opzione di deployment (ovvero una modellazione dell'hardware utilizzato per l'implementazione del sistema e i collegamenti dei diversi pezzi hardware) realistica, o in parole più semplici la scheda di sviluppo sia il prodotto.

Il passaggio tra il progetto e il prototipo risulta a questo punto istantaneo: in questo modo è possibile ridurre drasticamente il ricorso a tool predittivi (per la simulazione del circuito, del codice e della potenza). Ciò che ne risulta rappresenta dunque il prototipo del progetto di un prodotto, ragion per cui risulta possibile esaminare in tempo reale tutti gli aspetti legati alla potenza nel corso dello sviluppo del progetto stesso.

Con un approccio di questo tipo un utente sviluppa il progetto sul prodotto finale, che alla fine può essere implementato su un hardware di tipo “off-the-shelf” o su una scheda custom che supporta lo stesso circuito. Un sistema di questo tipo, non dipendendo più dall'accuratezza delle previsioni dei tradizionali tool per la gestione della potenza, consente di effettuare il porting del progetto su differenti dispositivi FPGA.

## Pronti per le sfide future

Sfruttare appieno i vantaggi degli FPGA negli odierni progetti, in particolare quelli che riguardano i dispositivi alimentati a batteria, significa comprendere e controllare i complessi aspetti legati alla dissipazione di potenza degli FPGA.

I costruttori di dispositivi hanno cercato di soddisfare queste esigenze mediante l'introduzione di nuove tecnologie come dispositivi non volatili basati su flash, di architetture efficienti dal punto di vista dei consumi e di modalità avanzate di contenimento dei consumi. Nonostante ciò, l'implementazione di un prodotto basato su FPGA comporterà sempre la ricerca di un compromesso tra prestazioni funzionali desiderate ed efficienza energetica. Ciò significa usare i tool e le tecniche più idonee che consentano di effettuare un bilancio realistico tra le diverse scelte di progetto in funzione della dissipazione di potenza.

Ciò che viene richiesto per lo sviluppo dei progetti sia attuali, sia soprattutto futuri, è l'adozione di un approccio flessibile e pratico per affrontare con efficacia il problema del bilancio dell'efficienza energetica nei progetti con FPGA mediante una prototipazione realistica e rapida. Per far ciò non è sufficiente ricorrere solamente a tool per la stima e l'analisi della potenza di tipo predittivo, ma è necessario adottare metodologie a più ampio raggio che prevedono l'introduzione di sistemi di progettazione avanzati ed effettuare sviluppi in tempo reale sull'hardware effettivo. A questo punto i progettisti saranno in grado di sfruttare opzioni di progetto innovative che permetteranno di ottimizzare i benefici legati all'adozione degli FPGA nello sviluppo dei prodotti a elevata efficienza energetica delle prossime generazioni.

**Altium**  
**readerservice.it n. 1**