

## Bus a singolo filo: semplici, pratici e possibili

**Karl-Heinz Willingshofer**  
Field Application engineer  
per i prodotti analogici  
Avnet Memec

*Un'analisi dettagliata delle caratteristiche e delle possibilità applicative dei bus a singolo filo, un concetto originariamente sviluppato da Dallas/Maxim per garantire un collegamento sia per l'alimentazione sia per la comunicazione dati*

Un bus dati a un filo (1-wire data bus) è un bus dati seriale. La sua architettura prevede un master che comunica con uno o più slave. Lo scambio di dati può avvenire senza una linea di clock separata, se il master provvede alla temporizzazione sulla linea dati. Questa struttura si presta per applicazioni che presentano compiti relativamente poco critici per le temporizzazioni, come la lettura dei sensori, il controllo degli attuatori, o il salvataggio dei dati di misure o di parametri che devono essere disponibili su richiesta. Il bus può scambiare dati in due direzioni; tuttavia, può solo operare in modalità half-duplex. La trasmissione dei dati è effettuata a una velocità di 15 kbits/sec con velocità standard o di 111 kbits/sec in modalità Overdrive (Fig. 1). Dato che occorrono in tutto appena due linee per la comunicazione dati e per l'alimentazione dei dispositivi connessi in rete, gli altri dispositivi connessi in rete possono svolgere le proprie funzioni in una configurazione remota attraverso i cavi. In particolare, questo semplifica la lettura dei

segnali dei sensori e riduce i costi, perché possono essere usati dei cavi a basso costo. Naturalmente, qualsiasi possibile influenza data dai forti campi di interferenza che si trovano nelle vicinanze deve essere analizzata in precedenza. A causa della sua velocità di trasmissione dati (o bit rate) relativamente bassa, il bus in sé difficilmente emetterà interferenze.

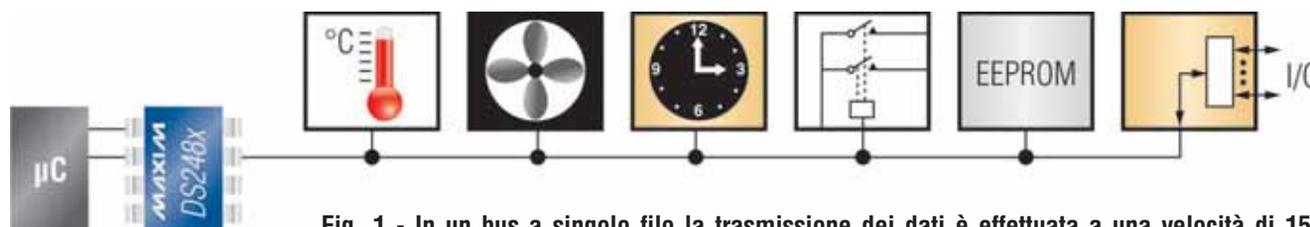
### Le origini

Il bus a singolo filo è stato originariamente sviluppato da Dallas/Maxim. Queste aziende intendevano progettare, usando una sola linea, una connessione in grado di fungere da collegamento sia per l'alimentazione, sia per la comunicazione dati. Il bus è predisposto per progetti a 5 V e a 3 V, ma i circuiti integrati sono già disponibili per il funzionamento a 1,8 V. Naturalmente, la linea nella propria modalità di idle sarà sempre in uno stato logico di "1", dal momento che la tensione di alimentazione è connessa al bus dati. Nel caso più semplice, ciò viene ottenuto mediante un resistore di pull-up da 1 a 5 k $\Omega$  connesso tra la linea dati e la tensione di alimentazione e

attraverso l'uso di stadi open-drain nelle uscite di tutti i dispositivi che sono connessi al bus. La comunicazione dati, tuttavia, richiede che la tensione della linea di comunicazione sia temporaneamente posta a massa. Quindi, i circuiti slave devono contenere un condensatore di capacità sufficiente elevata da mantenere la tensione di alimentazione dello slave stesso: questo condensatore è spesso integrato nel dispositivo corrispondente.

Intrinsecamente, una struttura simile non può trasmettere quantità illimitate di potenza, ragion per cui i circuiti connessi devono essere progettati in modo da garantire consumi i più limitati possibili. Di conseguenza, i carichi pilotati dagli attuatori devono essere alimentati separatamente. A causa dei condensatori tampone, il tempo di recupero (il tempo richiesto perché il livello di un segnale vari da "0" a "1") sarà variabile. Questo tempo di recupero è in funzione del numero di slave connessi al bus.

Maggiore è il numero di slave, più lungo è il cavo/condotto sul PCB e maggiore sarà il tempo di recupero, che dipende dall'aumento della capacità verso massa e



**Fig. 1 - In un bus a singolo filo la trasmissione dei dati è effettuata a una velocità di 15 kbits/sec con velocità standard o di 111 kbits/sec in modalità Overdrive**

dalla resistenza serie più elevata. Di conseguenza, la velocità di trasmissione dati effettiva sarà inferiore, in modalità sia a velocità standard sia di sovrapiotaggio (overdrive). L'effetto del carico della linea è particolarmente evidente nella modalità di sovrapiotaggio. Tuttavia, la diminuzione del data rate o l'aumento del tempo di recupero è anche influenzato dalla tensione del sistema e dalla temperatura operativa prevista.

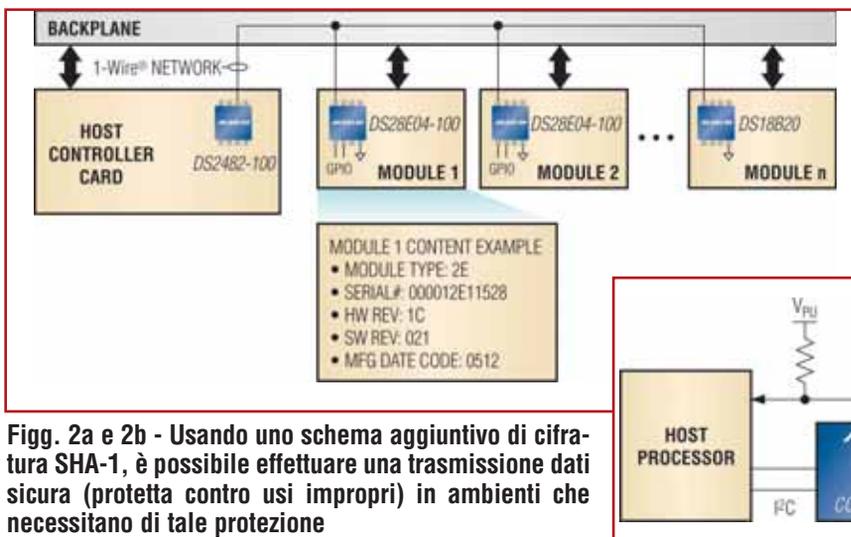
Alcuni esperimenti condotti di recente hanno mostrato che, in condizioni favore-

rete (gli slave) possono essere usati con un'alimentazione di tipo "autosufficiente" come un'alimentazione dedicata, una batteria o una cella solare, e così via.

Naturalmente, usando queste misure, la linea dati è soggetta a un carico inferiore, e qualsiasi effetto sulla velocità di trasmissione dati dovuto al tempo di recupero sarà considerevolmente ridotto. Inoltre, può essere evitato l'uso di un condensatore tampone. Il carico inferiore sulla linea dati ha anche un effetto positivo sulla massima lunghezza di linea utilizzabile.

può essere usata la tracciabilità a livello di applicazione/scheda/IC. Queste funzionalità aprono scenari applicativi molto interessanti nelle aree del controllo degli accessi o nella gestione dei numeri seriali. Le versioni del software possono essere identificate con sicurezza, e ogni dato relativo ad un'operazione registrata può essere chiaramente assegnato. Usando uno schema aggiuntivo di cifratura SHA-1, è possibile effettuare una trasmissione dati sicura (protetta contro usi impropri) in ambienti che necessitano di tale protezione. Questo si applica ad esempio agli FPGA che programmano dati, o alla rilevazione di componenti che non sono autorizzati ad intervenire in un sistema, per leggere i dati o per scambiare parametri (si faccia riferimento alle Figg. 2a e 2b). Un'applicazione tipica di un simile bus è il sistema 'i-Button', che è facile da impostare, è dotato di una meccanica robusta ed opera in modo affidabile. Questa struttura consente la costruzione di data logger di piccole dimensioni, robusti e a basso costo, per le misure di temperatura e di umidità, o dei sistemi di autenticazione per il controllo degli accessi e dei privilegi degli utenti, che possono

essere abbinati con i dati biometrici per una sicurezza ancora superiore.



**Figg. 2a e 2b - Usando uno schema aggiuntivo di cifratura SHA-1, è possibile effettuare una trasmissione dati sicura (protetta contro usi impropri) in ambienti che necessitano di tale protezione**

voli, la lunghezza della linea può raggiungere un massimo di 300 metri con una trasmissione dati completamente funzionante e priva di errori. In questo esperimento, sono stati connessi all'estremità della linea 30 elementi con funzioni diverse. Un resistore da 1kΩ è stato usato come pull-up, e il bus è stato controllato usando un microcontrollore compatibile con l'architettura 8051 realizzato da Maxim. Impiegando un adattatore per la porta di comunicazione, la maggior parte dei PC disponibili è stata in grado di operare con una lunghezza del bus di 200 m. È consigliabile mantenere la capacità di linea il più bassa possibile. Il valore raccomandato è inferiore o uguale a 15pF/m, come è specificato per i doppini intrecciati. In molte applicazioni, i partecipanti alla

### Un unico indirizzo

Un'altra caratteristica del sistema a singola linea è che i circuiti integrati slave sono forniti con un unico indirizzo a 64 bit. Questo ID viene emesso in modo centralizzato per tutti i componenti, in modo che gli indirizzi dei dispositivi siano unici in tutto il mondo e non possano essere manipolati. In altri termini, Maxim ha contrassegnato ogni singolo circuito integrato con un ID unico durante il test finale. Questo consente di accedere in modo unico ad ogni prodotto finale che sia dotato di un circuito integrato con interfaccia a singolo filo, a prescindere dalla rete in cui il partecipante contrassegnato con quell'ID si conatterà: esso in altre parole avrà sempre lo stesso indirizzo. Grazie al suo ID unico, è possibile assicurare in modo sem-

### Una gamma completa

Sono disponibili numerosi prodotti che possono essere usati direttamente in ambienti con bus a singolo filo:  
 - Prodotti con interfaccia a singolo filo come i bridge USB-to-single-wire o I2C-to-single-wire che si comportano da master sul bus a singolo filo. Questi prodotti contengono del firmware per la loro funzione master, assieme a dei driver di linea e/a dei traslatori di livello. A sua volta, un simile circuito di interfaccia può essere controllato da qualsiasi microcontrollore. Il driver di linea usa un pull-up forzato per assicurare il pilotaggio di potenze maggiori attraverso il bus o la possibilità di controllare linee più lunghe.

- Dispositivi di memoria come EPROM, SRAM, EEPROM, ROM o NV SRAM. Questi dispositivi si comportano da memoria autocontenuta sul bus, ed hanno anche il proprio ID fisso scritto su una ROM separata su scheda.

- Sensori di temperatura e interruttori sensibili alla temperatura con risoluzioni fino a 12 bit, accuratizie fino a 0,5 °C, un intervallo di temperature operative compreso fra -55°C e +125°C e soglie di commutazione regolabili che possono essere mantenute persino dopo aver rimosso l'alimentazione dal sistema.

- Un convertitore A/D a quattro canali con una risoluzione massima di 16 bit e una velocità di campionamento di 1ksample/s.

- Clock in tempo reale che sono disponibili sotto forma di semplici RTC o di registratori di dati con un RTC incorporato.

- IC per la gestione delle batterie e circuiti di protezione per il monitoraggio dello stato di carica, della temperatura, delle sovra e sottotensioni e anche delle sovra-correnti e delle condizioni di cortocircuito. Tutti questi circuiti sono progettati per monitorare le batterie LiIon – mentre alcuni di essi supportano in aggiunta le batterie NiMH. I circuiti permettono di individuare il metodo migliore di carica per qualsiasi determinato tipo di batterie. Un caricabatteria connesso può essere identificata attraverso la linea dati, e l'operazione di carica può essere abilitata solo dopo aver individuato una corrispondenza del parametro (o dopo aver trasmesso i parametri richiesti al controllore del caricabatterie). Se l'ID risulta mancante a causa del fatto che altri prodotti sono connessi, l'operazione di carica è automaticamente disabilitata.

A prescindere dalla funzione degli elementi menzionati sopra, ogni IC avrà un ID unico a 64 bit formato da tre sezioni: 8 bit di CRC, un numero seriale di 48 bit e 8 bit per l'appartenenza a un gruppo. Ogni componente specifico che fa parte del bus a singolo filo è identificato usando un "processo di eliminazione", in cui il master del bus legge gli indirizzi bit per bit dopo l'ini-

zializzazione. Anche se il master ignora i numeri seriali (ID) delle unità connesse al bus, esso può ancora accedere a qualsiasi unità specifica, inviare i dati di configurazione e leggere i dati di misura usando i comandi ReadROM, MatchROM e SearchROM. Quest'ultimo funziona come il comando ReadROM abbinato a MatchROM. Dopo un'inizializzazione attraverso il comando di reset e dopo l'invio del comando SearchROM, tutte le unità sul bus restituiranno il valore logico del primo bit della ROM (LSB) in due cicli di lettura consecutivi. Durante questi due cicli di lettura, gli slave forniranno in uscita i valori non invertiti, e in seguito quelli invertiti, che saranno tutti letti dal master. L'operazione logica sul bus è un "AND" perché il bus usa gli stadi di pull-up, e perché i partecipanti che fanno parte della rete necessitano di portare attivamente la linea dati a massa. Se tutti i partecipanti contengono uno "0" in questa posizione di indirizzo, allora al master viene trasferito un valore 01. Questo perché uno "0" si troverà sul bus nel primo ciclo, e successivamente si avrà un "1" come valore invertito nel secondo ciclo. Se tutti i partecipanti hanno un "1" in questa posizione, allora, per analogia, sarà letto un valore "1", perché un "1" si troverà per primo sul bus (nessuno slave sta portando il livello verso massa) e in seguito uno "0" come valore invertito. Se gli indirizzi su questa posizione contengono sia "0" sia "1", allora la risposta sarà "00", che porta quindi a una situazione di conflitto, perché la funzione AND richiede che solo un partecipante al bus possa trasmettere uno "0". Una risposta "11" è l'ultima possibilità. Tuttavia, questa risposta è irrilevante dal momento che indica semplicemente che nessun partecipante è connesso al bus.

In caso di conflitto, il master trasmetterà uno "0" per scegliere tutti i partecipanti i cui valori sono uno "0" in questa locazione di indirizzo. Da questo punto in poi, tutti gli altri partecipanti rimarranno inattivi fino a quando un impulso di reset non è inviato al bus. Successivamente, la proce-

dura è ripetuta per il bit successivo più significativo. Se per caso durante una fase di ricerca tutti i partecipanti avranno uno "0" o un "1", allora il master scriverà uno "0" o un "1" (a seconda del valore trovato) prima di passare al bit successivo. Dopo questa prima fase di selezione, verranno eseguiti 63 ulteriori cicli di lettura/selezione fino a quando non rimane solo un partecipante, in modo da individuare completamente l'indirizzo dell'unità.

Questo significa che ogni passaggio di selezione consiste in due letture e in un ciclo di scrittura, o in due finestre temporali per la lettura e in una per la scrittura. Se è connesso più di un partecipante alla rete, allora il controllore continuerà ad operare determinando l'indirizzo successivo, iniziando un'altra sequenza di ricerca. Allora, il controllore invierà un "1" al posto di uno "0" per la posizione del bit di indirizzo più significativo che ha evidenziato un conflitto. Questo disabilita la sezione dell'indirizzo che è stata già identificata. La ricerca successiva per individuare il terzo indirizzo avrà inizio in corrispondenza della posizione di conflitto con il secondo bit più significativo. La sequenza continua fino a quando tutti i partecipanti al bus sono stati individuati.

A parte il tempo necessario per la CPU, l'intero processo di apprendimento e di indirizzamento richiederà approssimativamente 13,16 millisecondi. Di conseguenza, è possibile identificare ed indirizzare 75 partecipanti al secondo in modalità a velocità normale.

Come è consuetudine per i progetti attuali, i kit di valutazione per i bus a singolo filo sono disponibili come esempi di riferimento per consentire un apprendimento più rapido. Oltre a ciò, Maxim fornisce un'ampia biblioteca di report relativi alle applicazioni. Questi vanno da una panoramica comparativa dei bus seriali, alle linee guida per il layout, alle soluzioni di progetto suggerite per la parte software.

**Avnet Memec**  
**readerservice.it n. 2**