

## Una piattaforma FPGA per lo sviluppo di soluzioni 100GbE

Con l'introduzione di Virtex-5 TXT Xilinx propone la prima soluzione basata su FPGA singolo ottimizzata per la realizzazione di apparati per i sistemi di telecomunicazioni 40 e 100 GbE

Filippo Fossati

La crescente popolarità del video IP e l'esponenziale incremento di contenuti multimediali, che si traducono in un considerevole aumento del consumo di banda, sono i due elementi alla base dell'affermazione della tecnologia 100 Gigabit Ethernet. In termini numerici, come visibile in figura 1, nel mondo saranno 50 milioni gli abbonati IPTV (ovvero il sistema che utilizza l'infrastruttura di trasporto IP per veicolare contenuti televisivi in formato digitale attraverso connessione internet a banda larga). I produttori, giocoforza, devono soddisfare queste esigenze di mercato sviluppando apparati per i sistemi di telecomunicazioni a 40 e 100 Gigabit Ethernet (GbE). Si tratta di un mercato decisamente appetitoso, che dovrebbe generare per il 2016 un fatturato globale che alcune fonti stimano dell'ordine di 4,2 miliardi di dollari.

### Le sfide progettuali

Per realizzare apparati di questo tipo il progettista poteva scegliere fra tre alternative: ASSP, ASIC ed FPGA. Tutte e tre le opzioni presentano comunque alcuni svantaggi: gli ASSP sono per definizione privi di qualsiasi dote di flessibilità, mentre l'uso degli ASIC, oltre a essere costoso, non è esente da rischi. Se si opta per gli FPGA, invece, è necessario il ricorso a più dispositivi.

Tenuto conto di questi aspetti, Xilinx ha deciso di sviluppare una nuova linea di



FPGA ottimizzati per applicazioni a elevata ampiezza di banda. Il principale mercato di destinazione è quindi quello della telecomunicazioni, anche se le caratteristiche di questi FPGA ne consentono l'impiego in altri settori di punta quali elaborazione a elevate prestazioni, imaging in campo medicale e broadcast audio/video.

La prima caratteristica che balza imme-

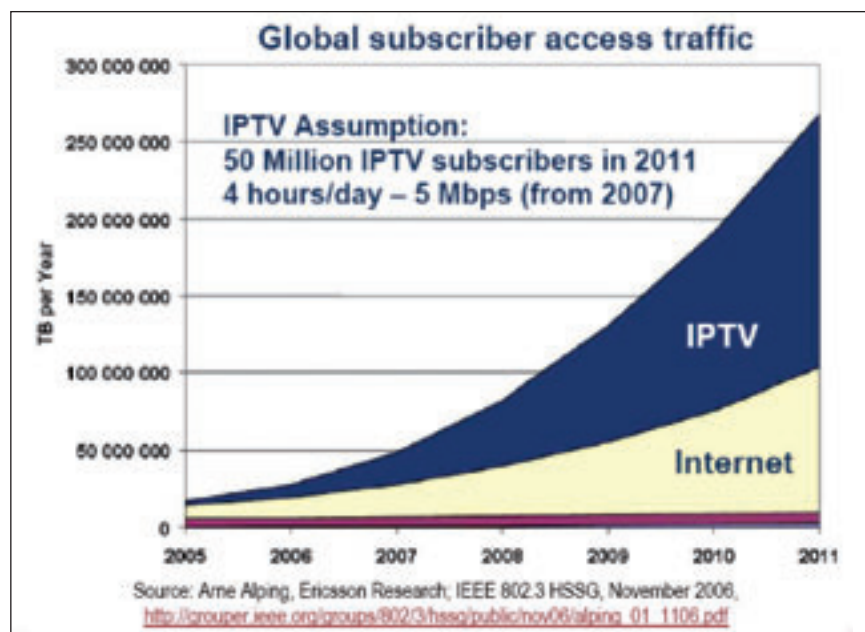


Fig. 1 – Il consumo di ampiezza di banda è destinato ad aumentare esponenzialmente nei prossimi anni (fonte Arne Alping, Ericsson Research; IEEE 802.3 HSSG)

**TABELLA 1 – CARATTERISTICHE SALIENTI DELLA PIATTAFORMA FPGA VIRTEX-5 TXT**

Part Number	XC5VTX150T	XC5VTX240T
Slices	23.200	37.440
Logic Cells	148.480	239.616
CLB Flip-Flops	92.800	149.760
Maximum Distributed RAM (Kbits)	1.500	2.400
Block RAM/FIFO w/ECC (36kbits each)	228	324
Total Block RAM (kbits)	8.208	11.664
Digital Clock Manager (DCM)	12	12
Phase Locked Loop	6	6
Maximum Single-Ended Pins	680	680
DSP48E Slices	80	96
PCI Express Endpoint Blocks	1	1
10/100/1000 Ethernet MAC Blocks	4	4
RocketIO GTX High-Speed Transceivers	40	48
<b>Package</b>	<b>Area</b>	
<b>FFA Packages (FF): flip-chip fine-pitch BGA (1,0 mm ball spacing)</b>		
FF1156	35 x 35 mm	360 (40)
FF1759	42,5 x 42,5 mm	680 (40) 680 (48)

diatamente all'occhio esaminando la nuova piattaforma Virtex-5 TXT di Xilinx è costituita dal fatto che si tratta della prima soluzione al momento disponibile basata su un FPGA singolo.

### Una soluzione a basso rischio

Grazie all'architettura Asmb1, introdotta per la prima volta con la famiglia Virtex-4, Xilinx è in grado di sviluppare in tempi brevi e a costi ridotti versioni di FPGA in grado di soddisfare specifici requisiti di un particolare dominio applicativo. Così è stato anche per la serie TXT, ottimizzata appunto per il mercato delle reti 100 GbE.

Questa nuova piattaforma risulta composta da due dispositivi: Tx150T e Tx240T caratterizzati da una densità logica di 148.000 e 240.000 celle logiche rispettivamente. Il dispositivo di taglia maggiore dispone di 48 transceiver operanti a 6,5 Gbps (un numero due volte superiore rispetto agli FPGA Virtex-5 FXT) per un'ampiezza di banda totale di 600 Gbps, necessaria

per la realizzazione di bridge di rete. Si tratta dei medesimi collaudati transceiver introdotti nella piattaforma Virtex-5 FXT.

Xilinx ha lavorato in stretta collaborazione con le organizzazioni di standardizzazione e con numerose aziende attive nello sviluppo di blocchi IP al fine di rendere disponibile una soluzione in grado di supportare i più diffusi standard tra cui Xaui, Rxaui, Interlaken, Sonet, Odn e molti altri ancora.

Nella tabella 1 sono riassunte le principali caratteristiche della nuova piattaforma Xilinx.

I due dispositivi della serie TXT saranno disponibili in campioni entro la fine dell'anno, mentre la produzione in volumi è prevista per il primo trimestre del 2009.

A livello di tool di progettazione viene fornito l'ISE service pack3, disponibile all'indirizzo: [www.xilinx.com/ISE](http://www.xilinx.com/ISE)

Xilinx

readerservice.it n. 11



**Proprio ciò di cui avete bisogno!**

- ✓ **Amplificatori operazionali micropower di precisione**
- ✓ **Amplificatori di strumentazione**
- ✓ **Amplificatori per il rilevamento della corrente**
- ✓ **Riferimenti di tensione di precisione**
- ✓ **Convertitori analogico-digitale**
- ✓ **Potenzimetri digitali**

[intersil.com/pinpoint](http://intersil.com/pinpoint)

the EVOLUTION of ANALOG™

**intersil®**