

MASSIMO GIUSSANI

## Soluzioni verticali

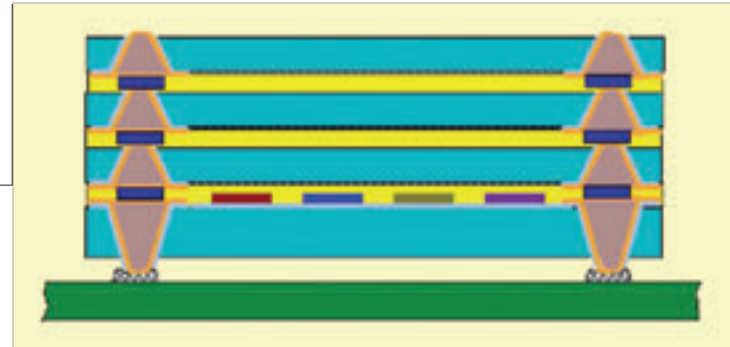
Man mano che ci si avvicina ai limiti di integrazione della tecnologia planare, i produttori di circuiti integrati intensificano gli sforzi per identificare e affinare nuovi processi in grado di incrementare la densità di componenti a parità di ingombro sul circuito stampato. Una delle soluzioni che permettono di sfruttare i processi produttivi attuali consiste nell'impilare più chip uno sull'altro per formare dei veri e propri circuiti integrati tridimensionali (3D IC). Se da un lato questo modo di procedere non richiede cambiamenti radicali del processo produttivo dei singoli chip, dall'altro presenta una serie di problematiche da risolvere sotto il profilo dei costi e delle prestazioni. Innanzitutto è necessario che il processo di impilamento sia economicamente vantaggioso e possa essere affiancato agli attuali processi produttivi senza richiedere stravolgimenti del ciclo di produzione. In secondo luogo bisogna prestare particolare attenzione alle caratteristiche di dissipazione termica.

Nel corso degli anni hanno visto la luce diverse tecnologie per l'impilamento degli integrati, convenzionalmente identificate con il nome comune di 3D IC, ciascuna con i propri vantaggi e svantaggi. Alcuni produttori utilizzano griglie di sfere metalliche per creare le connessioni tra due chip posti faccia a faccia uno sopra l'altro (flip-chip); altri fanno crescere i circuiti ausiliari sullo stesso wafer, dopo aver deposto uno strato di protezione; altri ancora mettono in comunicazione più chip tra loro per mezzo di sot-

Giunti oramai alla soglia del limite di densità consentito dalla tecnologia planare, i produttori di circuiti integrati esplorano la terza dimensione

tili filamenti metallici (wire bonds) o creando dei canali conduttivi (vias) che attraversano il silicio dei chip. In alcuni di questi approcci i canali che provvedono a veicolare i segnali da un circuito all'altro sono disposti ai bordi dei rispettivi die, in altri le connessioni sono realizzate direttamente in corrispondenza dei singoli componenti, con conseguente semplificazione dei percorsi.

I vantaggi dell'impilamento in quest'ultimo caso sono enfatizzati: non solo si incrementa la densità di componenti per unità di area, ma, grazie alla sostituzione delle relativamente lunghe e tortuose piste di interconnessione con brevi tratti verticali di canale conduttivo, si migliorano anche le prestazioni in termini di velocità di trasmissione e integrità del segnale. Piste più corte e lineari comportano inoltre un abbattimento dei consumi e degli effetti parassiti. La tecnica di wire-bonding permette di gestire fino a sedici chip, pur se con limitazioni in termini di densità e prestazioni; l'approccio flip-chip si limita a due soli integrati e si presta a casi relativamente semplici, come l'interfacciamento diretto tra microprocessore e memoria cache. La tecnologia che offre maggiori



“La tecnologia TSV (Through Silicon Vias) permette di impilare più circuiti integrati creando dei canali conduttivi verticali che attraversano il corpo del wafer e si interfacciano direttamente con il contatto sul chip”

speranze di espandibilità futura è quella nota come TSV, o Through Silicon Vias; resta, però, da vedere se l'integrazione del processo industriale

ne renderà economicamente conveniente l'applicazione anche ai prodotti di largo consumo.

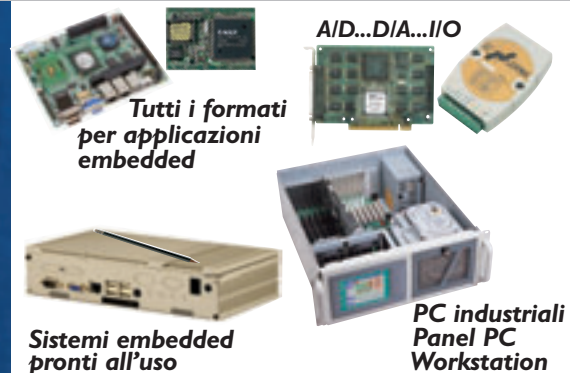
Nella TSV, la realizzazione delle connessioni verticali che attraversano il silicio dei singoli chip nei punti in cui è necessario mettere in comunicazione elementi appartenenti a integrati diversi richiede una serie di passi che comprendono la formazione del canale (per creazione diretta sul wafer, rimozione chimica, foratura laser), il suo riempimento (ad esempio mediante una placcatura in rame), la deposizione di strati isolanti, la metallizzazione, l'incisione del wafer per esporre il conduttore passante e le successive fasi di taglio, allineamento e connessione. Tra le diverse varianti del processo, ne esiste una che lascia i canali liberi per consentire la realizza-

zione di connessioni per wire-bonding con le piazzole metalliche del chip sottostante. Attualmente la tecnologia TSV trova applicazione nei microprocessori ad alte prestazioni (come la famiglia Power di IBM), memorie a elevata ampiezza di banda (IBM e Samsung), sensori integrati per videocamere e integrati per comunicazioni wireless da impiegare in dispositivi portatili in cui la compattezza rappresenti un elemento essenziale. Nel complesso si può identificare una tendenza dell'industria a passare agli integrati 3D utilizzando l'impilamento con le tecniche già consolidate ed economiche di wire-bonding e flip-chip, per passare alla più costosa tecnologia TSV quando sono necessarie alte prestazioni e miniaturizzazione spinta. Una ricerca effettuata da TechSearch International e riassunta nel documento “TSV: the ultimate market for 3D interconnect”, prevede che per il 2014, saranno milioni i wafer realizzati con la tecnologia TSV.

readerservice.it n.19060


**contradata®**
[www.contradata.com](http://www.contradata.com)

dalla più piccola scheda CPU alla Workstation...  
le soluzioni più affidabili e competitive



Tutti i formati  
per applicazioni  
embedded

A/D...D/A...I/O

Sistemi embedded  
pronti all'uso

PC industriali  
Panel PC  
Workstation

Contradata Milano S.r.l.  
support@contradata.com

**Alla sicurezza non si può rinunciare**