

## Approccio Sds: progettare diventa più semplice

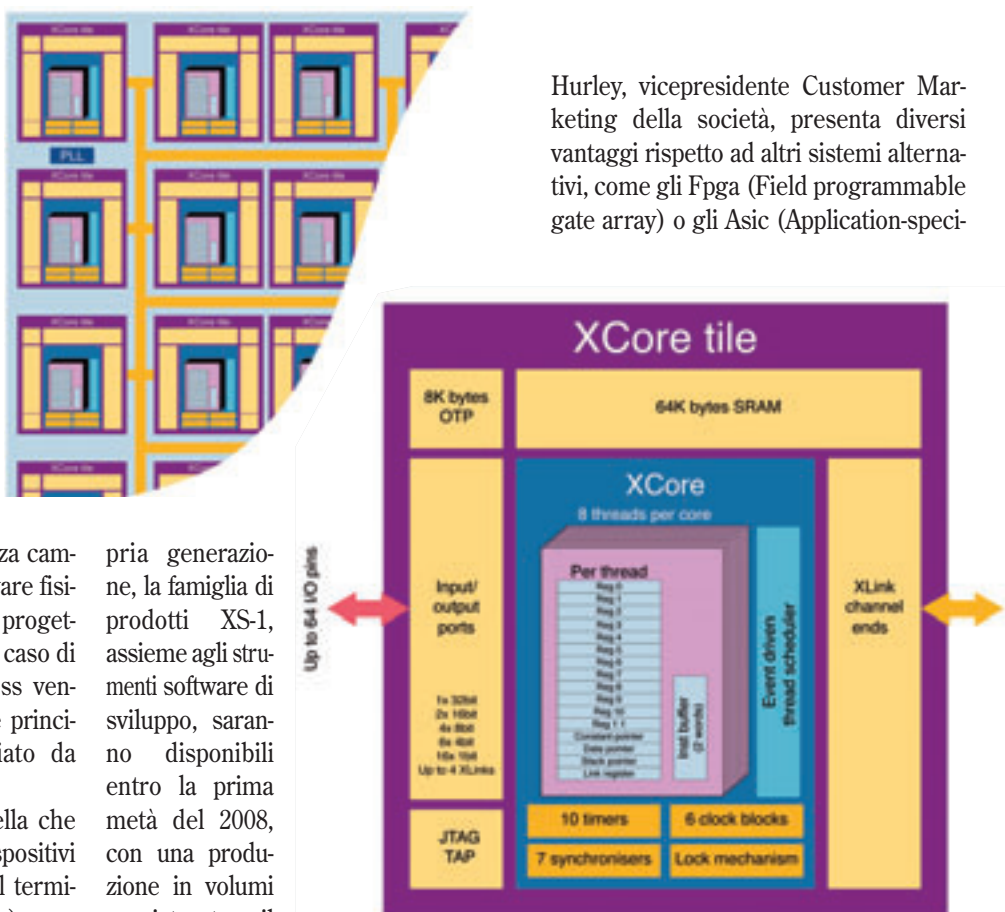
*La filosofia 'Software defined silicon' di Xmos Semiconductor punta soprattutto a velocizzare lo sviluppo di sistemi embedded che richiedono un elevato grado di differenziazione, come quelli integrati nei prodotti indirizzati all'utenza di massa*

Giorgio Fusari

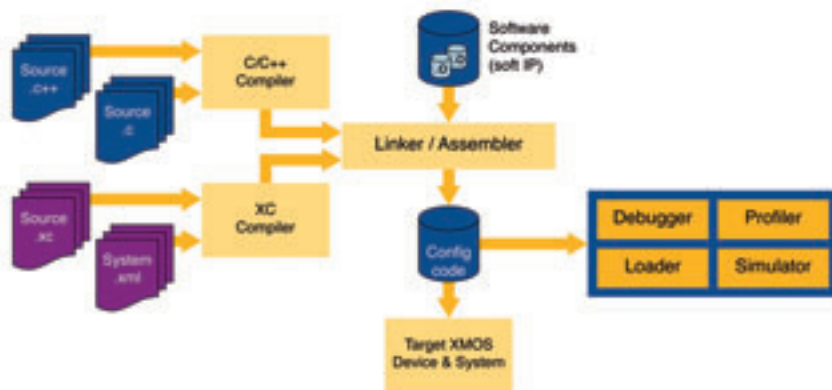
**A**gli attuali livelli di complessità raggiunti dai chip di silicio, per gli sviluppatori che devono realizzare un nuovo sistema embedded diventa sempre più difficile contenere tempi di sviluppo, costi e time-to-market, specialmente quando si tratta di applicazioni molto sensibili sotto questi aspetti, come quelle di fascia consumer in cui si fabbricano alti volumi di prodotti con la necessità di modificare le funzionalità di un sistema senza cambiare la progettazione dell'hardware fisico. Ma in elettronica la fantasia progettuale non si ferma mai, come nel caso di Xmos Semiconductor, un "fabless vendor" fondato nel 2005, con sede principale a Bristol (UK) e finanziato da società di venture capital. Xmos sta infatti per fornire quella che definisce una nuova classe di dispositivi programmabili, identificati con il termine SDS (Software Defined Silicon). I chip di test sono stati prodotti da Taiwan Semiconductor Manufacturing Company (TSMC) con la propria tecnologia di processo a 90 nm e i campioni della

pria generazione, la famiglia di prodotti XS-1, assieme agli strumenti software di sviluppo, saranno disponibili entro la prima metà del 2008, con una produzione in volumi prevista tra il terzo e quarto trimestre, sempre dello stesso anno. Si tratta di una soluzione che, come ha spiegato in un incontro a Monaco Noel

Hurley, vicepresidente Customer Marketing della società, presenta diversi vantaggi rispetto ad altri sistemi alternativi, come gli Fpga (Field programmable gate array) o gli Asic (Application-speci-



**Fig. 1 - L'architettura di una Xcore Tile (a sinistra) e un 'array' delle nuove unità di elaborazione (a destra)**



**Fig. 2 - Il ciclo di progettazione basato sui semiconduttori Sds**

fic integrated circuit). In sostanza, l'ossatura del sistema è costituita dall'architettura Xcore, organizzata come un insieme di unità di elaborazione (Xcore Tile), ciascuna delle quali è costituita da quattro componenti chiave: il processore Xcore; una memoria locale per allocare dati e istruzioni; una struttura di porte di I/O "event-driven" che gestisce l'interfacciamento fisico e, infine, l'infrastruttura di comunicazioni XLink che controlla le comunicazioni fra i diversi thread, ossia le unità granulari in cui un processo può essere suddiviso.

Il cuore di ogni unità è comunque Xcore, un processore a 32 bit multi-threaded con un set di istruzioni com-

patto a 16/32 bit. Il core ha 16 registri per thread e la sua capacità di elaborazione di 500 Mips (Million instructions per second) può essere condivisa per eseguire fino a otto thread. La maggioranza delle istruzioni sono a 16 bit per ridurre le dimensioni del codice, mantenendo al contempo le prestazioni.

I programmi girano direttamente dalla memoria on-chip (attualmente 64Kbyte), per evitare i ritardi e il consumo di energia che si verificherebbero accedendo alla memoria off chip. Ogni thread ha anche un buffer di 64 bit, in grado di gestire fino a quattro istruzioni. Inoltre, uno schedulatore "event-driven" determina l'ordine in cui i vari thread devono essere eseguiti e, se ce n'è uno che non ha eventi o istruzioni pronti, viene oltrepassato per consentire subito l'esecuzione di quello successivo. Questo schema operativo è stato scelto, spiega Xmos, perché consente di fornire ai program-

matori software il determinismo richiesto per eseguire i task critici in termini di tempo, fornendo una prestazione minima garantita per singolo thread.

## Porte 'intelligenti'

Nell'XCore le porte di I/O sono strettamente accoppiate con il core e sono state dotate di un'intelligenza più evoluta. Quest'ultima si esprime con il fatto che le porte sono dotate di un meccanismo di temporizzazione (time-stamping) e possono essere sincronizzate con un clock di riferimento interno o con un clock esterno di input. Il clock della porta fornisce la capacità di assegnare time-stamp agli eventi di input e output, quindi di creare un timing preciso che permette di temporizzare i dati relativamente agli eventi che si verificano sulle altre porte. Le porte sono anche in grado di serializzare o deserializzare i dati. I dati seriali all'interno dell'XCore possono essere letti con un'ampiezza programmabile fino a 32 bit, e ciò estende la capacità di trasferimento dati di I/O, consentendo l'implementazione di interfacce hardware come l'Ethernet MII (Media Independent Interface) a 200 Mbps (doppio data rate) o l'Usb Utmi (Usb Transceiver Macrocell Interface) ad alta velocità a 480 Mbps. Fisicamente, ogni Xcore Tile dispone di fino a 64 pin di I/O: ci sono 16 porte a un bit, sei porte a quattro bit, quattro porte a otto bit, due porte a 16 bit e una porta a 32 bit. Queste caratteristiche semplificano il compito del progettista nello sviluppo delle interfacce, consentendogli un'ampia flessibilità di scelta. L'altro pilastro del sistema è l'infrastruttura XLink, che amministra le comunicazioni inter-thread e inter-core e fornisce la sincronizzazione senza però, sottolinea Xmos, andare incontro alle classiche inefficienze causate dai colli di bottiglia del design tradizionale. Tre sono i suoi componenti: XLink Channels si occupa delle comunicazioni "thread-to-thread" on-chip; XLink Switches fornisce la connet-

## Chip nati per il mondo consumer

**Al momento della produzione in volumi, i prodotti della famiglia XS-1 di Xmos saranno commercializzati in una fascia di prezzi compresi fra uno e 10 dollari. Fra le principali applicazioni nell'area embedded, ha specificato Noel Hurley, vicepresidente del Customer Marketing di Xmos, vi saranno soprattutto i set-top-box, le attrezzature e i prodotti per il networking domestico, i sistemi di controllo dei pannelli e display lcd e la gestione I/O dei dispositivi mobile.**

tività hardware fisica sul chip, mentre XLink Ports estende le comunicazioni thread-to-thread fuori dal chip.

Il sistema XLink fornisce inoltre connessioni fra i thread fino a 1 Gbps in full duplex (bi-direzionali), utilizzando un'architettura switched fabric dinamica. Lo switch offre fino a 32 canali XLink, che costituiscono connessioni punto-punto fra ciascuno dei thread.

### Astrazione dell'hardware


Un punto chiave dell'architettura Sds è che consente al progettista di definire le connessioni fra i thread senza necessariamente definire l'utilizzo dell'hardware sottostante. Un approccio di questo tipo dà ancora una volta una flessibilità di movimento notevole a chi deve sviluppare il sistema, perché rende possibile eseguire un'implementazione del progetto indipendente dalle risorse fisiche

che stanno alla base. Il progetto finale può quindi essere mappato sul silicio prevalentemente attraverso un processo di sviluppo di tipo "place and route".

La differenza fondamentale rispetto alle metodologie tradizionali, sottolinea Xmos, è che l'intero processo di costruzione, inclusa la compilazione, il collegamento e la mappatura sull'hardware Sds, richiede solo pochi secondi invece delle ore necessarie per una progettazione con gli strumenti Rtl (Verilog, Vhdl, e così via) che impongono al progettista la descrizione dell'hardware dell'Fpga o dell'Asic.

I dispositivi Sds si possono infatti programmare adottando un processo di sviluppo software unificato e basato su linguaggi come C, C++ e XC, più naturali da leggere e facili da utilizzare, per sviluppare velocemente interfacce

real-time con comportamento deterministico. Lo scopo è poi anche rendere familiare a tutti i progettisti embedded il debugging delle applicazioni basate su dispositivi Sds, anche se rimane comunque possibile accedere alle viste delle risorse hardware per monitorare gli effetti della programmazione a livello del chip.

La possibilità di utilizzare linguaggi come C va poi anche a vantaggio delle procedure utilizzate dalle aziende del mondo embedded per effettuare la migrazione della proprietà intellettuale (IP) e per favorire la creazione di un efficiente processo di riutilizzo del software. 

**Xmos Semiconductor**  
[www.xmos.com](http://www.xmos.com)

## Trasformatori & Induttanze

# Italtras<sup>®</sup>



### Trasformatori Lineari

Trasformatori lineari da 2,5 a 420 VA  
marchiati ENEC anche su specifiche del cliente



### Trasformatori Toroidali

Trasformatori toroidali da 30 a 750 VA  
costruiti a norme CE ed UL 506, marchiati cURus  
anche su specifiche del cliente



### Trasformatori Basso profilo

Da 2 a 55 VA marchiati ENEC  
anche su specifiche del cliente



### Trasformatori Incapsulati

Da 0,5 a 52 VA marchiati ENEC  
anche su specifiche del cliente



### Trasformatori & induttanze in ferrite

Per apparecchiature elettroniche

Inviateci via fax o e-mail le specifiche tecniche, seguirà un immediato contatto di un nostro tecnico per gli eventuali chiarimenti necessari e in 48 ore vi sarà spedito il prototipo, il tutto senza alcun onere da parte vostra. A prove ultimate e vostra omologazione ottenuta, saremo ben lieti di sottoporvi la nostra migliore offerta.

CERCASI AGENTI PER ZONE LIBERE



**Italtras Srl** Costruzione apparecchiature elettroniche  
Via Costamagna B/A - 12037 SALUZZO (Cn)  
Tel. 0175 249400 - Fax 0175 249814  
<http://www.italtras.com> e-mail: [italtras@italtras.com](mailto:italtras@italtras.com)

**Piemonte Eldeco**  
Tel 011 3804068  
Fax 011 3806084  
e-mail: [info@eldeco.it](mailto:info@eldeco.it)

**Triveneto Electronic Partner Srl**  
Tel. 049 8741229  
Fax 049 8749203  
e-mail: [info@electronicpartnersrl.com](mailto:info@electronicpartnersrl.com)