

# Soluzioni basate su FPGA per interfaccia SERCOS III

La combinazione tra gli FPGA della serie Cyclone II e del processore embedded Nios II si propone come una soluzione interessante per applicazioni di controllo e di networking industriale che assicura flessibilità di progettazione, riduzione del time-to-market e diminuzione dei costi

### Frank Hansen

District sales manager  
Altera

**N**el 2003, circa tre decenni dopo i primi sviluppi legati alla rete Ethernet condotti presso Xerox – iniziati nel 1972 e che hanno portato nel 1985 alla definizione dello standard IEEE 802.3 – IEC ha avviato a Ginevra il processo di standardizzazione per Real Time Ethernet (RTE) come alternativa ai bus da campo basata appunto su Ethernet. Da allora, le più importanti aziende e organizzazioni operanti nel settore dell'automazione hanno promosso numerosi approcci differenti legati alle reti Ethernet operanti in tempo reale. Attualmente Industrial Ethernet si sta progressivamente affermando nelle tecnologie di automazione. Oltre ai numerosi dispositivi già impiegati nelle applicazioni industriali, sono disponibili implementazioni economiche e contraddistinte da un elevato grado di flessibilità basate su FPGA che, oltre a fare da volano a un'ulteriore affermazione dei corrispondenti standard – come ad esempio SERCOS III – garantiscono il mantenimento dei più alti livelli di versatilità. I differenti protocolli applicativi per Industrial Ethernet hanno centrato l'obiettivo di consentire trasmissioni in real time a elevata velocità sfruttando le tecniche di trasmissione della tecnologia Ethernet.

Per fare ciò, tutti i sistemi utilizzano protocolli in tempo reale specifici senza l'ausilio di protocolli TCP/IP al fine di garantire comunicazioni in tempo reale. A questo punto è necessaria



**Fig. 1 - Un core IP SERCOS III, la logica di commutazione e un core di processore possono essere integrati in un singolo FPG della serie Cyclone II. Si tratta dunque di una soluzione economica e predisposta per le future evoluzioni per la realizzazione di nodi Ethernet in grado di supportare SERCOS III**

una breve spiegazione del termine tempo reale nell'ambito del comparto dell'automazione. In linea di principio, esso indica il fatto che un sistema o un componente può reagire a un evento esterno in una maniera definita e prevedibile. Tuttavia, quando si parla di comunicazioni, è importante non solo assicurare un tempo di latenza breve e definito (tempo di ciclo), ma anche minimizzare il jitter.

In alcune applicazioni, come nel caso degli azionamenti, sono richiesti tempi di ciclo inferiori a 100 µs e jitter minori di 1 ns. Solo a titolo esemplificativo, per una rete Ethernet standard lo specifiche relative al jitter prevedono un intervallo temporale compreso tra 100 µs e 3 ms circa.

### L'interfaccia SERCOS

Il SERCOS Interface Interest Group è un'organizzazione a livello mondiale responsabile della commercializzazione, certificazione sviluppo tecnico e standardizzazione delle specifiche di comunicazione in tempo reale che utilizzano l'interfaccia SERCOS. SERCOS III è basata sui collaudati meccanismi in tempo reale dell'interfaccia SERCOS, utilizza il principio della trasmissione ciclica con un modello temporale definito in maniera precisa e rende possibile l'abbinamento di meccanismi di tempo reale affidabili con comunicazioni basate su Ethernet per l'intero sistema.

L'interfaccia SERCOS di prima e seconda generazione richiedeva la disponibilità di circuiti ASIC di comunicazione sviluppati "ad hoc". Con SERCOS III è invece possibile adottare una piattaforma hardware più flessibile. Ciò è da attribuire allo sviluppo e alla disponibilità di un core SERCOS (SERCOS III IP) che permette ai costruttori di componenti e sistemi di integrare l'hardware richiesto per SERCOS III in un FPGA.

Anche nel caso di SERCOS III, il problema principale è stato quello di abbinare l'elevata ampiezza di banda e il basso costo tipici dello standard Ethernet di tipo non deterministico con i parametri standardizzati e le prestazioni in tempo reale dell'interfaccia SERCOS. Per tale motivo, la soluzione SERCOS III pone il protocollo TCP/IP di Ethernet sotto il controllo del bus di movimento, consentendo contemporaneamente l'impiego dell'hardware previsto dallo standard Ethernet con i classici cavi in rame.

Oltre a ciò, SERCOS III consente l'integrazione dei protocolli IP, la comunicazione incrociata tra gli slave, la sincronizzazione di parecchi controlli del movimento, l'utilizzo di topologie ad anello e lineari, oltre ad assicurare la tolleranza ai guasti nel caso di rottura di un anello.

L'utilizzo di cavi in rame intrecciati unitamente a driver e ricevitori differenziali assicura un elevato livello di protezione contro il rumore. Un controllore di comunicazione basato su un FPGA a basso costo può essere utilizzato per espletare compiti di sequenzializzazione e sincronizzazione, il che si traduce in una riduzione del carico di lavoro del processore host. Grazie al core IP SERCOS III, i produttori di componenti e sistemi possono abbinare l'hardware SERCOS III con i propri circuiti logici all'interno di un singolo FPGA. In questo modo risulta possibile ridurre i costi e garantire il determinismo intrinseco di SERCOS III in presenza di velocità di trasmissione di 100 Mbps.

In definitiva il produttore di dispositivi deve semplicemente selezionare il chip capace di soddisfare al meglio le sue esigenze. Una soluzione formata da un'interfaccia SERCOS III, la logica di commutazione e il core del processore, può essere



**Fig. 2 - La scheda DBC2C20 disponibile presso EBV Elektronik è una piattaforma di valutazione che supporta numerosi standard per bus da campo. L'FPGA Cyclone II impiegata mette a disposizione risorse sufficienti per consentire agli sviluppatori di implementare su di esso un sistema completo per l'automazione di fabbrica**

realizzata con un singolo FPGA della serie Cyclone di Altera. Oltre a ciò è anche possibile implementare direttamente nel dispositivo programmabile il processore embedded Nios II. Una soluzione di questo tipo permette di ridurre in maniera significativa i costi per nodo e l'infrastruttura del sistema. I produttori di dispositivi per i quali il costo rappresenta un elemento critico possono accedere a un'architettura universale e flessibile che può essere adattata per soddisfare esigenze specifiche. Alcuni produttori hanno il tempo e le risorse interne necessarie per acquisire il know how richiesto per predisporre e implementare un protocollo di comunicazione come SERCOS III. Per una società è comunque meglio concentrare i propri sforzi sullo sviluppo delle funzioni del dispositivo e assicurarsi della disponibilità di una connessione di rete operante a elevata velocità. Sono oramai parecchie le aziende che rendono disponibili servizi personalizzati e componenti che permettono di realizzare un'interfaccia SERCOS III in maniera semplice e veloce.

Un'implementazione di SERCOS III che prevede il ricorso a una FPGA risulta essere particolarmente flessibile. In questo

## HARDWARE

### INTERFACCE INDUSTRIALI

modo i produttori di componenti di automazione particolarmente sensibili ai costi possono sfruttare un'architettura universale e versatile adattabile a ogni applicazione. Una soluzione basata su FPGA che preveda l'impiego congiunto degli FPGA della serie Cyclone e il processore soft embedded Nios II offre numerosi vantaggi tra cui: interfaccia flessibile e universale, ri-programmabilità, filtri di frame ottimizzati, core di processore flessibile per soddisfare le esigenze delle più varie applicazioni, interfacce e funzioni periferiche configurabili e sensibili riduzioni dei costi.

#### Soluzione FPGA low-cost per compiti di controllo industriali

La famiglia di FPGA Cyclone II di Altera, realizzata sull'onda del successo della serie Cyclone, assicura rispetto a quest'ultima costi ancora più ridotti, un maggior numero di funzionalità, livelli di densità più alti e prestazioni ancora maggiori. I componenti di questa linea sono disponibili in versioni con numero di elementi logici (LE - Logic Elements) compreso tra 4.608 e 68.416. Con l'ausilio di blocchi di memoria embedded di 4 kbit, è possibile ottenere una capacità di memoria di 1,1 Mb. Si tratta di una quantità di memoria sufficiente per soddisfare i requisiti di memoria standard (per la cache di sistema, la bufferizzazione dei dati, le FIFO e CDT - Clock Domain Translation) previsti dai dispositivi SoC. Inoltre, gli utenti possono configurare i blocchi di memoria embedded in differenti modalità, come ad esempio RAM a doppia e singola porta, ROM e buffer FIFO. I dispositivi della serie Cyclone II dispongono di un massimo di 150 moltiplicatori embedded 18 x 18 e rappresentano dunque la scelta ottimale per la realizzazione di funzioni di elaborazione digitale del segnale come filtri FIR, FFT, correlatori, codificatori/decodificatori e NCO (Numerically Controlled Oscillator). Grazie alla massima velocità di clock di 250 MHz, i moltiplicatori embedded presenti nei componenti Cyclone II possono anche agire alla stregua di coprocessori, esonerando in tal modo il DSP dall'esecuzione di calcoli aritmetici complessi e che richiedono molto tempo, con riflessi favorevoli sulle prestazioni del sistema complessivo e sul costo totale.

La combinazione tra gli FPGA della serie Cyclone II e del processore embedded Nios II si propone come una soluzione interessante per applicazioni di controllo e di networking industriale che assicura flessibilità di progettazione, riduzione del time-to-market e diminuzione dei costi. I dispositivi logici programmabili risultano quindi particolarmente adatti per l'uso in numerose applicazioni finora appannaggio quasi esclusivo di circuiti ASIC e ASSP.

Altera

readerservice.it n. 11

I prodotti PowerLine sono rinomati come un investimento a lungo termine per il loro concetto aperto e modulare.

**LEADING** through Technology

#### **NEW** PowerTrace II

- 2 GByte di memoria trace per registrare il flusso programma e dati
- Oltre 30 architetture microprocessore supportate dalla trace port
- Velocità trace port fino a 350 Mhz
- Metodi di analisi sofisticati per analisi di performance complete e per test di qualità



#### **PowerDebug II**

- Una interfaccia Gigabit ethernet garantisce la visualizzazione immediata e l'analisi rapida delle informazioni di trace

Italy  
Lauterbach Srl  
Phone: ++39 - 02 - 45490282  
www.lauterbach.it

Germany  
Lauterbach GmbH  
www.lauterbach.de

Great Britain  
Lauterbach Ltd.  
www.lauterbach.co.uk

USA  
Lauterbach Inc.  
www.lauterbach.com

China  
Suzhou Lauterbach  
Consulting Co. Ltd.  
www.lauterbach.cn

Japan  
Lauterbach Japan Ltd.  
www.lauterbach.co.jp

**LAUTERBACH**

readerservice.it n. 13454