

Un'architettura per i segnali audio Hi-Fi e video Hi-Def

Marco Jacobs
director Multimedia Solutions Europe & Asia
ARC International

L'innovativa architettura VRaptor offre funzionalità specifiche particolarmente efficaci nell'elaborazione dei segnali multimediali

Il panorama dei dispositivi multimediali è particolarmente ampio, giacché si va dai piccoli lettori MP3 da pochi euro fino ai display per la casa con dimensioni e prezzi più "teatrali". Inoltre, la visualizzazione delle immagini su un moderno televisore implica la decodifica H.264 delle stringhe di bit con risoluzione HD, la quale è circa tre ordini di grandezza superiore alla potenza disponibile per la decodifica dei file MP3 nella maggior parte degli attuali computer. Un altro esempio della manifesta disparità di prestazioni richieste dal mercato è riscontrabile nel confronto fra una fotocamera per telefono cellulare e una videocamera stand alone. La prima cattura i video tipicamente in formato QCIF (176x144), mentre la più piccola videocamera oggi in commercio incorpora come minimo il formato MPEG-2 HD che richiede una potenza di elaborazione nettamente superiore e di conseguenza anche un sottosistema di alimentazione più consistente. In questo contesto appare chiaro che per i progettisti di SoC è conveniente disporre di un'architettura di processamento sui segnali multimediali che sia il più possibile universale, ovvero riutilizzabile in tutti i contesti applicativi. Altrimenti, il rischio è quello di dover riprogettare singolarmente ciascun sottosistema per tenere

conto delle condizioni ambientali operative del prodotto di destinazione e ciò non può far altro che innalzare i costi di sviluppo e allungare il time-to-market. Una caratteristica che viene oggi molto richiesta dai consumatori è la possibilità di portare in primo piano, o nascondere, i diversi contesti funzionali di cui dispongono. Molte persone convivono quotidianamente con numerosi dispositivi multimediali: televisori, set-top box, lettori DVD, telefoni cellulari, PC, lettori multimediali portatili, eccetera. Dunque, un'importante funzionalità sempre più richiesta dagli utenti è la possibilità di spostare liberamente i contenuti fra que-

sti apparecchi, ovvero l'interoperabilità fra i relativi sottosistemi elettronici. Dato che però molti di essi utilizzano codifiche standard per i segnali audio e video, ecco che c'è bisogno di una certa flessibilità da parte dell'architettura di programmazione alla base di questi sistemi e, per esempio, con la possibilità di impartire le disposizioni di configurazione e di aggiornamento via software.

Fig. 1 – L'alta definizione HD ha un numero di pixel circa 80 volte superiore al formato QCIF

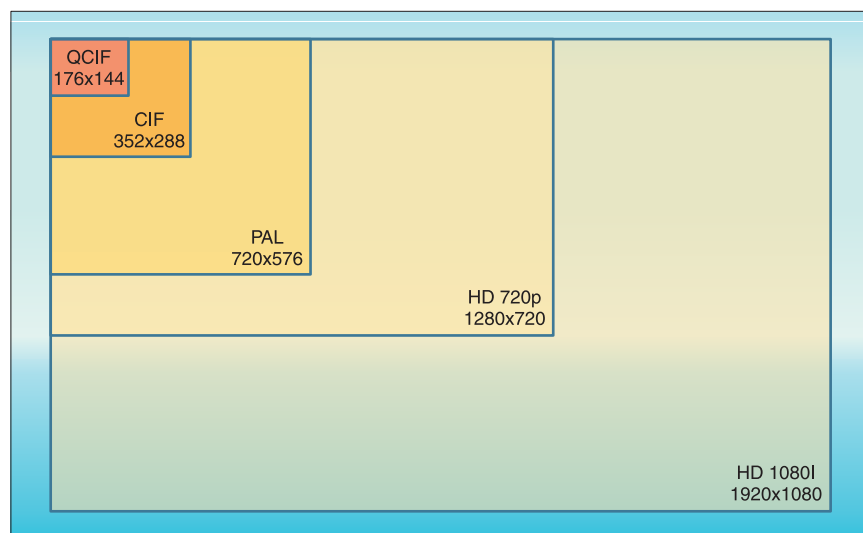


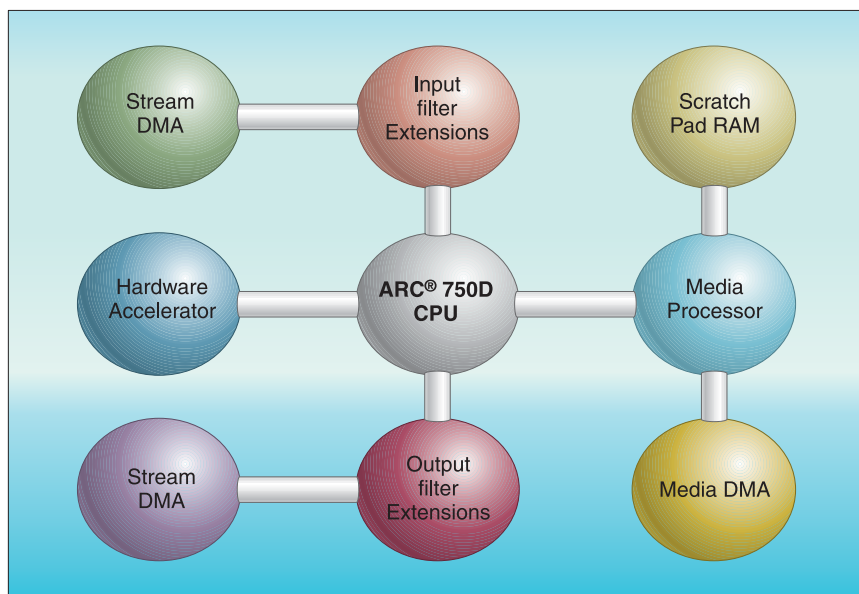
Fig. 2 – Schema di principio della ARC VRaptor Media Architecture

Quest'ultima è una funzione di grande interesse commerciale perché molti algoritmi per l'elaborazione audio o video sono talvolta perfezionati dagli ingegneri che sviluppano continuamente nuovi metodi di processamento capaci di migliorare la qualità delle immagini o dei suoni e, pertanto, il fatto di poter innestare le nuove tecnologie direttamente a bordo degli apparecchi ne aumenta la competitività sul mercato. Del resto, la programmabilità è sempre utile al costruttore di apparecchi perché consente di sviluppare più in fretta i prodotti, differenziarne maggiormente le caratteristiche e renderli più convenienti nel prezzo.

Dunque, le architetture di elaborazione sui segnali multimediali devono essere in grado di districarsi in un'ampia gamma di livelli di complessità e, ove possibile, essere programmabili via software. ARC International ha ideato la nuova VRaptor Architecture caratterizzandola come base fondamentale per molti dei suoi sottosistemi di nuova generazione specifici per i segnali multimediali. La nuova ARC VRaptor Architecture offre un approccio eterogeneo multicore che consente di connettere più processori a elevate prestazioni insieme a più processori SIMD e a più motori DMA, nonché permette di aggiungere opportuni acceleratori specifici per taluni domini applicativi, collegandoli fra loro con canali di comunicazione basati su bus locali a bassa interferenza e basso ritardo.

Il calcolo parallelo

Quando servono prestazioni particolarmente elevate e tali da mettere a dura prova la risposta in frequenza di un singolo processore, ecco che il calcolo



parallelo diventa l'unico modo per ricavare velocità di elaborazione nettamente più sostenute. A questo proposito, la legge di Amdahl ci dice che sono proprio le parti sequenziali degli algoritmi, ovvero le parti che non possono essere trasformate in forma parallela, che determinano la velocità effettiva di elaborazione di un sistema di calcolo e non il numero dei processori che vi si trovano a lavorare in parallelo. Le moderne applicazioni multimediali si diversificano in una gamma senza dubbio molto ampia e non è davvero semplice renderle in forma parallela, ma certamente ove possibile ne vale la pena giacché il calcolo parallelo può incrementare significativamente l'efficienza di elaborazione e le prestazioni dei sistemi. Dunque, prima di progettare un sottosistema per una particolare applicazione, conviene studiare attentamente la natura di quest'applicazione e cercare di capire se e come può essere scomposta in più elementi elaborabili individualmente.

Gli algoritmi di elaborazione video sono quasi sempre facilmente "parallelizzabili" giacché i pixel che compongono le immagini sono per natura indipendenti dagli altri pixel che si trovano intorno e, dunque, processabili in parallelo. Considerando un semplice algoritmo di cattura e visualizzazione immagini, si

può notare come il processo sia già impostato in forma ibrida giacché inizia con la cattura dei pixel da parte del sensore d'immagine che tipicamente li acquisisce in parallelo, poi segue con la fase di codifica/decodifica da parte degli algoritmi di compressione/decompressione che tipicamente avviene in serie e, quindi, finisce con la riproduzione dei pixel sul display nuovamente in parallelo. È evidente che in queste condizioni è opportuno disporre di un'architettura ibrida capace di cavarsela altrettanto bene tanto con i processi seriali quanto con quelli in parallelo.

Le codifiche video standard come MPEG-2 lavorano tipicamente su 8x8 blocchi di dati, anche se più recentemente i nuovi standard come H.264 e VC-1 riescono a lavorare anche su 4x4 blocchi di dati, con un significativo miglioramento nella granularità dell'elaborazione. Inoltre, lo standard H.264 prevede più modalità di predizione, che servono a migliorare la coerenza fra i blocchi 4x4 adiacenti introducendo dei legami di dipendenza fra i pixel e, per di più, al momento della visualizzazione gli algoritmi adattativi si occuperanno di selezionare differenti tipi di filtraggio in funzione dei valori di fondo dei pixel e, in tal modo, introducono nuove altre dipendenze. D'altra parte, la granularità

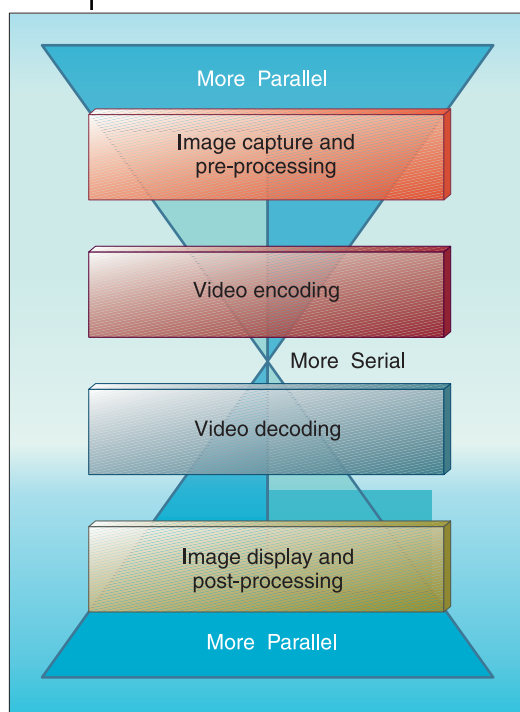


Fig. 3 – Schema degli stadi di cattura immagini, codifica e visualizzazione

più fine riduce sensibilmente la quantità di calcoli che dev'essere risolta fra due eventi di comunicazione e ciò ha come conseguenza diretta il fatto di rendere i meccanismi di comunicazione particolarmente critici. I motori SIMD della VRaptor Architecture ARC sono progettati con la capacità di scegliere autonomamente la granularità più fine che serve in ogni situazione, in modo tale che i canali di comunicazione riescano a gestire con efficienza la sincronizzazione degli eventi e dei processi. Oltre alla possibilità di parallelizzare gli algoritmi, ovvero distribuire le applicazioni su più processi di elaborazione, c'è anche un altro fattore da considerare se si vuole realmente migliorare la velocità di lavoro nei sistemi e consiste nel configurare e ottimizzare ciascun processo

o movimento dati in modo tale da accelerare lo svolgimento di ogni singola task. La VRaptor Architecture non ha un approccio omogeneo del tipo "one-processor-fits-all", ma sfrutta un approccio eterogeneo che consiste nel ripartire una task su più motori di elaborazione dati, ciascuno dei quali è specializzato per svolgere nel modo ottimo una particolare attività, mentre nel loro insieme questi motori sono comunque governati da un unico schema di flusso.

Architetture configurabili

Grazie alla GUI di tipo Drag-and-Drop, utilizzando il tool ARChitect Processor Configurator lo sviluppatore può includere nell'architettura le funzioni che desidera e rimuovere quelle che non servono all'applicazione di destinazione. Ci sono oltre ventimila opzioni di configurazione per i core microprocessore da scegliere in ARChitect e comprendono le caratteristiche generalmente attorno al core quali il tipo e la dimensione delle cache, le memorie interne, le MMU, gli interrupt, i sottosistemi DSP, i temporizzatori e le componenti di debug, nonché le caratteristiche tipicamente interne al core quali il tipo e la dimensione dei registri, la larghezza degli indirizzi, le interfacce di sistema, le opzioni nel set istruzioni e le estensioni specificabili dall'utente. È anche prevista la possibilità di ottimizzare l'equilibrio fra le prestazioni e l'occupazione di spazio. Tutto ciò con la promessa che l'architettura risultante risulterà decisamente più piccola e parsimoniosa nei consumi rispetto ai core con configurazione fissa.

Come se non bastasse, nel tool ARChitect lo sviluppatore può anche scegliere, aggiungere e configurare i codec software, gli acceleratori hardware e i motori DMA. Dopo aver selezionato tutti i componenti e la relativa configurazione, basta un click per generare il codice RTL, le componenti software (per simu-

latore, compilatore, linker, eccetera) e gli script per il tool EDA. Va ricordato che in origine l'ARChitect fu sviluppato per configurare i core IP ARC, ma oggi è utilizzato con successo da molti altri fornitori di sistemi su silicio per configurare i propri IP e ciò dimostra che ha tutte le carte per essere utilizzato in qualsiasi ambiente applicativo.

La VRaptor Architecture è basata sulla famiglia di core processori configurabili ARC 700, la quale è stata studiata per garantire efficienza sul silicio, elevate prestazioni e configurabilità, doti che consentono di personalizzare i processori per adattarli alle applicazioni specifiche. La VRaptor Architecture può scalare dalla CPU singola ARC 710D fino alla CPU multipla ARC 750D basata su più processori multimediali, più acceleratori e più I/O. In ogni caso, la configurazione minima possibile misura 0,5 mm² se realizzata con processo da 90 nm, esclusa la memoria, ma i processori possono essere ampliati rispetto alla configurazione base presente sull'architettura ARC 700 che assicura la piena compatibilità a livello delle istruzioni con i sistemi ARCompact ISA e consente il supporto degli stessi toolset accettati da tutti i sottosistemi e processori ARC. Già compresi ci sono i supporti per i tool MetaWare, Green Hills e GNU che contengono a loro volta svariati strumenti di messa a punto e debug, anche a livello assembly. Inoltre, la possibilità di aggiungere istruzioni custom alla CPU ARC 700, permette ai clienti ARC di sfruttare le conoscenze che hanno maturato a livello applicativo per personalizzare la VRaptor Architecture in modo tale da differenziare i prodotti e renderli più competitivi.

Similmente ai moduli ARC Video Subsystem, anche la VRaptor Architecture potenzia le funzionalità della CPU ARC 700 grazie al processore multimediale SIMD (Single Instruction Multiple Data) capace di lavorare sui vettori dati

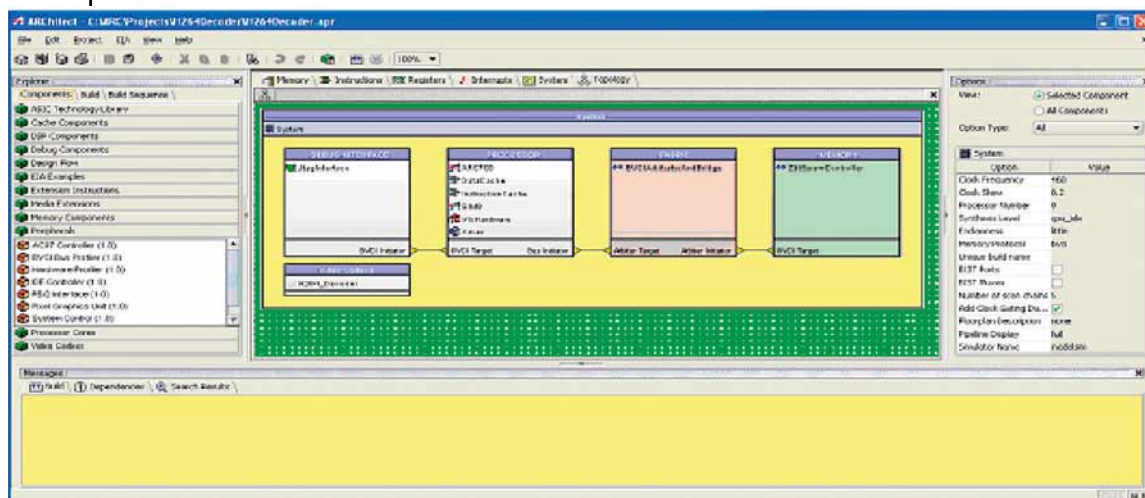


Fig. 4 – Il tool di configurazione di sistema ARCHitect

da 128 bit. In quest'approccio gli operandi sono estratti da un opportuno file di registri vettoriali e possono essere organizzati in sequenze di quattro elementi da 32 bit, otto elementi da 16 bit oppure sedici elementi da 8 bit. Il processore SIMD lavora tipicamente alla stessa frequenza di clock dell'architettura base ARC 700 CPU e può operare in due differenti modalità: Closely Coupled Mode, come semplice amplificatore pipeline delle prestazioni della CPU ARC 700; Loosely Coupled Mode, con il processore SIMD che lavora autonomamente essendo effettivamente in parallelo alla CPU ARC 700. In entrambi i casi, il processore SIMD ha il pieno controllo dei processi grazie alle istruzioni Jump e Branch e, inoltre, il codice Decision-Making parallelo "a grana fine" viene eseguito con un avanzato supporto di tipo predittivo. L'efficienza della pipeline della CPU viene, inoltre, incrementata con un'efficacissima rete di movimentazione dati che riduce al minimo i percorsi critici e i tempi di elaborazione. Il set istruzioni SIMD è totalmente ortogonale e comprende la possibilità di trasmettere i valori dai registri scalari verso tutte le istruzioni e anche alle istruzioni di scorrimento addizionali.

La multimedialità

Le avanzate funzionalità multimediali consentono ai motori SIMD della ARC VRaptor Architecture di sollevare il processore centrale della CPU ARC 700 dalla gestione del sistema e del flusso dati, facendosi carico di parte del codice di controllo a basso livello della CPU stessa. Non solo, ma nella VRaptor si possono prevedere più processori multimediali in parallelo, tutti però controllati da un'unica CPU ARC 700.

La VRaptor Architecture utilizza l'avanzato controllore multimediale 2D DMA per muovere i dati dentro e fuori il sistema autonomamente, senza bisogno d'impegnare task apposite sul processore. La DMA ARC è definita "video-centrica" perché è stata ottimizzata per muovere i blocchi 2D tipici delle applicazioni video. Nella modalità Closely Coupled il motore 2D DMA può essere configurato e inizializzato in modo davvero efficace, bastando a tal scopo anche una sola istruzione. Nel caso dei segnali video, inoltre, è importante ridurre quanto più possibile le probabilità di sovrapposizione dati, in modo tale da garantire la massima fedeltà di riproduzione. Per esempio, lo standard H.264 considera di volta in volta 4x4

blocchi di pixel e, pertanto, tutto ciò che riguarda la movimentazione dati è impostato sullo stesso livello di granularità. Sulla DMA ci sono canali multipli che servono proprio a ricevere ed elaborare in parallelo sia i blocchi dati dei frame in arrivo sia i blocchi dati dei pixel decodificati. Del resto, i motori di elaborazione e la DMA sono stati progettati appositamente per movimentare i dati fra le unità di calcolo e le relative memorie massimizzando la velocità e l'integrità dei segnali.

La VRaptor Architecture può essere potenziata con l'aggiunta degli acceleratori "domain-specific" che servono a implementare in forma hardware talune funzioni di elaborazione supplementari che si affiancano a quelle già presenti a bordo dei core CPU ARC 700 o dei processori SIMD. In realtà, l'architettura VRaptor comprende codificatori e decodificatori multi standard a lunghezza variabile costituiti da blocchi "entropy-coding" che non possono essere trasformati in formulazione parallela a causa dell'inevitabile interdipendenza fra i dati e perciò la codifica e la decodifica dei simboli, a causa dell'elevato numero di look-up chiusi in tabelle di piccole dimensioni, risulta molto più efficiente

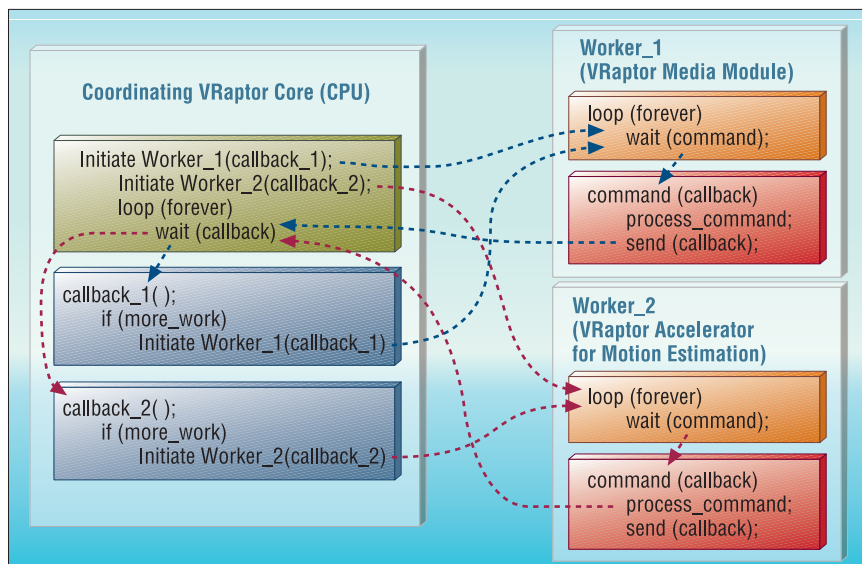


Fig. 5 – Il controllo attivo dei canali di comunicazione nella VRaptor Architecture

se viene implementata nelle estensioni hardware, ancor più perché queste sono in grado di supportare differenti standard di codifica video.

La stima dei movimenti è un altro caso nel quale occorre eseguire un gran numero di operazioni ripetitive, tipicamente somme di differenze assolute, su grandi quantità di dati. Sebbene sia certamente possibile implementare questo tipo di algoritmi nei motori SIMD dell'architettura VRaptor, è indubbio che se si vogliono ottenere le migliori prestazioni è più vantaggioso implementare gli algoritmi di predizione sui segnali video nelle estensioni hardware. Inoltre, i tool ARChitect aiutano il progettista a decidere cosa destinare alle parti hardware e software e lo guidano nella configurazione automatica del software e degli strumenti che servono a tal scopo. Così diventa molto più agevole mettere a punto il sistema, nonché valutare la qualità dei risultati che si ottengono e il tutto senza scrivere alcuna riga di codice a mano.

La comunicazione attiva

I canali di comunicazione sono definiti attivi perché costituiscono la rete di scambio delle informazioni fra i vari motori di elaborazione. Il controllo attivo su questi canali sfrutta in modo molto efficiente le memorie interne e consente di mantenere bassa la probabi-

lità di sovrapposizione dati e minima la latenza nei trasferimenti dati fra i processori, due caratteristiche essenziali nelle applicazioni di elaborazione audio e video. La tecnologia di comunicazione attiva fra i canali è brevettata ed è inclusa nella VRaptor Architecture nella forma di protocollo attivo basato sulle chiamate remote fra i canali. Questo meccanismo provvede a trasferire comandi e operandi nei collegamenti hardware punto/punto fra il core VRaptor, gli acceleratori VRaptor e gli I/O VRaptor. I canali hanno tutti i loro buffer e, per migliorare le prestazioni, anche una gestione delle code sugli ingressi che serve a far sì che, di volta in volta, trasmettitori e ricevitori non necessitino delle segnalazioni di conferma "rendez-vous-in-time" per ogni messaggio trasferito, giacché il controllo attivo provvede automaticamente ad aggiornare i registri sul ricevitore. Quest'approccio basato sulle chiamate remote è molto efficiente perché lascia al trasmettitore la possibilità di scrivere direttamente gli argomenti delle funzioni sui registri e il punto d'inizio delle chiamate alle rispettive funzioni sul Program Counter. Dal punto di vista del ricevitore, il tutto occupa esattamente gli stessi colpi di clock di una chiamata a una funzione locale e, dunque, anche da ciò si capisce che l'efficienza è davvero elevata.

La tecnologia di comunicazione attiva è direttamente supportata dalle istruzioni sulle estensioni configurabili ISA di ARC e offre un modello di programmazione unificato che semplifica le sovrapposizioni che possono talvolta incorrere nella messa a punto delle architetture multi processore. ARC ha reso disponibili due distinti sottosistemi multimediali, ciascuno dei quali include numerose funzioni tipiche dell'architettura VRaptor. Il primo è la soluzione di video decodifica multi standard ARC Video Subsystem composta da un processore ARC 700, un processore SIMD ottimizzato per le applicazioni con codifica video, una DMA 2D e un acceleratore di decodifica. Il secondo è l'ARC Sound Advanced Subsystem specifico per l'elaborazione audio ad alta fedeltà tipica dei prodotti d'infotainment per auto o dei lettori di dischi ottici HD. Questo sottosistema ha una configurazione simile alla precedente con un processore ARC 700, un processore SIMD ottimizzato per le applicazioni con codifica audio e un motore DMA.

I vantaggi di quest'innovativa architettura sono evidenti per i sottosistemi multimediali di prossima generazione e si riassumono nella scalabilità, nei bassi consumi e nella ridotta occupazione di silicio, doti indispensabili allo sviluppo dei prodotti per il mercato di massa. La programmabilità, l'approccio ibrido e il controllo attivo delle comunicazioni costituiscono insieme un prezioso valore aggiunto che VRaptor offre alle applicazioni audio e video del futuro, come ribadito nello slogan "from hi-fi to hi-def", ossia "dall'alta fedeltà audio all'alta definizione video".

ARC International www.arc.com