

Ottimizzare le prestazioni nei progetti con FPGA

Richiesti tool EDA per massimizzare le prestazioni su silicio

PAUL EVANS, PROGRAMMABLE SYSTEMS DI XILINX

I progressi nei processi tecnologici hanno portato a un considerevole aumento della densità e della complessità FPGA. Per esempio i nuovi FPGA Virtex-5 in tecnologia da 65nm offrono prestazioni avanzate, integrano oltre 300.000 celle logiche, 1200 I/O utente, 10,3 Mbit di RAM in blocchi e fino a 640 slice DSP, oltre a un'abbondanza di blocchi di proprietà intellettuale (IP) sintetizzabili.

Realizzare un progetto che usi in modo efficiente le risorse disponibili dei dispositivi di ultima generazione e che al contempo soddisfi i requisiti di prestazioni, di temporizzazioni e di time-to-market, è una sfida molto ardua. Gli FPGA stanno diventando sempre più complessi e richiedono tool simili a quelli usati dai progettisti ASIC, come simulatori HDL e tool software in grado di effettuare l'analisi delle temporizzazioni anche durante la sintesi e la disposizione dei segnali nel circuito e di scegliere le opzioni di realizzazione più adatte per il progetto. L'ottimizzazione fisica è particolarmente critica: nei processi tecnologici più avanzati, i ritardi nelle temporizzazioni sono dovuti in misura sempre maggiore all'instradamento dei segnali. È inoltre necessario poter effettuare stime accurate sui consumi fin dalle prime fasi del progetto; tutto ciò senza comportare cicli di progettazione eccessivamente lunghi.

La versione 9.1i dell'ambiente di progettazione ISE (Integrated Software Environment) di

Xilinx combina la semplicità all'uso con funzionalità avanzate, che consentono ai progettisti di affrontare le sfide attuali di progetto sulle temporizzazioni, la produttività e i consumi. ISE 9.1i, come la versione precedente 8.2i, si basa sulla tecnologia Fmax, che offre prestazioni superiori del 30% rispetto ad altri tool sul mercato per gli FPGA ad alta densità, integrando funzioni avanzate per la sintesi fisica e per l'instradamento dei segnali (routing). Queste ultime consentono di ottimizzare i percorsi realmente critici e assicurano un utilizzo più efficiente delle risorse dei dispositivi.

Grazie alla nuova tecnologia Smart Compile, è inoltre possibile ricompilare i progetti in un tempo da 2 a 6 volte inferiore, a seguito di piccole modifiche incrementali apportate, sfruttando i risultati delle realizzazioni precedenti e preservandone le partizioni e le temporizzazioni.

Con l'approccio tradizionale per contro, anche modifiche minime richiedono un rifacimento completo del progetto. Smart Compile consente di identificare i percorsi critici per le temporizzazioni e di visualizzare in anteprima le informazioni sulla realizzazione fisica del progetto; è così possibile prendere decisioni sui compromessi da effettuare senza dover attendere il completamento del progetto. L'ambiente ISE 9.1i combina le funzioni di più tool software, come PlanAhead, che supporta il floor-planning gerarchico, usato comunemente nella progettazione ASIC. ChipScope Pro

include degli I/O virtuali e del software di interfaccia per permettere all'utente di vedere ogni segnale e nodo interno, assicurando cicli di verifica più rapidi del 50 % rispetto ai metodi tradizionali di debug.

System Generator for DSP consente la progettazione di sistemi DSP ad alte prestazioni all'interno degli FPGA Xilinx, e Xilinx Platform Studio (XPS) semplifica la messa a punto di sottosistemi embedded basati sui core sintetizzati PowerPC e sui soft core MicroBlaze. È inoltre presente un simulatore HDL e una insieme di tool per la stima e l'ottimizzazione dei consumi, che rende possibile una riduzione media della potenza dinamica del 10%. ■



Soluzioni di timing IDT™ VersaClock™: per ridurre i costi, le dimensioni delle schede e i tempi di sviluppo dei progetti automotive

Grazie a un circuito integrato capace di sostituire più oscillatori e cristalli, potrete ridurre i costi, le dimensioni delle schede e i tempi di sviluppo dei vostri progetti automotive, incrementandone contemporaneamente l'affidabilità.

Con le soluzioni programmabili VersaClock™ di IDT, i vostri progetti automotive possono raggiungere livelli di funzionalità, di flessibilità e di prestazioni impensabili con le soluzioni di timing discrete.

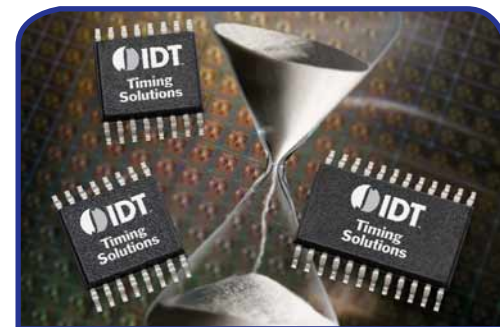
Tutti i prodotti del portafoglio di dispositivi VersaClock di IDT sono supportati da un software gratuito e semplice da utilizzare che permette – a voi o all'esperto applicativo IDT – di programmare rapidamente e con estrema facilità i dispositivi in base alle specifiche esigenze.

Le parti possono essere programmate individualmente per una verifica rapida durante lo sviluppo del progetto e successivamente configurate per la produzione in volumi.

Partendo da un semplice cristallo a bassa frequenza o da un segnale in ingresso, il sintetizzatore programmabile di clock ICS345 genera fino a nove uscite ad alta qualità e ad alta frequenza, comprendenti più clock di riferimento.

Similmente, partendo da un cristallo a bassa frequenza, il sintetizzatore di clock VCXO programmabile ICS270 genera fino a otto uscite ad alta qualità e ad alta frequenza, comprendenti più clock di riferimento.

Per contrastare i disturbi EMI – un aspetto critico in tutti i progetti automotive –



è disponibile il sintetizzatore di clock spread spectrum programmabile ICS280. Questa versione permette di ridurre significativamente la radiazione elettromagnetica ed è in grado di generare fino a quattro uscite ad alta qualità e ad alta frequenza, comprendenti più clock di riferimento, partendo da un cristallo a bassa frequenza.

Tutti i dispositivi della linea VersaClock di IDT utilizzano una collaudata tecnologia Phase-Locked Loop (PLL) che gli permette di operare partendo da un economico cristallo standard in modalità fondamentale o da un semplice segnale di clock. I dispositivi sono disponibili anche in versioni custom programmate direttamente in fabbrica e destinate alle applicazioni in volumi.

Per ulteriori informazioni sui prodotti VersaClock di IDT destinati alle applicazioni automotive visitate il sito www.IDT.com/go/versaclock o inviate una email a automotive_info@idt.com.

FREQ → + D → PHASE → LOW-PASS → V → FOUT

WE'VE GOT YOUR TIMING SOLUTION!™

Visitate il sito IDT o contattate Kevin Schurter per ulteriori informazioni ...

www.IDT.com/go/kevin