

Stratix: è arrivata le terza generazione

Filippo Fossati



Realizzati in tecnologia da 65 nm, i nuovi Fpga della serie Stratix III di Altera sono in grado di soddisfare "in toto" i quattro principali requisiti degli utilizzatori di questi dispositivi: ridotti consumi, alte prestazioni, maggiore produttività e prezzo competitivo

Da semplici sistemi destinati a svolgere compiti di basso livello, gli Fpga nel corso degli anni si sono evoluti fino a divenire il "cuore" di molti degli odierni sistemi elettronici. Per rivestire con efficacia questo nuovo ruolo devono garantire prestazioni sempre più spinte e livelli di densità più elevati: tutto ciò abbinato a sensibili riduzioni dei consumi. I nuovi Fpga della linea Stratix III di Altera sono stati concepiti espressamente per

Gli Fpga della serie Stratix III di Altera sono offerti in tre versioni – L, E, GX – ottimizzate per soddisfare un'ampia gamma di applicazioni

Tabella 1 – caratteristiche salienti dei nuovi Fpga della serie Stratix III di Altera

Caratteristiche degli Fpga della serie Stratix III

	Dispositivo	ALM	LE	Blocchi M9K	Blocchi M144K	Blocchi MLAB	Bit di RAM embedded totali	Bit MLAB	Moltiplicatori 18x18-bit (Modo FIR)	PLLs
Stratix III Versione L	EP3SL50	19K	48K	108	6	950	1.8M	0.6M	216	4
	EP3SL70	27K	68K	144	6	1,350	2.1M	0.9M	288	4
	EP3SL110	43K	107K	275	12	2,150	4.2M	1.4M	288	8
	EP3SL150	57K	142K	340	16	2,850	5.2M	1.8M	384	8
	EP3SL200	80K	199K	456	24	4,000	7.4M	2.6M	576	12
Stratix III Versione E	EP3SL340	135K	338K	1,144	48	6,750	17.2M	4.3M	576	12
	EP3SE50	19K	48K	336	12	950	4.6M	0.6M	384	8
	EP3SE80	32K	80K	495	12	1,600	6.2M	1.0M	672	12
	EP3SE110	43K	107K	544	16	2,150	7.0M	1.4M	896	12
	EP3SE260	102K	254K	828	40	5,100	14.7M	3.3M	768	12

soddisfare queste richieste. Basti pensare che rispetto alla precedente generazione Stratix II, i nuovi programmabili di Altera garantiscono consumi ridotti del 50 per cento, prestazioni superiori del 25 per cento e densità doppie.

I consumi, innanzitutto

Gli Fpga Stratix III integrano due nuove tecnologie che riducono drasticamente i consumi, pur mantenendo prestazioni di tutto rispetto. La riduzione dei consumi è stata ottenuta utilizzando

innanzitutto la tecnologia Programmable Power che - contemporaneamente - massimizza le prestazioni laddove sia necessario e riduce gli assorbimenti nelle altre parti del progetto. La tecnologia Programmable Power permette a ogni LAB (logic array block) program-

Fig. 1 – La Programmable Power Technology di Altera e la funzione PowerPlay di Quartus II permettono di ridurre drasticamente i consumi di potenza

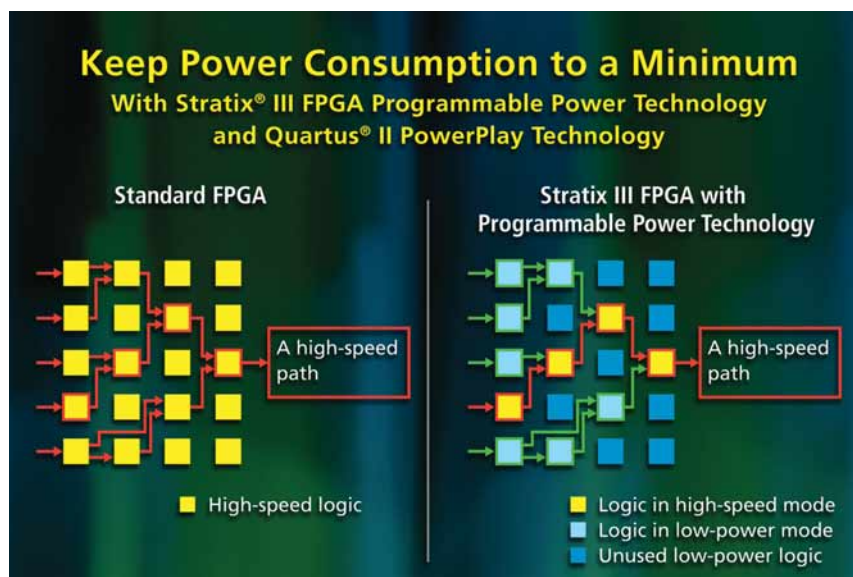
mabile, a ogni blocco DSP e a ogni blocco di memoria di operare indipendentemente in modalità ad alta velocità o a basso consumo (Fig. 1).

Il secondo “trucco” utilizzato dai progettisti di Altera per ridurre i consumi, denominato Selectable Core Voltage, offre la possibilità di predisporre le tensioni di core a 1.1V (per i progetti che hanno l'esigenza di prestazioni più elevate) o a 0.9V (per progetti che richiedono consumi contenuti).

Prestazioni ottimizzate

Per soddisfare le esigenze della più ampia gamma possibile di applicazioni di fascia alta (comunicazioni, broadcast, computer/storage, difesa), la famiglia Stratix III viene offerta in tre differenti versioni:

- Stratix III L caratterizzata da risorse bilanciate di logica, memoria e DSP e destinata alle applicazioni general-purpose;
- Stratix III E, dotata di risorse di memoria e DSP potenziate e destinata alle applicazioni che richiedono un uso estensivo di risorse di memoria e DSP;
- Stratix III GX, dotata di transceiver integrati per applicazioni di interfacciamento a estesa ampiezza di banda.



Stratix III in pillole

Di seguito vengono riportate alcune delle caratteristiche salienti dei nuovi dispositivi della linea Stratix III:

- **Alte prestazioni:** i dispositivi Stratix III sono il 25 per cento più veloci rispetto alla precedente generazione.
- **Elevata densità:** gli Fpga Stratix III prevedono una densità doppia (da 48.000 a 338.000 LE) rispetto agli Fpga di generazione precedente.
- **I/O flessibili:** oltre a supportare più di 40 standard di interfacciamento, gli I/O Stratix III offrono livelli al vertice di prestazioni, flessibilità e integrità di segnale.
- **Interfacce memoria esterna:** elevate prestazioni d'interfacciamento di memoria, ritardi di I/O, potenza di drive e slew rate programmabili, livellamento read/write e 31 registri embedded di I/O per massime prestazioni DDR3, nuove per gli Fpga Stratix III.
- **Superiore integrità dei segnali:** gli FPGA Stratix III offrono un maggiore numero di power/ground per gli I/O

utente, cammini di ritorno del segnale ottimizzati, controllo regolabile slew rate, ritardi di uscita regolabili e terminazioni on-chip calibrate per un livello di integrità dei segnali al vertice.

- **Blocchi Dsp a elevata velocità:** questi blocchi rendono disponibili blocchi Dsp operanti fino a 550 MHz che prevedono moltiplicatori dedicati 9x9, 12x12, 18x18 e 36x36, funzioni di moltiplicazione accumulo e filtri Fir (Finite Impulse Response).
- **Memoria TriMatrix:** la memoria Stratix III TriMatrix prevede blocchi di tre diverse dimensioni: blocchi MLAB, blocchi M9K e blocchi M144K. Queste soluzioni garantiscono fino a 17 Mbit di memoria funzionante a 600 MHz e una banda molto elevata.
- **Sicurezza del progetto:** i dispositivi Stratix III sono i soli Fpga dotati di supporto per chiavi di sicurezza volatili e non volatili Advanced Encryption Standard (Aes) a 256-bit. Questo permette di proteggere i progetti dalla copia, dal reverse engineering e dal tampering. Tale dotazione assicura facilità d'uso e massima protezione dell'IP.

Le caratteristiche salienti delle prime due famiglie vengono riassunte nella tabella 1.

La presenza di banchi di I/O modulari con una struttura comune assicura efficienza e flessibilità agli I/O operanti a elevata velocità. I miglioramenti apportati in termini di die e di package - terminazioni on chip di tipo dinamico, controllo dell'intensità della corrente e dei ritardi in uscita, assicurano una superiore integrità dei segnali. Realizzati sfruttando un processo da 65 nm messo a punto da Tmsc, la famiglia Stratix III si propone come una valida alternativa ai tradizionali circuiti Asic e Assp.

Integrazione hardware e software


L'innovazione intrinseca nei nuovi Fpga Stratix III non interessa solo l'architettura hardware, ma coinvolge anche il software di progettazione Quartus II. La funzione PowerPlay presente nella versione 6.1 di questo software analizza

automaticamente il progetto, identificando i blocchi presenti nei cammini critici (che richiedono perciò prestazioni elevate) e predisponendoli in modalità high-speed. Tutta la logica rimanente viene automaticamente predisposta in modalità low-power.

La combinazione tra il software Quartus II versione 6.1 e gli Fpga Stratix III assicurano importanti vantaggi di produttività per quanto riguarda sia le prestazioni del progetto sia i tempi di compilazione.

Il software Quartus II integra, a partire dalla release 6.0, TimeQuest; si tratta del primo e unico analizzatore di temporizzazioni di un fornitore Fpga a offrire un supporto nativo e completo per il formato Synopsys Design Constraints (Sdc), standard industriale per progetti avanzati ad alta densità. TimeQuest permette ai progettisti di creare, gestire e analizzare i vincoli di temporizzazione Sdc per raggiungere rapidamente la convergenza. Nella versione 6.1, que-

sto analizzatore di temporizzazioni è stato ulteriormente potenziato: il sistema offre ora una modellazione più precisa che permette di ottenere - con gli Fpga Stratix III - prestazioni più elevate, tempi di compilazione ridotti, una maggiore facilità nella definizione dei vincoli con il nuovo editor Sdc, una maggiore facilità nella progettazione a livello scheda grazie al generatore di data sheet e un supporto ampliato per il formato SDC.

Oltre al software di progettazione Quartus II, la famiglia di dispositivi Stratix III è supportata dai tool di Aldec (System Verification Environment - Sve), Magma Design Automation (Blast Fpga), Mentor Graphics (Precision Synthesis) e Synplicity (software di sintesi Fpga Synplify Pro e software Dsp Synplify). 

Altera
readerservice.it n. 3