

## Ottimizzare l'interconnessione in banda base nelle stazioni 3G basate su DSP

Tom Wilson  
Direttore marketing  
Tundra Semiconductor

*L'uso di un commutatore RapidIO seriale come Tsi568 di Tundra Semiconductor all'interno di un'architettura di elaborazione in banda base flessibile per le stazioni base del nodo B permette di implementare in maniera flessibile le funzioni di trasmissione e ricezione su una singola scheda*

L'affermazione che 3G sia uno standard universale appare decisamente troppo ottimistica, considerando il fatto che nelle diverse regioni del globo sono state sviluppate tre differenti versioni: WCDMA, cdma2000 e TD-SCDMA. La proliferazione di protocolli e standard primari ha provocato un'ulteriore spinta alla standardizzazione delle interfacce allo scopo di consentire la realizzazione di stazioni base flessibili che possano adattarsi in tempi brevi al soddisfacimento di differenti requisiti. La pressione sui prezzi è stato un altro elemento catalizzatore per la standardizzazione delle interfacce, in quanto la riduzione del costo delle infrastrutture 3G è un fattore di primaria importanza. Il nodo B, e in particolar modo la scheda in banda base, rappresenta una porzione rilevante del costo di questa infrastruttura 3G se un operatore ha la necessità di garan-

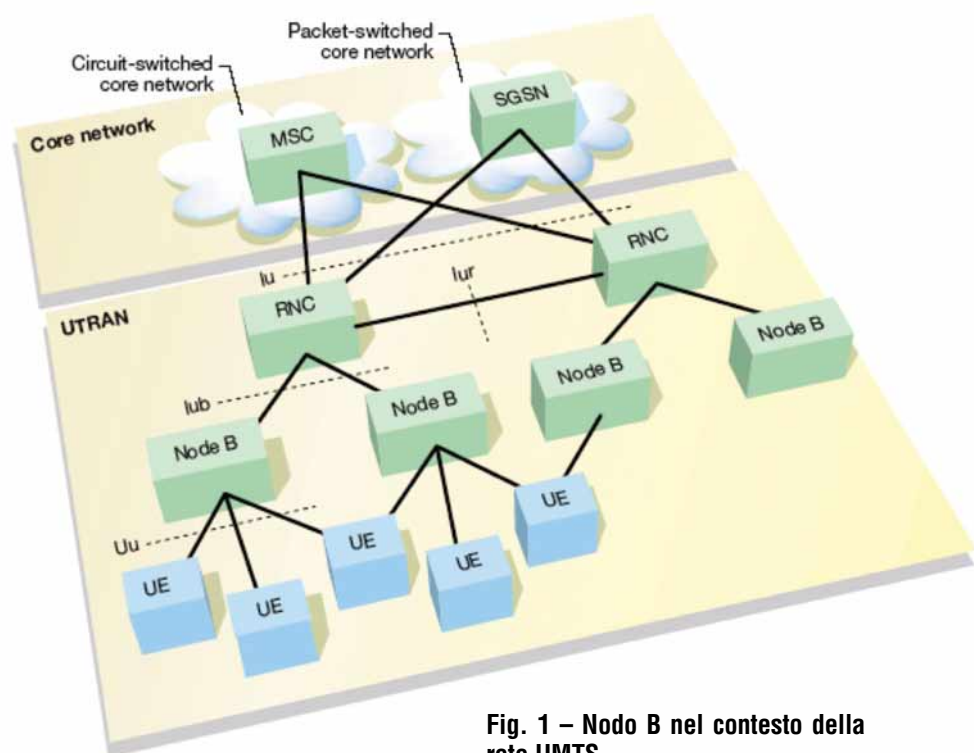


Fig. 1 – Nodo B nel contesto della rete UMTS

tire adeguati livelli di copertura e capacità. Gli standard aperti consentono di ridurre i costi in quanto contribuiscono alla creazione di un ambiente più competitivo in cui è possibile scegliere tra soluzioni proposte da molteplici produttori. L'impiego di processori DSP (Digital Signal Processor) per l'elaborazione del segnale in banda base di reti wireless rappresenta una valida alternativa alle più classiche soluzioni basate su circuiti ASIC o dispositivi FPGA. Esso permette infatti di adottare un approccio più flessibile in fase di realizzazione. In questo articolo vengono esaminate le modalità secondo le quali un'architettura di tipo programmabile, unitamente a un'interconnessione ottimizzata sotto forma di un commutatore RapidIO, può contribuire a ridurre i costi garantendo la piena conformità ai nuovi standard basati su interfacce aperte.

## Standard di interfacciamento

L'opera di standardizzazione promossa da 3GPP (3rd Generation Partnership Project) è valida solo fino ai confini del nodo B all'interno di una rete UMTS, come viene evidenziato in figura 1.

Notevoli risorse sono state anche investite allo scopo di generare interfacce standard all'interno del nodo B. Le interfacce proposte sono le seguenti: Common Public Radio Interface (CPRI) e Open Base Station Architecture Initiative (OBSAI). Tali standard all'interno del nodo B forniscono l'opportunità di sviluppare e rendere disponibili nodi B più economici.

## Scheda in banda base

La scheda in banda base presente in una stazione base wireless UMTS riceve i dati originali dall'antenna convertiti in un formato digitalizzato dal modulo RF. La scheda in banda base a questo punto effettua una serie di algoritmi di modulazione/demodulazione e di codifica/decodifica al fine di definire i dati dell'utente/abbonato. L'elaborazione che deve essere eseguita sulla scheda in banda base è sostanzialmente di due tipi: elaborazione relativa alla chip rate (dove con il termine chip si fa riferimento ai bit della sequenza ottenuti dopo lo spreading) ed elaborazione symbol rate (dove il simbolo è l'elemento di informazione dopo le operazioni di codifica del canale). In fase di uplink (dall'utente alla centrale) l'elaborazione chip rate viene effettuata per prima al fine di recuperare le informazioni relative ai simboli dai dati ricevuti dall'antenna. L'elaborazione symbol rate viene utilizzata successivamente per decodificare i simboli in dati utente.

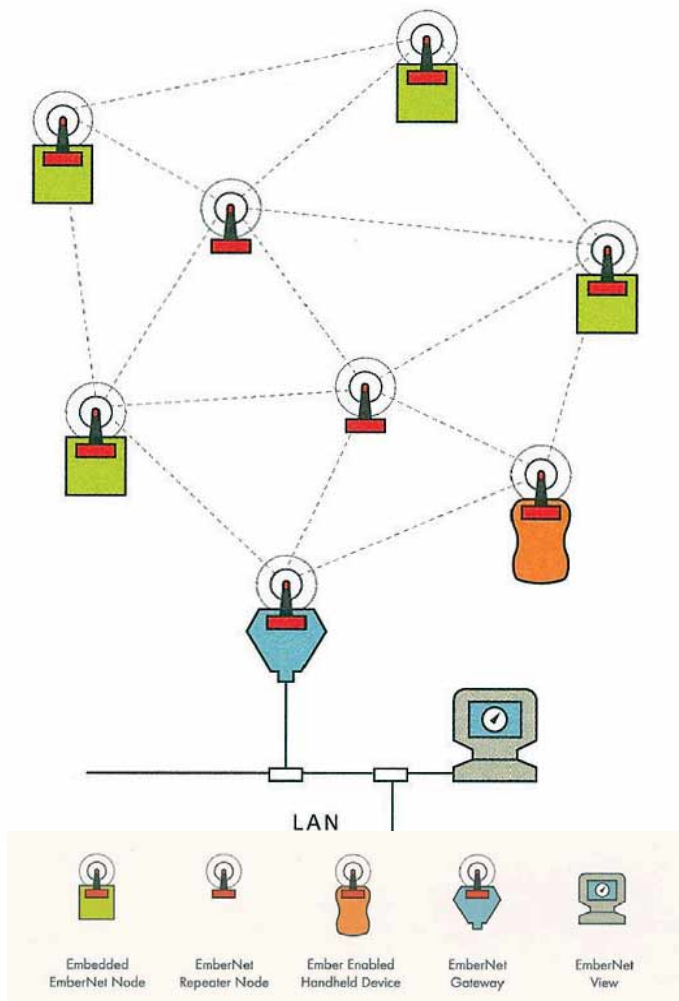
L'elaborazione chip rate fornisce un'ulteriore opportunità per introdurre la standardizzazione. Questo tipo di elaborazione include correlazione, stima del canale, rilevazione di più utenti e risulta particolarmente onerosa nella tratta di uplink, mentre l'elaborazione symbol rate comprende le operazioni

# ZigBee™ Alliance ???

# ember!!!

## La soluzione più avanzata per il nuovo standard di comunicazione wireless low cost!

### Embernet Platform



## I Chip Ember permettono di costruire sensori intelligenti con cui creare reti ad alta affidabilità !

PER SAPERNE DI PIU':

[www.ember.com](http://www.ember.com)

UN PRODOTTO DISTRIBUITO DA:

**ESCO ITALIANA S.p.A.**  
via G.B. Stucchi 66/28 Monza(MI)  
Tel.039 20481 Fax. 039 2048234  
[www.escoitaliana.it](http://www.escoitaliana.it)  
info: [milano@escoitaliana.it](mailto:milano@escoitaliana.it)



di de-interleaving, decodifica Viterbi (per il segnale vocale) e decodifica turbo (per i dati). L'elaborazione chip rate viene di solito eseguita sfruttando soluzioni basate su ASIC o FPGA (con l'eventuale ausilio di processori DSP nella tratta di uplink), mentre l'elaborazione symbol rate prevede l'uso di processori DSP. L'elaborazione chip rate di tipo software permette di conseguire

notevoli vantaggi, grazie alla possibilità di tener conto di differenti modelli di traffico.

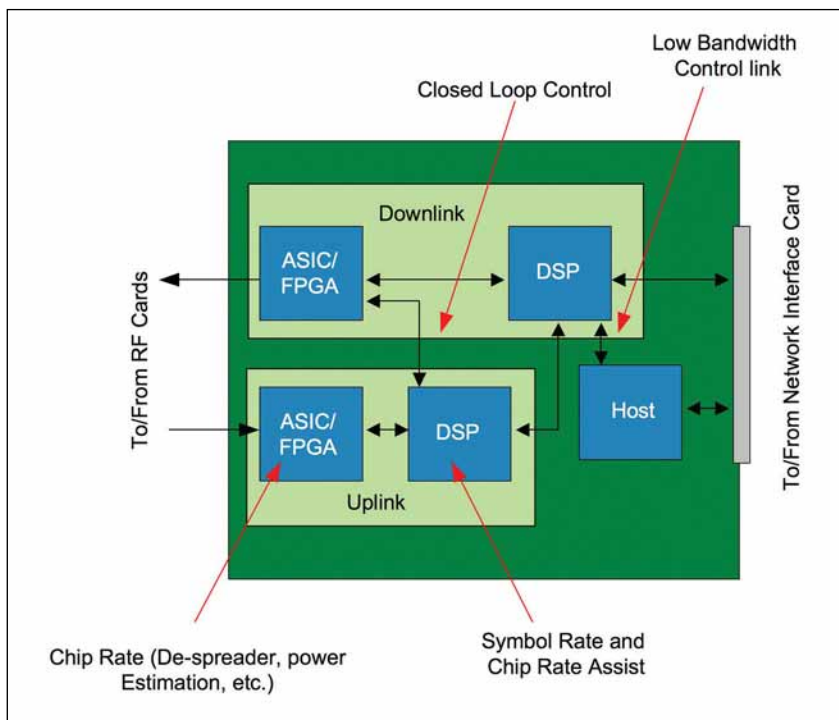
## Elaborazione software

L'elaborazione chip rate di tipo software consente di risolvere un certo numero di problemi. Le installazioni iniziali del nodo B sono state studiate per garantire la copertura di una determinata area

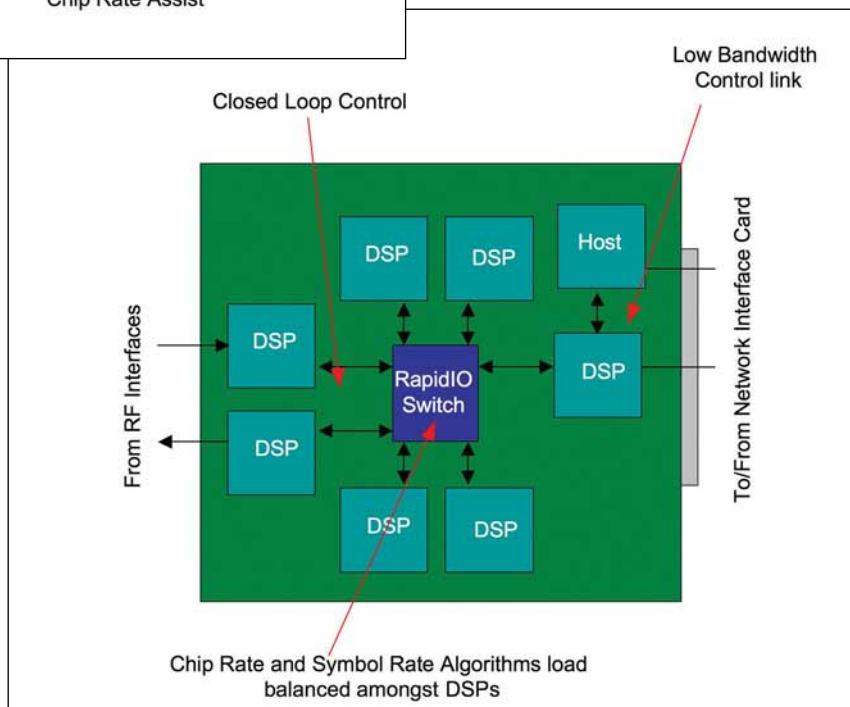
e vengono utilizzate prevalentemente per il segnale vocale, mentre i progetti delle prossime generazioni prevedono un'estensione della capacità e la possibilità di utilizzare differenti tipi di dati, che possono essere di natura testuale, immagini o anche video trasferiti in modalità streaming (ovvero sotto forma di flusso costante e continuo).

Al momento attuale risulta difficile prevedere la percentuale di utilizzo dei segnali di tipo vocale rispetto a quella dei dati di altro tipo, per cui la flessibilità rappresenta un elemento molto importante. Per ottimizzare la capacità, la cancellazione delle interferenze e la formazione del fascio sono due aspetti da tenere in considerazione. Gli approcci da utilizzare per raggiungere questi obiettivi non sono ancora finalizzati ma è verosimile che le implementazioni di tipo hardware verranno progressivamente sostituite da realizzazioni basate su firmware e software.

Con l'approccio all'elaborazione in banda base di tipo fisso tradizionale, riportato in figura 2a, l'elaborazione chip rate effettuata mediante circuiti ASIC o FPGA può essere condivisa tra le fasi di uplink e di downlink, mentre i



**Fig. 2(a) – Approccio di tipo fisso all'elaborazione in banda base**



**Fig. 2(b) – Approccio di natura flessibile che prevede l'uso di DSP e di uno switch RapidIO**

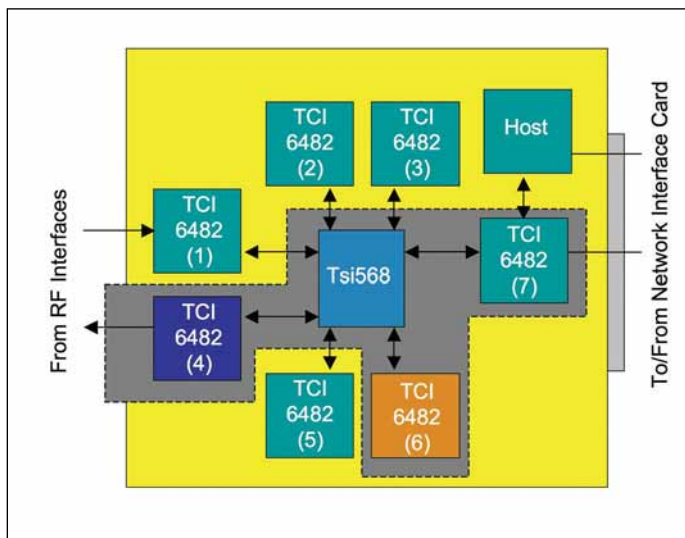
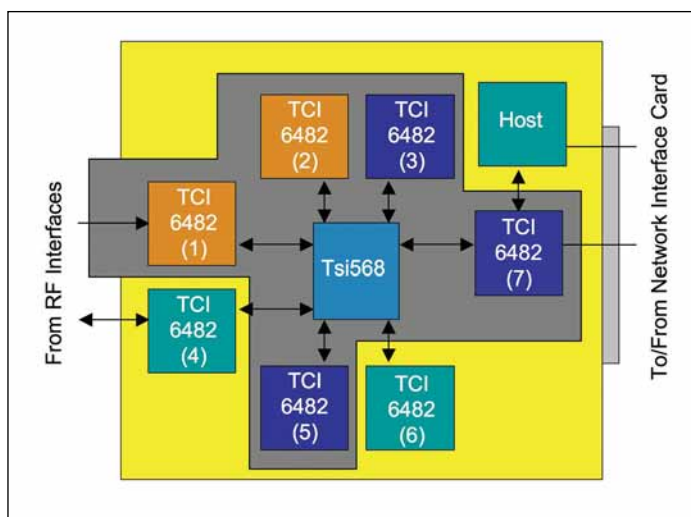


Fig. 3(a) – Suddivisione del carico di elaborazione in fase di ricezione

Fig. 3(b) - Suddivisione del carico di elaborazione in fase di trasmissione



collegamenti da/per le schede RF sono realizzati mediante interfacce proprietarie basate su LVDS. L'impiego di processori DSP fornisce una forma di ulteriore assistenza nella tratta di uplink per quel che concerne la chip rate. Il controllo ad anello chiuso risulta particolarmente importante per la retroazione relativa al controllo della potenza in situazioni a bassa latenza. L'elaborazione di tipo fisso viene impiegata laddove non sussistono requisiti di tipo peer-to-peer e può essere sfruttata per la realizzazione di reti 2/2.5 G o 3G, a patto che si facciano ipotesi relative alla suddivisione dell'utilizzo tra voce e dati. Il gran numero di operazioni necessarie per l'elaborazione chip rate significa che per il dimensionamento di

## MP1570 DC/DC CONVERTER DA 3A COMPLETAMENTE INTEGRATO!

**MP1570** è un Convertitore DC/DC Step-Down che grazie all'alta efficienza (> 95%) è in grado di fornire in uscita correnti dell'ordine dei 3A con un package 8-pin SOIC. I punti di forza di questo prodotto sono molti, tra cui l'alta integrazione (controllore, circuiti di compensazione/regolazione e MOSFETs di potenza), la rettificazione sincrona, il controllo in corrente dell'uscita e l'ampio range di tensione applicabile in ingresso (4,5V - 23V). Tutto questo permette di realizzare un Convertitore DC/DC con un progetto molto semplice, di ridotte dimensioni e con pochi componenti esterni.

### MPS propone inoltre:

- Convertitori Switching DC/DC Step-Up e Step-Down ad Altissima Efficienza con FET integrati.
- Amplificatori Audio in Classe D Single Ended e Bridged Tied Load fino a 80W per canale con bassa THD+N.
- CCFL Inverter in (Resonant Technology) in grado di pilotare più lampade simultaneamente.
- Driver per LEDs ad alta efficienza con FET integrati e una speciale circuiteria di compensazione che permette di rimuovere le capacità al tantalio.

**Per tutti i prodotti sono disponibili campioni e kit di valutazione.**

readerservice.it n.08595



**ESCO ITALIANA S.p.A.**  
via G.B. Stucchi 66/28 Monza(MI)  
Tel.039 20481 Fax. 039 2048234  
www.escoitaliana.it  
info: milano@escoitaliana.it

questo tipo di progetto è necessario prevedere il caso peggiore in termini di potenza di elaborazione. Nel caso tutti i canali vengano utilizzati per la voce, l'elaborazione chip rate deve essere in grado di gestire 128 ricevitori rake (a rastrello) e 128 decodificatori Viterbi simultaneamente. Nel caso il medesimo sistema gestisca otto canali dati operanti a 384 kbps, vengono adoperati solamente otto dei ricevitori rake, mentre i restanti 120 restano nello stato di riposo (idle), il che si traduce in un uso inefficiente delle risorse.

## Un approccio flessibile

Un approccio di natura flessibile garantisce numerosi vantaggi tra cui:

1. possibilità di gestire esigenze più complesse come ad esempio rilevamento di più utenti;
2. possibilità di gestire più comunicazioni di tipo peer-to-peer e di ottenere throughput più elevati;
3. possibilità di supportare in modo più dinamico il rapporto tra traffico voce e dati;
4. sensibile riduzione della differenza tra chip rate e symbol rate.

Sebbene l'elaborazione chip-rate di tipo programmabile effettuata mediante DSP comporti notevoli vantaggi, non va dimenticato il fatto che essi devono essere connessi in maniera idonea per sfruttare al meglio la loro intrinseca flessibilità. L'interconnessione deve garantire il supporto di un traffico bidirezionale a bassa latenza caratterizzato da un'elevata ampiezza di banda. L'interconnessione, inoltre, deve essere terminata in hardware in modo che i DSP non si trovino a dover gestire lo stack di protocollo dell'interconnessione. Ciò pone dei vincoli sulle modalità di connessione degli elementi di elaborazione, sia con l'antenna sia gli uni con gli altri.

## Interconnessione in banda base

Un approccio di natura flessibile che prevede il solo utilizzo di DSP viene schematizzato nella figura 2(b). L'impiego di un commutatore Serial RapidIO come ad esempio Tsi568 di Tundra Semiconductor in qualità di dispositivo di interfaccia per la scheda in banda base comporta numerosi vantaggi tra cui si possono segnalare i seguenti:

1. un protocollo a tre livelli terminato in hardware permette di concentrare tutte le risorse di calcolo dei DSP sulle elaborazioni chip rate e symbol rate, in quanto non richiede cicli di elaborazione per effettuare la terminazione del protocollo;
2. la tabella di ricerca della struttura di commutazione può essere aggiornata per eseguire la ripartizione dinamica dei carichi tra i vari DSP: si tratta di un elemento critico poiché il traffico può variare in maniera dinamica, come accade nel



## IL PRIMO MODULO GSM/GPRS/GPS INTEGRATO

### WISMO QUIK Q2501



### STACK TCP/IP INTEGRATO

**WISMO QUIK Q2501  
CONFORME AGLI STANDARD  
GSM/GPRS/GPS E' LA  
SOLUZIONE IDEALE PER LE  
APPLICAZIONI AUTOMOTIVE,  
SICUREZZA E FLEET  
MANAGEMENT.  
GRAZIE ALLA PIATTAFORMA  
MUSE, L'APPLICAZIONE UTENTE  
PUÒ ESSERE INTEGRATA NEL  
MODULO.**

Dimensioni reali Altezza = 3,9mm

### CARATTERISTICHE GSM:

- Alimentazione 3,6V @ 300 mA<sub>avg</sub>
- < 3,5mA in idle mode
- Sim toolkit Release 99
- Real Time Clock
- Set completo di comando AT
- Sensori di temperatura interno

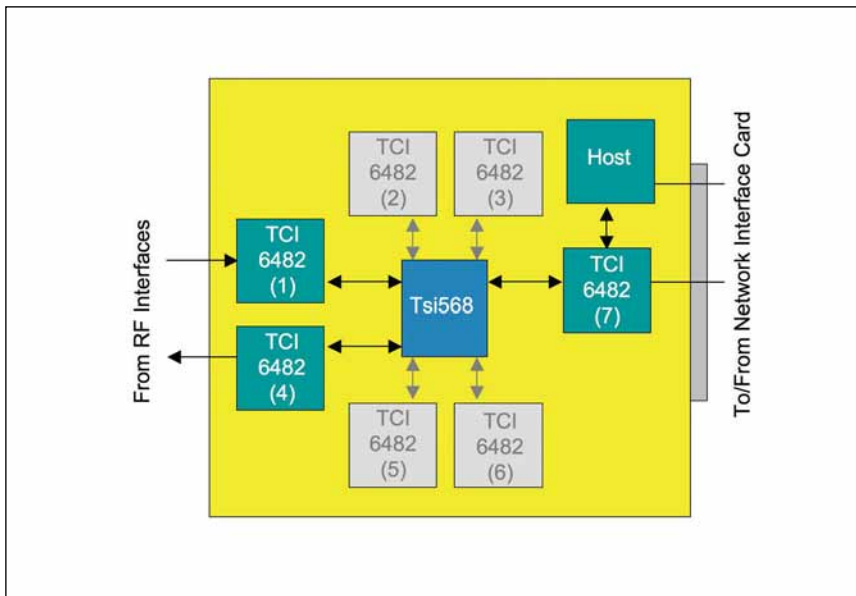
### CARATTERISTICHE GPS:

- Ricevitore a 16 canali
- Start-up times
  - Hot start 3.5 sec
  - Warm start 33 sec
  - Cold start 41.5 sec
- Protocolli
  - NMEA-0183 Input/Output
  - UBX binary Input/Output

readerservice.it n.08596

**ESCO ITALIANA S.p.A.**  
via G.B. Stucchi 66/28 Monza(MI)  
Tel.039 20481 Fax. 039 2048234  
www.escoitaliana.it  
info: milano@escoitaliana.it





**Fig. 4 – Suddivisione del carico di elaborazione sfruttando un approccio di tipo modulare in condizioni di scarso traffico**

caso in cui viene modificato il rapporto tra il carico voce e quello dati;

3. è possibile gestire requisiti molto complessi come ad esempio rilevamento di più utenti;

4. una pianificazione delle priorità a 4 livelli permette al traffico a più elevata priorità, come ad esempio quello vocale, di rimpiazzare quello a più bassa priorità, come ad esempio il traffico dati;

5. la scrittura in streaming di RapidIO, che prevede l'impiego di soli pacchetti di dati di tipo 6, consente di minimizzare l'overhead nella fase di trasferimento dei dati;

6. La maggiore densità di canale, ad esempio la possibilità di supportare 96 canali AMR, assicura un throughput più elevato attraverso i 4 link RapidIO seriali.

## Ripartizione del carico e modularità

In un progetto di una scheda in banda base che preveda solamente l'impiego di DSP è possibile utilizzare due approcci. Il primo contempla la ripartizione del carico, dove i vari DSP condividono differenti blocchi algoritmici presenti nella catena di elaborazione mentre il secondo è di natura modulare e ogni DSP può essere considerato alla stregua di unità

in banda base. Le tecnica CDMA IS-95 utilizzata dai dispositivi 2G prevedeva il supporto di algoritmi per un singolo utente e non prendeva in considerazione l'interferenza imputabile ad accessi multipli (MAI - Multiple Access Interference). La tecnologia WCDMA (Wideband Code-Division Multiple Access), soprattutto nel momento in cui deve supportare le velocità di trasferimento dati più elevate, richiede l'adozione di sofisticati algoritmi per la rilevazione e la stima del canale, che prevedono l'esecuzione di complesse operazioni di inversione e moltiplicazione di matrici. L'incremento a livello sia di densità di canale sia di complessità di elaborazione comporta la necessità di un trattamento di tipo distribuito. Alcuni particolari algoritmi, come ad esempio quelli impiegati per il rilevamento e la stima di più utenti, potrebbero essere ripartiti su più di un DSP. Per tale motivo è necessario suddividere l'implementazione in blocchi algoritmici di più ampie dimensioni. Tali blocchi algoritmici comprendono correlazione (sincronizzazione della frequenza), stima di percorsi multipli (auto-correlazione), rilevazione di più utenti (utilizzando codici di scrambling di ridotte dimensioni e stime dei

canali in maniera iterativa), estrazione di simboli pilota, stima del canale (correlazione incrociata eseguita ad ognuna delle uscite del ricevitore rake), demodulazione QPSK e Maximal Ratio Combining - stima ideale dei parametri), de-interleaving, decodifica turbo o di Viterbi.

Nella figura 3(a) viene riportato la suddivisione dei compiti relativamente all'elaborazione in banda base del ricevitore. La correlazione e la stima di più percorsi (ricevitori rake e despreading) vengono effettuare nei DSP-1 e DSP-2. I DSP-3 e 5 effettuano l'estrazione dei simboli pilota, la stima del canale e la rilevazione di più utenti: DSP-5 si prende anche carico della demodulazione QPSK e della stima ideale dei parametri (MRC). L'elaborazione symbol rate (decodifica turbo e di Viterbi) viene effettuata nel DSP-7, mentre la comunicazione relativa al controllo della potenza ad anello chiuso è condivisa ai capi dei dispositivi DSP-1 e DSP-4.

Nella figura 3(b) è riportata invece la ripartizione dei compiti relativamente al processo di trasmissione. Le operazioni di codifica e FEC vengono effettuare dal DSP-6, mentre DSP-4 si occupa della modulazione QPSK e dello spreading.

Anche in questo caso, la comunicazione relativa al controllo della potenza ad anello chiuso è condivisa ai capi dei dispositivi DSP-1 e DSP-4.

## Elaborazione modulare

In questo caso, ciascun DSP effettua tutte le operazioni di elaborazione chip rate e symbol rate per un dato numero di canali (in funzione delle dimensioni della cella, del carico voce/dati e così via). I DSP vengono "risvegliati" dalla modalità di stand by a basso consumo e utilizzati in funzione della mole di traffico. Il software è il medesimo per ciascun DSP ed è di tipo scalabile: nei periodi in cui il traffico è scarso, i consumi subiscono una drastica riduzione.

Nella figura 4 viene schematizzato l'approccio che prevede l'elaborazione modulare nei periodi in cui il traffico è scarso, quando cioè la scheda si trova a gestire una cinquantina di canali AMR. I DSP che non vengono impiegati, raffigurati in grigio, vengono disalimentati: un componente come Tsi569A è in grado di disabilitare le porte non utilizzate, il che si traduce in un'ulteriore riduzione dei consumi a livello di scheda. Nei periodi in cui il traffico è più intenso tutti i DSP sono attivi e la scheda in banda base di trova a gestire circa 150 canali AMR. In queste condizioni il software è comune per tutti i DSP.

L'uso di un commutatore seriale RapidIO in un'architettura di elaborazione in banda base flessibile per le stazioni base del nodo B permette di implementare in maniera flessibile le funzioni di trasmissione e ricezione su una singola scheda. In un approccio che prevede la ripartizione del carico, le elaborazioni chip rate e symbol rate possono essere assegnate a specifici processori, il che conferisce una maggiore efficienza, oppure riassegnate in maniera dinamica, approccio questo che assicura una flessibilità superiore e una maggiore versatilità in fase di commutazione del contesto.

Utilizzando un approccio di natura modulare, ciascun DSP può essere considerato come un processore in banda base e la dissipazione di potenza è minimizzata nei periodi in cui il traffico è scarso.

Gli algoritmi e i percorsi dati possono essere aggiornati mediante semplici upgrade software e il debug del software residente all'inizio sulla scheda risulta di più semplice gestione, in virtù della possibilità di ottimizzare sia gli algoritmi sia i percorsi dati.

**Tundra Semiconductor (Future Electronics)**  
[readerservice.it](http://readerservice.it) n. 11

# wavecom



## I MODEM GSM "APERTI" BASATI SU WISMO QUICK



**INTEGRA**



**STACK TCP/IP  
FULL TYPE APPROVED**

**IL MODEM  
COMPATTO,  
AFFIDABILE,  
E DI COSTO  
CONTENUTO,  
CHE DA UNA  
MARCIA  
IN PIU' AL  
VOSTRO  
SISTEMA.**

**FASTRACK**

**COLLEGA IL  
MONDO  
GSM/GPRS  
ALLA  
PORTA  
SERIALE DEL  
TUO  
SISTEMA, IN  
POCHI  
SECONDI !!!**



**STACK TCP/IP  
PLUG & PLAY**

[readerservice.it](http://readerservice.it) n.08597



**ESCO ITALIANA S.p.A.**  
via G.B. Stucchi 66/28 Monza(MI)  
Tel.039 20481 Fax. 039 2048234  
[www.escoitaliana.it](http://www.escoitaliana.it)  
info: [milano@escoitaliana.it](mailto:milano@escoitaliana.it)