

UNA NUOVA TECNOLOGIA AL SERVIZIO DELLA CONVERGENZA IP IN FIBRA

Tino Spadaio
Responsabile a livello mondiale
per lo sviluppo dei prodotti
Freescale Semiconductor

Un'evoluzione dei processori per le comunicazioni offre prestazioni spinte, scalabilità, bassi costi e consumi e il supporto a una vasta gamma di interfacce e protocolli di rete sia di tipo tradizionale, sia IP

Il mondo delle comunicazioni sta migrando rapidamente da una rete globale a commutazione di circuito a una rete a pacchetti basata sul Protocollo Internet (IP). L'adozione delle reti a banda larga, i servizi "triple-play" (voce/video/dati), il wireless 3G, e altri servizi di comunicazione resi possibili dalla convergenza IP stanno creando nuove interessanti opportunità per i consumatori, per i service provider e per i fabbricanti di apparecchiature.

Mentre la tecnologia IP si sta affermando, le tradizionali infrastrutture di rete a commutazione di circuito, basate sullo schema TDM (Time Division Multiplexing) e ATM (Asynchronous Transfer Mode), continueranno a operare in un periodo di transizione che si protrarrà per il prossimo decennio. Le reti basate su IP devono convergere perfettamente con le infrastrutture esistenti, che svolgeranno un ruolo importante soprattutto nelle aree di accesso alla rete. Le apparecchiature di accesso devono di conseguenza supportare una gamma di interfacce e di protocolli e garantire l'interoperatività fra tutti questi offrendo al contempo prestazioni ottimali.

La compatibilità a livello di sistema e nel software è un altro aspetto essenziale della convergenza. Pochi OEM possono supportare lo sviluppo di sistemi completamente nuovi che non sfruttano i punti di forza e le funzionalità del software e dei progetti hardware esistenti.

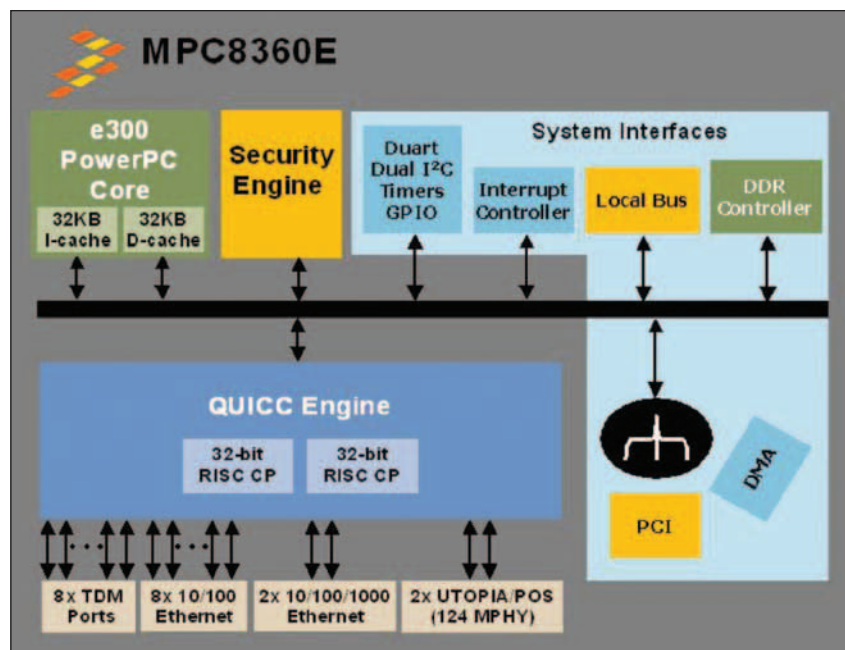


Fig. 1 - Diagramma a blocchi dei processori della famiglia PowerQUICC II Pro MPC8360E basata sulla tecnologia QUICC Engine

Ognuno, dai consumatori, ai carrier agli sviluppatori, richiede prestazioni e funzionalità sempre più spinte a costi inferiori. Il costo per bit per le reti di accesso continua a ridursi drasticamente, incoraggiando la diffusione a livello mondiale della banda larga e dei servizi ad essa associati. Le pressioni sui costi sono state trasferite in ultima analisi sui processori per le comunicazioni e su altri componenti al silicio usati nelle apparecchiature di accesso in rete.

Una unità di comunicazione realizzata per la convergenza

Freescale Semiconductor ha sviluppato l'architettura PowerQUICC ad alte prestazioni per rispondere alle esigenze del mercato in transizione verso le reti a pacchetti, offrendo funzionalità ottimizzate per la convergenza IP.

La famiglia di processori per le comunicazioni PowerQUICC è presente sul mercato ormai da 10 anni: sono stati già consegnati oltre 185 milioni di dispositivi a più

Fig. 2 - Le applicazioni dei nuovi processori includono i DSLAM IP, i sistemi VoIP (Voice over IP), le infrastrutture wireless 3G, gli apparecchi per reti PON (Passive Optical Networking), i nodi di accesso multiservizio (MSAN, Multi-Service Access Node) e i router per piccole e medie imprese

di 350 clienti nel mondo. L'aggiunta più recente alla linea PowerQUICC, la famiglia PowerQUICC II Pro MPC8360E, è pensata specificamente per rispondere ai problemi di convergenza, compatibilità e costi legati alla transizione verso le reti IP. Basata sulla piattaforma SoC e300 PowerPC, la famiglia è costituita dai processori MPC8360E e MPC8358E che includono la tecnologia QUICC Engine e delle unità integrate per la sicurezza. La tecnologia QUICC Engine costituisce un'evoluzione del CPM (Communications Processor Module), un blocco funzionale fondamentale dell'architettura PowerQUICC.

Nella sostanza si tratta di un blocco funzionale SoC (System-On-Chip) che accelera i protocolli di comunicazione. È costituito da due unità RISC al posto di quella CPM, che assicurano un throughput fino a 4 volte superiore. La soluzione è scalabile fino a 500 MHz e supporta le interfacce di memoria DDR e Gigabit Ethernet.

Mentre le prime generazioni di CPM mostravano prestazioni ottimali per le applicazioni per lo strato 2, la tecnologia QUICC Engine aggiunge funzionalità per lo strato 3 e superiori per svolgere compiti quali l'interfacciamento fra i protocolli di trasporto (interworking o interlavoro), l'inoltro, la commutazione e l'analisi dei pacchetti. Tali funzionalità sono particolarmente importanti per la convergenza. La tecnologia fornisce inoltre capacità di elaborazione multiprotocollo integrata e l'interfacciamento dei protocolli a velocità fino a 1,2 Gbps, il che migliora le prestazioni complessive del sistema sollevando il companion core PowerPC dalle funzioni di elaborazione.

Oltre a ciò, la tecnologia QUICC Engine è compatibile nel software e nel microcodice con i CPM di precedente generazione. La compatibilità all'indietro consente ai

produttori di apparecchi di sfruttare il codice esistente, e questo contribuisce a minimizzare i costi di sviluppo e accelera il time-to-market.

Le applicazioni di riferimento per la famiglia MPC8360E includono i DSLAM (Digital Subscriber Line Access Multiplexer) IP, i sistemi VoIP (Voice over IP), le infrastrutture wireless 3G, gli apparecchi per reti PON (Passive Optical Networking), i nodi di accesso multiservizio (MSAN, Multi-Service Access Node) e i router per piccole e medie imprese.

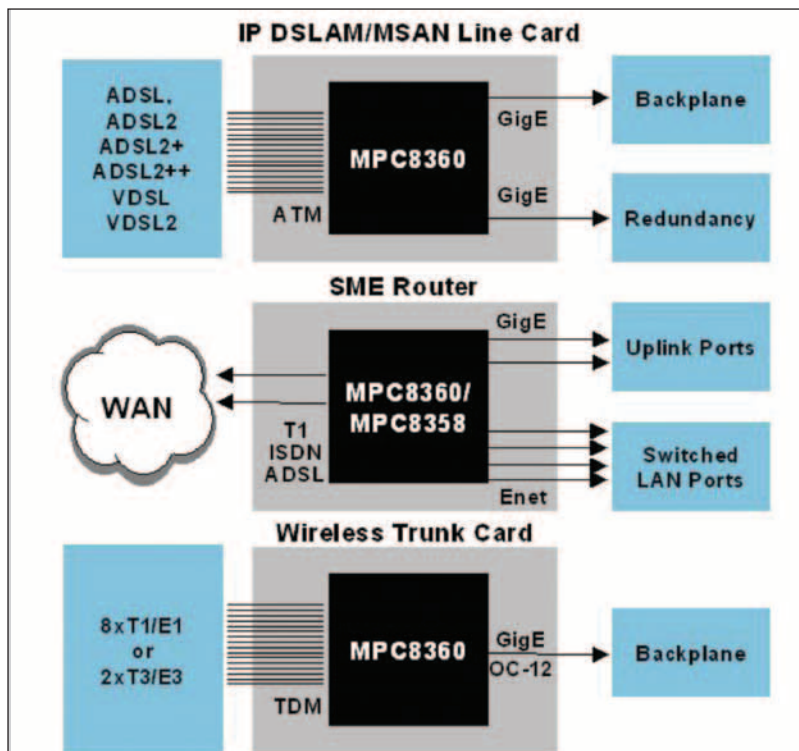
I tre esempi di applicazione che seguono illustrano come la famiglia di processori PowerQUICC II Pro MPC8360E risolve i problemi di convergenza, compatibilità e costo legati alla convergenza IP.

Un multiplexer per l'accesso a una linea DSL

Secondo il DSL Forum, l'ADSL (Asymmetric Digital Subscriber Line) è la tecnologia DSL più diffusa: verso la metà del 2004 ha raggiunto 78 milioni di abbonati nel mondo e secondo le previsioni dovrebbe connettere in rete 500 milioni di persone entro il 2010. L'aumento esplosivo del numero di utenti DSL spingerà

verso sviluppi futuri dei multiplexer per l'accesso alle linee DSL (DSLAM, Digital Subscriber Line Access Multiplexer).

Il traffico degli abbonati è gestito dalle schede di linea DSLAM ed è in seguito passato a una scheda uplink di tipo ATM o Ethernet. Quest'ultima aggrega il traffico in un flusso uplink (cioè verso la stazione base) più veloce e lo invia a un Internet service provider o alla rete WAN (Wide Area Network) di un'azienda usando un server di accesso remoto a banda larga. Il mercato dei DSLAM si sta evolvendo verso un'architettura decentralizzata che richiede più potenza di elaborazione nei pressi dell'utente, ovvero sulla scheda DSLAM. Per ottenere successo, i progetti devono offrire una banda elevata, più porte per scheda e un costo per porta inferiore. La banda deve essere configurabile attraverso le reti ATM, PPP, Ethernet e IP. È quindi indispensabile garantire il supporto a un vasto insieme di protocolli oltre quelli ATM e IP. Il traffico voce inoltre deve avere la priorità per rispondere agli standard per la qualità del servizio (QoS). Il processore MPC8360E basato sulla tecnologia QUICC Engine consente di realizzare progetti di sistemi



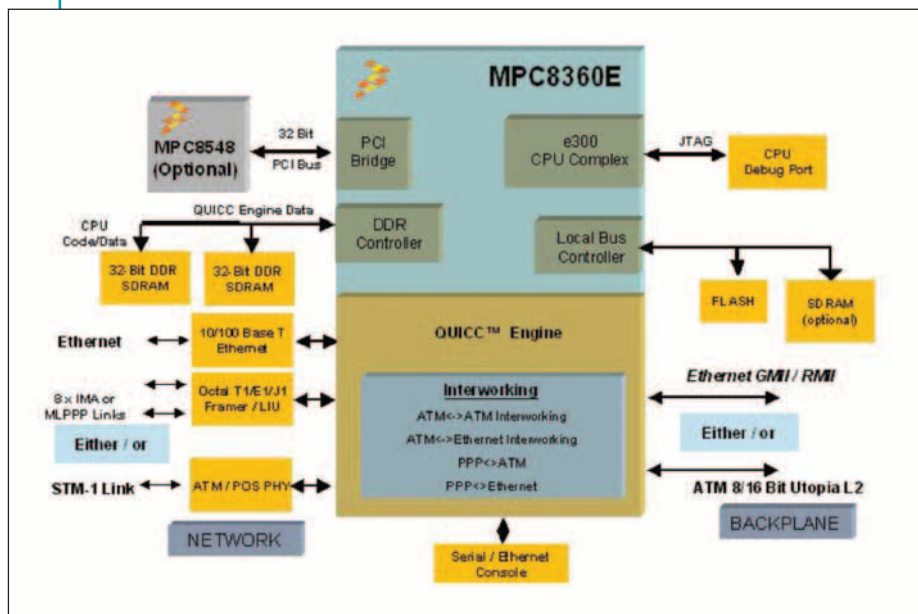


Fig. 3 - Un esempio di applicazione dei dispositivi della serie: PowerQUICC II Pro MPC8360E: una scheda di interfaccia di rete 3G

semplificati per più applicazioni DSLAM, fra cui IP-DSLAM, DSLAM per applicazioni multiresidenziali (MTU, Multi-Tenant Unit) e schede di linea DSLAM. Grazie al suo alto livello di integrazione, il processore MPC8360E può ridurre il numero di componenti, il consumo di potenza e l'occupazione di spazio su scheda, riducendo così i costi del sistema e aumentando la densità delle porte. Oltre a ciò, offre il supporto alle funzioni multicast e broadcast, essenziale per abilitare i servizi triple play, in particolare il video su IP per applicazioni quali i videogiochi, il video on demand e la TV su IP.

Una scheda di interfaccia di rete 3G per il nodo B

Il 3G sta diventando rapidamente lo standard mondiale per i servizi wireless di prossima generazione. Secondo Gartner Dataquest, le vendite di semiconduttori per le infrastrutture wireless 3G dovrebbero crescere del 22,2% nel 2005, dell'8,4% nel 2006, del 17,7% nel 2007 e del 32,4% nel 2008.

Il costo a livello di sistema e la potenza di elaborazione sono aspetti chiave che i produttori di apparecchi 3G devono tenere in considerazione.

Tuttavia anche la flessibilità e la possibilità di effettuare aggiornamenti sul campo sono essenziali. Le schede di interfaccia 3G devono supportare la convergenza

delle reti ATM e IP adattandosi a più protocolli diversi. Devono essere in grado di gestire un numero crescente di interfacce di rete e di velocità e di dare priorità al traffico voce per mantenere livelli di QoS accettabili.

La serie PowerQUICC II Pro MPC8360E offre una soluzione su chip singolo per tutte le funzioni di elaborazione, di protocollo e di interconnessione richieste da una scheda di interfaccia di rete 3G per il nodo B; quest'ultimo è un elemento della rete di accesso UTRAN o UMTS Terrestrial Radio Access Network che svolge la funzione di stazione base. Ciò la può rendere un'alternativa conveniente agli ASIC (Application Specific Integrated Circuit) ad alta velocità o agli FPGA (Field Programmable Gate Array).

Nello specifico, QUICC Engine trasporta voce, dati e video, su protocolli terminati fra i Nodi B e il nodo controllore, usando la tecnologia ATM o IP lungo 8 connessioni TDM T1/E1. Il blocco QUICC Engine gestisce 8 controllori unificati per le comunicazioni (UCC, Unified Communications Controller), ciascuno dei quali può essere programmato facilmente per gestire un determinato protocollo di comunicazione. Ad esempio, uno degli UCC nel QUICC Engine può essere usato per supportare un'interfaccia Gigabit Ethernet o ATM verso un backplane nella scheda per il nodo B.

Un Media gateway

I media gateway esemplificano sia le complessità sia i vantaggi della convergenza IP. La convergenza del traffico voce sulla rete dati offre ai carrier importanti vantaggi, fra cui la riduzione dei costi e la semplificazione della gestione delle reti. I media gateway e gli interruttori che integrano le funzionalità VoIP nelle reti telefoniche tradizionali e di tipo ATM rendono possibile questa convergenza.

I media gateway tipicamente convertono e comprimono i circuiti voce TDM su reti ATM attraverso una varietà di protocolli di adattamento, oppure su reti basate su pacchetti usando il protocollo IP, Frame Relay o estensioni di entrambi. I commutatori per la voce possono sfruttare l'interfaccia fra i protocolli nelle reti ATM e IP.

I progetti di media gateway devono includere numerosi circuiti voce (o fax e modem) per ciascun alloggiamento (slot), supportare una varietà di interfacce di rete e di velocità e adattarsi all'evoluzione degli standard. Devono inoltre consentire l'aggiunta di nuove caratteristiche e funzioni sul campo attraverso aggiornamenti software.

Il processore PowerQUICC II Pro MPC8360E rende possibile la convergenza di reti e di servizi supportando la terminazione programmabile dei protocolli, numerose interfacce hardware e potenti funzioni di interworking. Offre una singola architettura di piattaforma per le reti IP a pacchetto e basate su protocollo ATM con l'interfacciamento fra i rispettivi protocolli di trasporto. Il processore consente inoltre di ottenere una soluzione conveniente su chip singolo per l'elaborazione dei pacchetti ATM o IP, caratterizzata da un numero di componenti ridotto e da consumi di potenza contenuti.

Freescale Semiconductor
readerservice.it n. 1