

Tecniche innovative per applicazioni a uscite multiple isolate

Michele Sclocchi
Frederik Dostal
National Semiconductor

La post regolazione sul lato secondario (SSPR - Secondary Side Post Regulation) è una metodologia efficace per soddisfare i requisiti di tutte quelle applicazioni che prevedono la presenza di più tensioni di uscita

Gli odierni sistemi di comunicazione e di elaborazione operanti ad alta velocità sono equipaggiati con microprocessori e DSP caratterizzati da elevate frequenze di clock. I tradizionali terminali di alimentazione a 5 e 3,3 V sono stati sostituiti da terminali caratterizzati da tensioni di valore inferiore e correnti di maggiore intensità. Gli alimentatori, dal canto loro, a fronte di una costante riduzione delle dimensioni, offrono densità di potenza più elevate e rendimenti superiori.

Tutto ciò sta favorendo la diffusione di una metodologia di regolazione della tensione di tipo dual rail (a doppio terminale) che si contrappone ai tradizionali sistemi di regolazione di tipo POL (Point-Of-Load). Scopo del presente articolo è descrivere la metodologia e i vantaggi applicativi della post regolazione sul lato secondario, resa possibile dall'adozione di componenti come LM5115 in grado di soddisfare i requisiti delle applicazioni che prevedono la presenza di più tensioni.

Considerazioni introduttive

Al giorno d'oggi, nelle applicazioni nei settori industriale e delle telecomunicazioni, è necessario soddisfare parecchie esigenze tra cui una maggior densità di potenza e presenza di più terminali di alimentazione a bassa tensione isolati all'interno di sistemi di alimentazione complessi caratterizzati da tolleranze parecchio "severe" e che devono garantire caratteristiche di sequenzializzazione avanzate. Nel caso dei sistemi di telecomunicazione, ad esempio, gli sviluppatori tendono a integrare un numero superiore di porte a parità di dimensione delle schede, le quali devono a loro volta assicurare prestazioni sempre più spinte. I sistemi di alimentazione, dal canto loro, devono essere in grado di produrre tensioni di uscita molto basse e correnti di elevata intensità per soddisfare i requisiti di potenza dei chip ospitati a bordo dei sistemi di comunicazione.

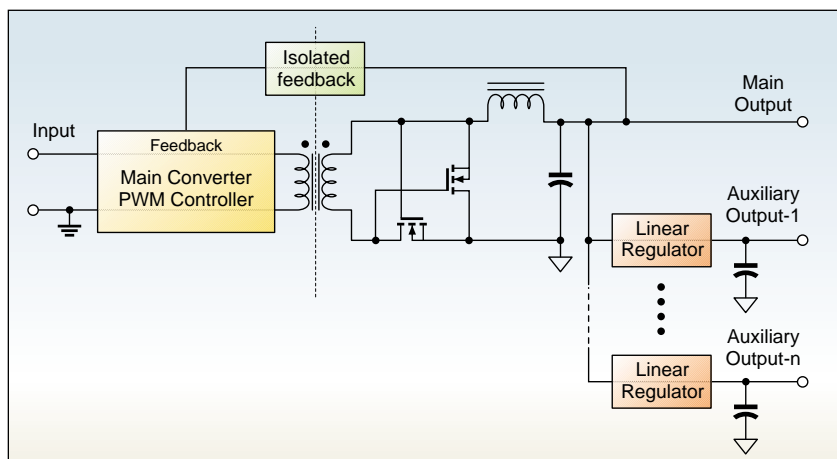


Fig. 1 - Questo schema prevede l'utilizzo di un convertitore c.c./c.c. seguito da regolatori lineari

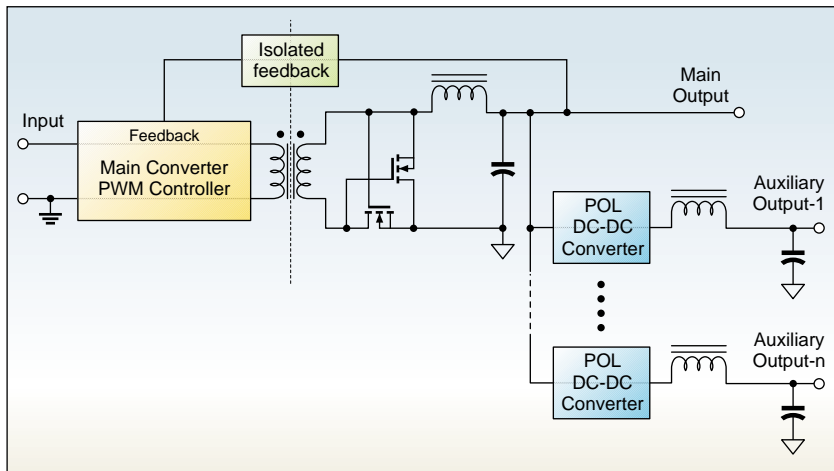
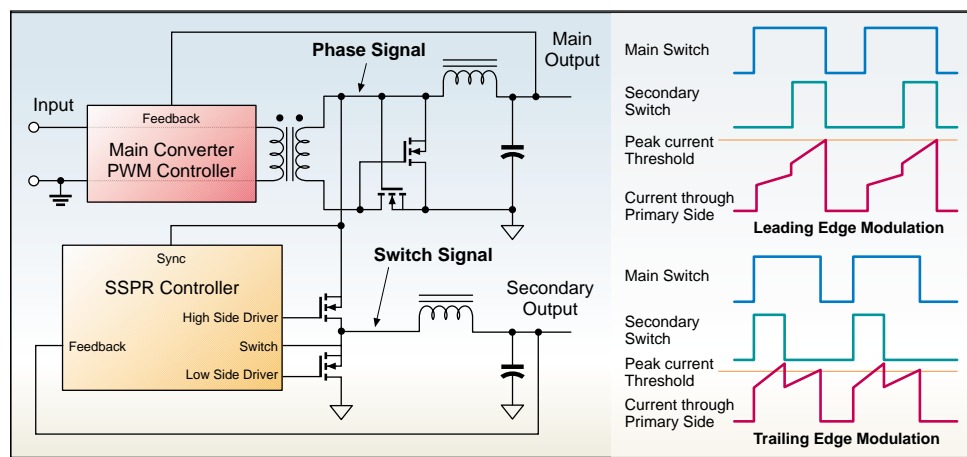


Fig. 2 - Schema tipico di un'architettura di tipo IBA (Intermediate Bus Architecture)

Fig. 3 - Confronto tra la modulazione sul fronte di salita e quella sul fronte di discesa

Tradizionalmente, per soddisfare queste richieste, si è fatto ricorso a convertitori di potenza a più uscite di tipo custom oppure a un certo numero di convertitori a uscita singola. National Semiconductor ha di recente introdotto una serie di circuiti integrati per la conversione di potenza capaci di soddisfare le esigenze dei sistemi di comunicazione delle future generazioni. I componenti la serie LM5000 sono in grado di resi-



stere a fenomeni transitori fino a 100 V e garantire una migliore efficienza (di un fattore compreso tra 3 e 5%) rispetto alle soluzioni tradizionali. Questi circuiti integrati sono offerti in contenitori LLP (Leadless Leadframe Package), package di tipo CSP (Chip Scale Package) che assicurano l'ottimizzazione degli ingombri e si distinguono per le loro caratteristiche termiche particolarmente avanzate. Questa nuova linea di controllori è rapidamente divenuta un punto di riferimento per parecchie altre soluzioni esistenti.

Topologie tradizionali con più tensioni di uscita

Per tutte quelle applicazioni che prevedono più tensioni di uscita sono stati utilizzati i più diversi approcci: avvolgimenti multipli sul lato secondario del trasformatore seguito da regolatori lineari, architetture IBA (Intermediate Bus

Architecture) con convertitori c.c. di tipo point of load o induttori accoppiati con uscite multiple.

L'approccio che prevede l'uso di un convertitore c.c./c.c. e di regolatori lineari (schematizzato in Fig. 1) si propone come una soluzione estremamente semplice per le applicazioni a bassa corrente, anche se evidenzia alcuni svantaggi tra cui scarso rendimento, elevata dissipazione in condizioni di carico massimo e regolazione incrociata inadeguata.

Le topologie che contemplano l'impiego di un bus intermedio di natura non regolata seguiti da più convertitori c.c./c.c. di tipo POL (Fig. 2) assicurano una maggiore efficienza, una migliore regolazione e un adeguato livello di flessibilità nelle operazioni di power up e power down (accensione e spegnimento). Sfortunatamente ciò comporta maggiori complessità (e costi) del rettificatore sincrono e del filtro di uscita, in quanto tali

elementi sono chiamati a supportare la corrente di carico totale di tutte le uscite. Le topologie che prevedono la presenza di più induttori accoppiati in uscita garantiscono una maggior efficienza rispetto a una soluzione con regolatore lineare, anche se evidenziano problemi di regolazione incrociata tra l'uscita principale e le uscite ausiliarie, con tolleranze tipiche dell'ordine del 5%.

Post regolazione sul lato secondario - SSPR

Il concetto che sta alla base della post regolazione sul lato secondario (SSPR - Secondary Side Post Regulation) è la generazione di un'uscita secondaria accuratamente regolata dalla forma d'onda di commutazione del secondario in c.a. di un convertitore di potenza isolato. In questo modo è possibile ridurre sia perdite di potenza sia costi e dimensioni complessivi in quanto il rettificato-

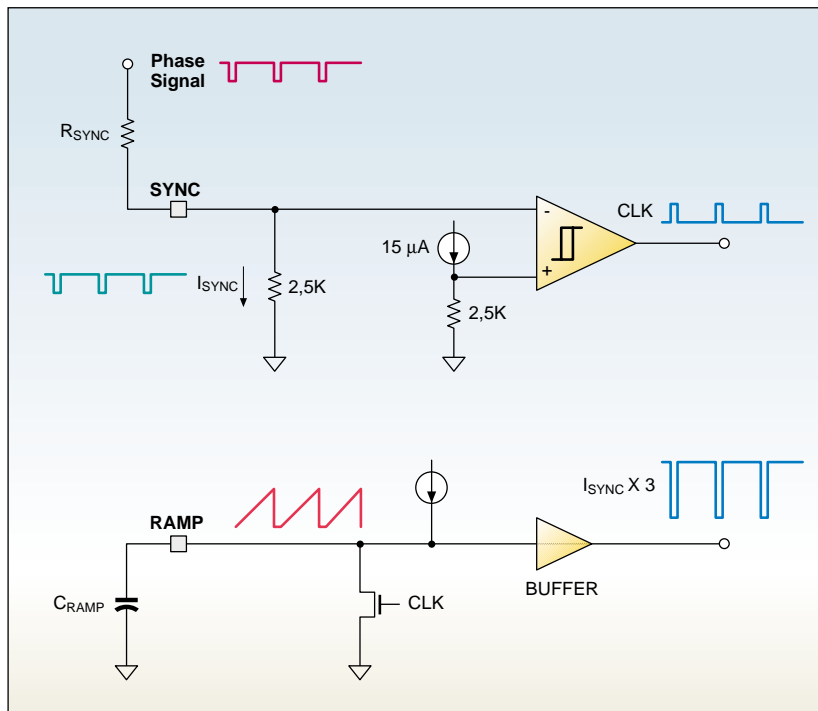


Fig. 4 - Generatore di rampa feed forward e sincronizzazione eseguite dal controllore LM5115 di National Semiconductor

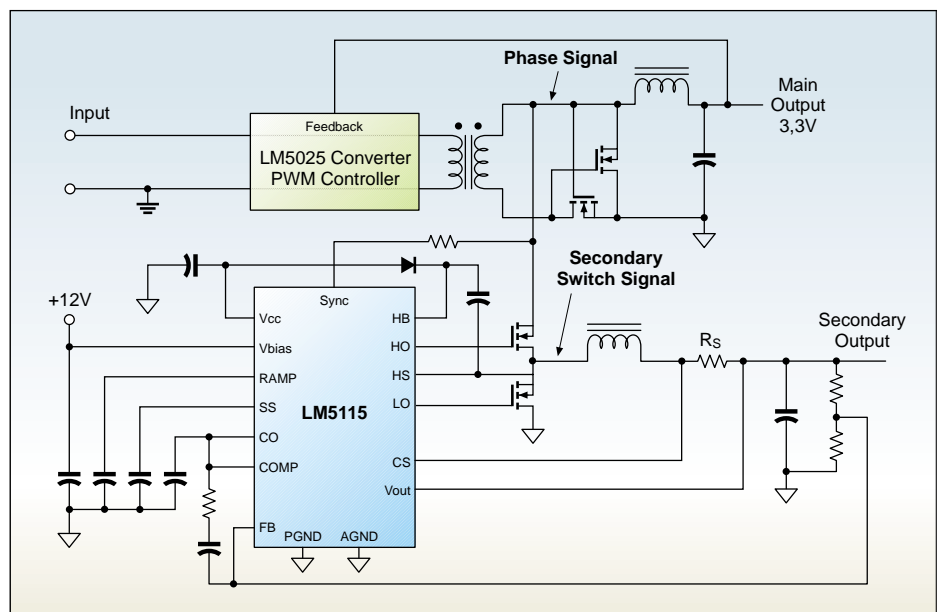


Fig. 5 - Tipico schema applicativo dei componenti LM5025 e LM5115 di National Semiconductor

re sincrono e il filtro sono chiamati a fornire solamente la corrente dell'uscita principale. Per la regolazione della tensione di uscita ausiliaria si ricorre alla modulazione dell'ampiezza dell'impulso (PWM) del fronte di salita del duty cycle del canale principale.

La modulazione del fronte di salita è compatibile sia con il controllo in tensione sia con quello in corrente dell'uscita principale. La modulazione del fronte di discesa non può essere utilizzata con il controllo mediante la corrente di picco (peak current mode), in quanto la corrente di picco del primario si presenta prima il commutatore principale venga disinserito, generando una forma d'onda di corrente a gradino negativa (Fig. 3). Questo gradino di corrente negativo potrebbe essere motivo di instabilità.

Con la modulazione sul fronte di salita, il carico aggiuntivo rappresentato dal regolatore ausiliario sul secondario del trasformatore sarà presente quando si

manifesta l'ultima porzione del segnale di fase. Le tecniche appena descritte sono state utilizzate per parecchi anni dai costruttori di sistemi di alimentazione per applicazioni telecom: esse comunque richiedono una soluzione di tipo discreto abbastanza complessa, che dà luogo a non poche difficoltà nella sincronizzazione del controllore SSPR con la forma d'onda in c.a., solitamente

affetta da rumore, del trasformatore di uscita. Di solito, per migliorare la regolazione dell'uscita ausiliaria al variare della tensione di ingresso del convertitore principale si preferisce adottare il controllo di tipo feed-forward in modalità tensione voltage mode). La variazione della tensione di ingresso che interessa il convertitore principale produce una variazione proporzionale nell'am-

Fig. 6 - Curva di rendimento regolata sul lato secondario in funzione della corrente di carico e di differenti valori di VIN

piezza del segnale di fase. Il controllore PWM del canale principale ha il compito di mettere a punto l'impulso del segnale di fase per mantenere costante il prodotto $V \cdot s$ e regolare l'uscita principale.

Un altro aspetto da tenere in considerazione relativamente alla post regolazione SSPR è la sincronizzazione con la forma d'onda di commutazione del secondario in c.a., dove il segnale di fase impulsivo proveniente dall'avvolgimento secondario del trasformatore principale sincronizza la rampa PWM e le uscite dei circuiti di pilotaggio del gate.

National Semiconductor ha di recente introdotto LM5115, un controllore ad alta tensione che può essere utilizzato per compiti di post regolazione del secondario di un trasformatore grazie al quale è possibile semplificare il progetto di convertitori c.c./c.c. a uscita multipla. La sincronizzazione pilotata in corrente e la generazione della rampa feed-forward sono rese possibili, come rappresentato schematicamente nella figura 4, da un resistore che svolge le funzioni di collegamento tra il segnale di fase al pin SYNC a bassa impedenza e da un piccolo condensatore connesso al pin RAMP.

La sincronizzazione pilotata in tensione permette di minimizzare la sensibilità al rumore: una corrente a onda quadra (I_{sync}) in linea con il segnale di fase viene confrontata con una corrente di $15 \mu A$. Nel momento in cui I_{sync} supera questo valore, il segnale di clock interno viene resettato e il condensatore collegato al pin RAMP inizia a caricarsi. Le variazioni dell'ampiezza e della durata del segnale di fase sono evidenziate nella pendenza e nel duty cycle del segnale RAMP. Di conseguenza il duty cycle viene automaticamente tarato per

regolare la tensione di uscita ausiliaria. La regolazione dei transistori di linea risulta migliorata, poiché il duty cycle del PWM del convertitore ausiliario viene corretto immediatamente, indipendentemente dal ritardo della regolazione di tensione.

Il controllore LM5115 si distingue anche per l'utilizzo di uno schema innovativo per l'iniezione della corrente che abbina elementi e benefici tipici del controllo in modalità corrente all'interno di un controllore PWM operante in modalità tensione. L'amplificatore per la rilevazione della corrente effettua il monitoraggio della corrente dell'induttore e inietta un segnale proporzionale alla corrente istantanea dell'induttore in un controllore operante in modalità tensione, assicurando sensibili miglioramenti in termini di ampiezza di banda e stabilità dell'anello di controllo.

Al fine di incrementare l'efficienza complessiva, LM5115 può pilotare commutatori di potenza NMOS esterni (sia high sia low side) con una corrente di pilotaggio di picco di 2,5 A, nonché effettuare il controllo adattativo del "tempo morto". Nelle figure 5 e 6 vengono riportate rispettivamente lo schema di un tipico alimentatore a doppia uscita destinato al mercato delle infrastrutture telecom e la curva di rendimento tipica della post regolazione sul lato secondario dall'ingresso in c.a.

In definitiva si può affermare che a causa dei mutati requisiti in termini di

potenza - tensioni di uscita di valore inferiore a fronte di correnti più elevate - non è più possibile utilizzare alcune soluzioni di tipo tradizionale per problematiche legate a rendimento e fattore di forma.

L'impiego di prodotti innovativi come LM5115 permette di ottenere significativi vantaggi tra cui riduzione del tempo di progettazione di sistemi di alimentazione complessi, aumento dei livelli di rendimento e del grado di affidabilità degli stessi, senza dimenticare la minimizzazione degli ingombri sulla scheda a circuito stampato.

Ulteriori informazioni sulla topologia SSPR sono disponibili sul Web all'indirizzo:

www.national.com/pf/LM/LM5115.html

National Semiconductor
readerservice.it n. 46

Riferimenti bibliografici

LM5115 datasheets and application notes - Neil Gutierrez e Kim Nielson
System benefits of distributed power conversions with Intermediate Voltage Bus Architecture - Robert Bell, Michele Sclocchi

Nota: gli autori desiderano ringraziare Robert Bell e Neil Gutierrez per il contributo alla stesura del progetto cui il presente articolo si riferisce

