

**S**ono rimasti in quattro, dei circa quindici che erano all'inizio degli anni '90, a coprire poco meno del 97% del mercato totale: Xilinx, Altera, Lattice Semiconductor ed Actel. Il restante 3% circa se lo dividono Cypress, Quicklogic ed Atmel.

AMD (Vantis), Intel, Motorola SPS (oggi Freescale Semiconductor), Philips, Texas Instruments ed Agere (Lucent) hanno da tempo cessato le attività o ceduto le loro divisioni che si occupavano di PLD per focalizzarsi su linee di prodotto più strategiche.

Recentemente Cypress ha an-

li software di sviluppo costantemente ottimizzato per i loro dispositivi, librerie di IP (Intellectual Property) a pronta integrazione e servizi di contorno, il tutto offerto a costi vicini allo zero.

#### **LOGICHE PROGRAMMABILI IN NUMERI**

Prendendo come buone le previsioni fatte dai produttori, relativamente all'ultimo trimestre del 2004, l'anno si dovrebbe chiudere con un fatturato totale di poco superiore ai 3,1 miliardi di dollari e quindi, dopo un 2003 vicino a quota 2,6 miliardi con una crescita del

arrivarono a -35,9%. Lo stesso è avvenuto negli anni seguenti dove i PLD sono stati mediamente dai sei agli otto punti percentuali sotto le prestazioni delle logiche. Questo ha ovviamente portato ad una perdita di quota di mercato che è passata dall'8,9% del 2000 al 6,3% della chiusura prevista per il 2004.

#### **LE LOGICHE PROGRAMMABILI PRENDONO I PROGETTI**

Rimane sicuramente vera l'affermazione che i PLD conquistano un numero sempre più alto di progetti: alla fine del 2003 "Electronics Weekly" ha condotto un'indagine tra i suoi

#### **IL MERCATO RIMANE PERÒ AGLI ASIC**

Non si può dimenticare infatti che chi realizza FPGA può essere costretto a questa scelta dai ridotti volumi di produzione che non gli consentono di perseguire la strada di un ASIC che richiede volumi minimi di produzione. Mentre, di converso, chi realizza ASIC nella stragrande maggioranza dei casi deve avere volumi di produzione particolarmente consistenti che danno ragione dei costi di sviluppo da sostenere. La complessità, e quindi il costo del singolo dispositivo, è l'altro parametro che non può essere trascurato: chi progetta esclusivamente ASIC ne realizza solo uno all'anno perché il livello di integrazione che deve raggiungere richiede tempi di sviluppo decisamente più consistenti e con problematiche probabilmente più sofisticate.

#### **XILINX IN VANTAGGIO**

Non si può dimenticare che Altera, nel periodo dal '97 al '99, giocava il ruolo di leader del mercato PLD, posizione che aveva conquistato a scapito di Xilinx. Questa ultima si è ripresa lo scettro nel 2000 e lo mantiene ormai saldamente avendo allungato sul rivale. Due probabilmente le ragioni di questo sorpasso: Xilinx ha guidato proattivamente la transizione alle nuove tecnologie di produzione come leva competitiva ed ha da sempre privilegiato il mercato degli FPGA, più del 75% del suo fatturato proviene da questo settore, che è stato quello che ha mostrato crescita più vivaci.

Come evidenziato in figura 2 Xilinx, che prevede di chiudere il 2004 con un fatturato di 1,6 miliardi di dollari ed una crescita del 23,7% rispetto all'1,3 miliardi del 2003, mantiene la quota maggioritaria del mercato portandosi al 51% dopo aver conquistato questa posizione

## PLD/FPGA: crescono, ma...

Osannati per flessibilità, leader del time-to-market, definiti killer degli ASIC ma alla resa dei conti ...

nunciato la cessazione di ulteriori attività di sviluppo pur mantenendo in produzione e supportando le sue due ultime famiglie di CPLD: la Delta39K e l'Ultra37000, dichiarando apertamente che non aveva più senso competere con società focalizzate esclusivamente alla fornitura di PLD come Xilinx ed Altera.

La concentrazione del mercato in questa manciata di nomi, di cui i primi tre in classifica sono esclusivamente mirati a questo mercato come società fabless (senza produzione alle spalle), è sicuramente indicativa della presenza di barriere competitive sostanziali. I produttori di PLD sono costantemente impegnati in una lotta per sottrarre quote di mercato ai loro concorrenti ASIC offrendo l'unico vero argomento che possono giocare: la flessibilità e la promessa del time-to-market. Questo ha richiesto e richiede ai produttori di PLD di sviluppare e mantenere un insieme complementare di offerte qua-

21%. Da notare che, se le previsioni di WSTS per un 2004 a +28,5% saranno confermate per il comparto dei semiconduttori, la crescita per i PLD sarà decisamente inferiore. Anche per quest'anno non sarà possibile raggiungere il livello di 4 miliardi raggiunto nel 2000.

Per misurare le prestazioni di questo mercato si è cercato di farne una comparazione con quello delle 'logiche' in senso più ampio che comprende, oltre che ai PLD, anche tutti i suoi concorrenti: Gate Array, Standard Cell, ASSP (Application Specific Standard Product) e simili. I dati relativi a questa categoria di prodotti sono stati presi dalle statistiche fornite regolarmente da WSTS (World Semiconductor Trade Statistics) ed il risultato della comparazione è riportato in figura 1. Partendo dal picco del 2000 i PLD hanno mantenuto negli anni crescite leggermente inferiori al resto della famiglia: se nel 2001 le logiche perdevano poco meno del 29% i PLD

lettori per aggiornare i dati sulla competizione tra ASIC ed FPGA con risultati non particolarmente sorprendenti. Nel 2003 sono stati lanciati circa 600 progetti realizzati con ASIC contro 1800 realizzati con i programmabili e le previsioni per il 2004 portano a 900 gli ASIC contro i 2700 degli FPGA. Più dell'85% dei 900 e più progettisti che hanno risposto all'indagine utilizzano FPGA contro il 47% che utilizza ASIC e di questi solo il 14% realizza esclusivamente ASIC contro un ben più sostenuto gruppo costituito dal 47% che realizza solamente FPGA. Più del 50% di chi sviluppa ASIC ne realizza solamente uno all'anno mentre tra chi utilizza FPGA più del 70% ne realizza almeno due.

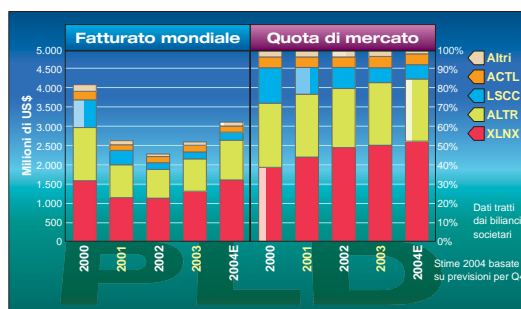
già nell'anno precedente. Altera segue con poco più di un miliardo di dollari con una crescita del 23,8% simile a quella del suo concorrente diretto e mantenendo quindi la sua quota tra il 32 ed il 33%. Molto distaccata dai due leader Lattice Semiconductor si piazza al terzo posto con una quota appena superiore al 7% che le porterà in cassa circa 230 milioni di dollari. Atmel, quarta in classifica, gioca un 5% del totale con circa 165 milioni di dollari. Seguono Quicklogic, Cypress ed Atmel con fatturati tra i 45 ed i 20/25 milioni di dollari che tutti insieme raccolgono le rimanenti briciole - 3% circa - del mercato.

## ACTEL

Gioca solamente sul campo FPGA, dove sopravanza Lattice prendendo il terzo posto, con due tecnologie: l'antifuse e la Flash entrambe alla loro seconda generazione. Comparata

con altre tecnologie quella antifuse consente collegamenti a minore impedenza e quindi minore dissipazione, maggiore velocità e maggiore resistenza ed immunità alle radiazioni. Quest'ultima caratteristica consente ad Actel di mirare a tutte le applicazioni militari e spaziali con le famiglie RTSX-S e RTAX-S derivate dalle architetture SX-A ed Accelerator. Oggi Actel offre cinque famiglie di prodotto con tecnologia antifuse: l'MX a 5V; l'SX a 3.3V e l'SX-A a 2.5V; l'eX a 2.5V e l'Accelerator a 1.5V.

Le tecnologia antifuse e Flash consentono l'effettiva realizzazione come single-chip non avendo la necessità dei chip di supporto per la riconfigurazione all'accensione e rendono praticamente impossibile la clonazione. Queste caratteristiche sono però in parte sminuite dalla relativa inflessibilità d'uso: l'alta tensione necessaria per



programmare l'antifuse rende impossibile (o quasi) la programmazione on-board ed inoltre l'operazione di programmazione è irreversibile. Alla richiesta di maggiore flessibilità Actel ha risposto inizialmente collaborando e quindi acquisendo Gatefiled Corp. con la relativa tecnologia Flash.

## ALTERA

Nei Complex PLD, da dove ricava il 45% del suo fatturato, Altera mantiene la leadership e sopravanza Xilinx che passa in terza posizione superata anche da Lattice. Il cavallo di battaglia è probabilmente rappresentato dalla famiglia Max 7000 che è rimasta sostanzialmente inalterata come architettura anche se passata attraverso diversi miglioramenti tecnologici di cui, forse il più significativo, è la programmabilità in-system iniziata con la serie S a 5V poi portata anche alle serie a 3,3 e 2,5V.

La famiglia MAXII recentemente introdotta nella categoria CPLD assomiglia, per la sua costituzione, più ad un FPGA che ad un PLD anche se Altera ha cercato di introdurre miglioramenti nella struttura del routing per migliorarne la predittività dei tempi di propagazione. Basata sul processo a 0,18µm della taiwanese TSMC i chip MAXII integrano la memoria di configurazione e possono essere alimentati da 1,8 a 3,3 V avendo a bordo un regolatore di tensione. Altre caratteristiche interessanti della MAXII sono la disponibilità di 8Kbit di Flash e la possibilità di riprogrammabilità in-system riscrivendo la Flash di configurazione mentre

la logica continua ad operare controllata dalla SRAM.

## LATTICE

È stata la prima a portare il concetto di programmazione in-system nel mondo delle PAL ed il prefisso "isp" caratterizza la maggior parte dei suoi prodotti. SuperFast, SuperWide e SuperBig sono le categorizzazioni ulteriori che Lattice applica all'interno delle diverse famiglie di prodotto. L'ispMach 4000 SuperFast offre tempi di ritardo di 2,5 ns mentre nella versione SuperWide offre 68 ingressi ad ogni blocco logico che contiene 32 macrocelle. Fino a 1.024 macrocelle sono invece contenute nelle versioni SuperBig come la famiglia ispMACH 5000. Lattice detiene anche il primato di minor dissipazione con la serie ispMach 4000Z.

## XILINX

Pesantemente sbilanciata verso gli FPGA, che contano per più del 75% del suo fatturato, Xilinx sta cercando di riappropriarsi del mercato dei CPLD dove viene superata anche da Lattice Semiconductor che la relega in terza posizione. L'acquisizione nel 1999 della linea di PAL e CPLD a base SRAM di Philips porta in dote a Xilinx la famiglia CoolRunner, oggi diventata CoolRunner II, convertita recentemente alla tecnologia 0,18µm ad 1,8V che integra la Flash di configurazione che trasferisce il suo contenuto alla SRAM di controllo all'accensione. L'altra famiglia è l'XC9500, con un numero di macrocelle che va da 36 a 288, e disponibili per tensioni di 5, 3,3 e 2,5V. ■

**Rimangono 4 contendenti significativi nel mercato dei PLD: Xilinx (XLNX), Altera (ALTR), Lattice (LSCC) e Actel (ACTL); gli altri player (Atmel, Cypress, Quicklogic) giocano ormai un ruolo marginale al di sotto del 4% del mercato totale. Nel 2003 Xilinx ha coperto il 50% del mercato migliorando leggermente nel 2004**

## Stratix contro Virtex

Nella parte alta del mercato la competizione principale è tra le famiglie Stratix e Virtex rispettivamente di Altera e Xilinx. La Virtex, introdotta nel 1999 su tecnologia a 0,22micron è passata attraverso un processo accelerato di conversione tecnologica: Virtex-E (0,18micron), Virtex II (Gen. 2001 - 0,15micron), Virtex II Pro (Mar. 2002 - 0,13micron/9 livelli Cu) e l'ultima della serie la Virtex-4 a 90nano che ha iniziato le spedizioni nel terzo trimestre del 2004 sulla tecnologia già provata fin dall'inizio dell'anno sulla famiglia Spartan-3 con un milione di dispositivi spediti. Con la Virtex II Pro Xilinx avvia il concetto di System on Programmable Chip (SoPC) integrando memoria, fino a due PowerPC di IBM ed interfacce di I/O ad alta velocità capaci delle specifiche RocketIO. Il concetto viene ulteriormente esteso nell'ultima generazione spostando l'attenzione sulla suddivisione della famiglia in "piattaforme" ognuna strutturata bilanciando le diverse funzionalità secondo il settore applicativo target. I due partner di Xilinx - IBM ed UMC (a cui si è aggiunta recentemente anche Toshiba) - hanno sicuramente contribuito alla notevole accelerazione tecnologica che Xilinx ha messo in atto riuscendo negli ultimi anni a sopravvivere alla concorrenza con tempi significativi e questa leadership tecnologica sembra doversi prolungare visto che nella roadmap di Xilinx ed IBM si intravede già la tecnologia a 65nm. Altera ha introdotto la sua famiglia di FPGA denominata FLEX nel lontano 1995 ha poi apportato alla stessa una revisione profonda nel 2002 con l'introduzione di Stratix, prodotta in tecnologia 0,13micron dalla Taiwanese TSMC come tutti gli altri suoi dispositivi, insieme ad un aggiornamento di tutti gli strumenti software di supporto. A Febbraio 2004 Altera annuncia la nuova generazione Stratix II portata alla tecnologia a 90nano con previsione di iniziare le spedizioni dei primi campioni durante il secondo trimestre. All'interno della Stratix la serie GX è la controparte SoPC della Virtex-II Pro.