

Un logic analyzer che vizia

Da Tektronix una nuova famiglia di analizzatori logici ad alte prestazioni e costi contenuti

PAOLA BELLINI

In un mondo dove gli elementi base dei sistemi digitali sono sempre più avanzati e operano con elevatissime velocità di trasmissione dati (fino a 400 Mb/s) e tempi di set-up/hold fino a 350 ps, i progettisti di circuiti integrati devono effettuare misurazioni su segnali digitali sempre più rapidi. Fronti caratterizzati da elevate velocità si riscontrano anche in presenza di segnali più lenti e anche in questi casi sono necessarie analisi ad alta velocità durante le fasi di debug e validazione dei sistemi digitali.

Per soddisfare queste esigenze sempre più stringenti Tektronix ha realizzato i nuovi logic analyzer della serie TLA5000, con il preciso intento di creare un prodotto che si differenzi dagli standard di mercato.

La famiglia è stata progettata per soddisfare utenti di fascia media, che prestano grande attenzione ai costi ma necessitano di prodotti ad alte prestazioni.

Con questa operazione la società mette in atto una strategia volta a rafforzare la sua competitività in una fascia di mercato dove finora è stata presente con prodotti meno aggressivi.

L'analisi delle caratteristiche di questi strumenti mette subito in evidenza il fatto che i progettisti hanno a disposizione uno strumento di test superiore che permette l'analisi delle temporizzazioni hardware e assicura un corretto

funzionamento dei sistemi digitali e la conformità alle specifiche.

I logic analyzer sono caratterizzati da una velocità di timing di 500 ps (2 GHz)/32 Mb e garantiscono nello stesso momento funzioni di acquisizione MagniVu a 125 ps.

L'elevata risoluzione temporale e le potenti funzioni di triggering permettono il debug su segnali spuri veloci. Anche le più piccole violazioni set-up/hold possono essere rilevate e la capacità di memoria permette l'individuazione di problemi di ti-

ming ad alta velocità su lunghi periodi di tempo. È inoltre possibile tenere sotto controllo il comportamento in tempo reale dei bus veloci attraverso opportune funzioni di acquisizione, analisi e visualizzazione degli stati logici.



Inoltre, tramite l'utilizzo di un'unica sonda, è possibile eseguire contemporaneamente acquisizione di stati logici e timing.

La famiglia TLA5000 è composta da quattro logic analyzer monolitici con un numero di canali compreso tra 34 e

136. Il timing è di 500 ps (2GHz) su un quarto dei canali, di 1 ns sulla metà e da 2 ns a 50 ms su tutti i canali, con un'acquisizione in modalità MagniVu a 125 ps.

La memoria ha una capacità che arriva fino a 32 Mb. Tutti gli strumenti operano in ambiente Windows 2000, che consente all'utente estrema facilità d'uso e un'interfaccia user friendly.

La funzione iView (Integrated View) permette di visualizzare, effettuare il trigger e determinare le caratteristiche sia digitali sia analogiche dei segnali. Tutti i modelli sono totalmente sincronizzabili con tutta la gamma di oscilloscopi Tektronix.

brevi

▶ AL VIA LA TERZA EDIZIONE DI SOPC WORLD 2003

Altera ha reso noto il programma definitivo di "SOPC World 2003", un evento che interesserà Nord America, Europa, Giappone e Asia. L'iniziativa è rivolta a tutti coloro coinvolti nello sviluppo di architettura di sistema, progettazione e produzione. I temi di questa edizione riguardano elaborazione embedded, DSP e la progettazione di sistemi a elevata velocità, nonché le tecniche da utilizzare per l'interfacciamento e il controllo di una vasta gamma di standard di memorie. Sarà anche possibile avere anticipazioni sulle tre famiglie di prodotto che Altera lancerà l'anno prossimo, compresi i nuovi FPGA realizzati in tecnologia da 90 nm.