

LE CPU CONFIGURABILI MIGLIORANO IL TIME-TO-MARKET ED I COSTI DEI PROGETTI EMBEDDED

Federico Gambini

L'apparente contraddizione tra un mercato che richiede dispositivi elettronici con prestazioni sempre più performanti a costi sempre più bassi e l'esigenza del progettista di ottenere prodotti con queste caratteristiche in tempi sempre più ridotti potrebbe essere superata dai progettisti di sistemi elettronici facendo pesante ricorso a soluzioni IP (Intellectual Property)

Le soluzioni IP riducendo drasticamente i tempi della progettazione dei blocchi standard di un sistema, lascerebbero molto più tempo al team di progettazione per perfezionare e differenziare il proprio prodotto.

L'ideale sarebbe poter disporre di blocchi IP da assemblare per costruire un intero prodotto.

Nasce così l'idea di un microprocessore configurabile dall'utente attraverso l'adozione dei blocchi IP ritenuti ottimali per il successo del proprio progetto.

L'osservazione della dinamica dei prezzi di parecchi prodotti dell'elettronica di consumo che impiegano ASIC o ASSP dimostra come il prezzo di un determinato prodotto subisca spesso una diminuzione esponenziale. Dopo sei mesi od un anno dal suo rilascio un prodotto come un lettore DVD, con funzionalità Dolby digitale e compatibilità MP3, può aver ridotto il proprio prezzo anche ad un terzo del valore iniziale. Ciò vuol dire che un ritardo rispetto alla concorrenza, anche di soli sei mesi, nel rilascio sul mercato di un prodotto, può avere drammatiche ripercussioni sulle occasioni di business di una società. Altro elemento che spinge il progettista ad un rapido aggiornamento dei propri prodotti è la necessità di distinguersi dalle imitazioni.

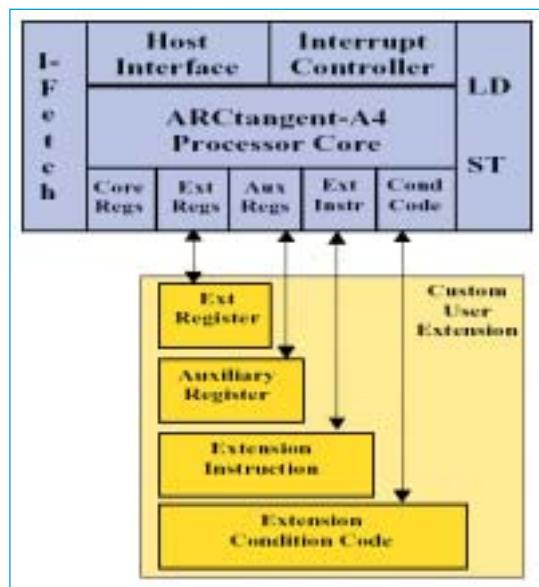


Fig. 1 - La personalizzazione del processore avviene in due modi: può essere configurato dall'utente mediante la scelta di alcune opzioni piuttosto che altre, e può essere esteso dall'utente mediante l'aggiunta di proprie nuove funzionalità

Quanto più frequentemente un prodotto viene innovato, tanto più difficile è infatti per i concorrenti copiarne le caratteristiche.

Il time-to-market diventa sempre di più il fattore discriminante fra successo e fallimento per i prodotti elettronici di largo consumo.

Ma la rapidità di progettazione richiesta da un time-to-market in costante diminuzione è incompatibile con la necessità di aggiungere al prodotto nuove e più sofisticate funzionalità richieste dal mercato. Funzionalità magari raggiungibili mediante un nuovo e più potente microprocessore, la cui adozione però richiede un certo tempo per padroneggiarne le caratteristiche.

Anche la costante richiesta di prestazioni sempre più elevate richiede processori sempre più veloci, ma processori sempre più veloci consumano maggiore potenza, riducono l'autonomia e la vita delle batterie, aumentano il costo del prodotto.

L'ottimizzazione di tutte queste istanze richiede tempo al progettista. L'esigenza di comprimere il time-to-market diminuisce invece il tempo che il progettista ha a disposizione per migliorare il proprio progetto.

L'apparente contraddizione tra un mercato che richiede dispositivi elettronici

con prestazioni sempre più performanti a costi sempre più bassi e l'esigenza del progettista di ottenere prodotti con queste caratteristiche in tempi sempre più ridotti potrebbe essere superata dai progettisti di sistemi elettronici facendo pesante ricorso a soluzioni IP (Intellectual Property), le quali, riducendo drasticamente i tempi della progettazione dei blocchi standard di un sistema, lascerebbero molto più tempo al team di progettazione per perfezionare e differenziare il proprio prodotto. L'ideale sarebbe poter disporre di blocchi IP da assemblare per costruire un intero prodotto. Nasce così l'idea di un microprocessore configurabile dall'utente attraverso l'adozione dei blocchi IP ritenuti ottimali per il successo del proprio progetto.

I microprocessori configurabili consegnano al progettista elettronico una nuova flessibilità nello sviluppo hardware e software che gli permette di rivedere velocemente e con costi contenuti parte del proprio progetto per assecondare nuove richieste di mercato. L'impiego di questi dispositivi permette inoltre una maggior durata di utilizzo di strumenti e know-how progettuali.

Come migliorare le prestazioni di un microprocessore tradizionale

Le prestazioni di un microprocessore possono essere in generale misurate attraverso tre parametri: la velocità di clock, l'assorbimento di potenza elettrica, la dimensione del die su cui è realizzato il chip. L'aumento del clock e del numero di transistor incrementa la dimensione del die, l'assorbimento di potenza ed il costo. La riduzione del clock o del numero di componenti riduce la superficie del die e la dissipazione, ma riduce sicuramente le prestazioni. L'aumento del clock crea inoltre problemi di interferenza EMI ed introduce

nuove problematiche progettuali.

Spesso i progettisti si accorgono di avere problemi di prestazioni ad uno stadio avanzato del ciclo di progettazione. A questo punto le opzioni a disposizione per un miglioramento complessivo sono veramente poche: fare pressione sul programmatore software perché ottimizzi le sezioni critiche del codice; eliminare dal progetto quelle caratteristiche che ne limitano le prestazioni; alterare il bilanciamento fra velocità di clock, dissipazione energetica e superficie del die. Il rischio associato con ciascuna di queste

plressive dipendono più dalle prestazioni della sezione di I/O che dal microprocessore.

La personalizzazione come soluzione per aumentare le prestazioni

Quando un vendor di Intellectual Property (IP) fornisce un microprocessore come codice HDL (sia nel formato VHDL che in quello Verilog), i progettisti di sistema possono beneficiare di diversi vantaggi. Innanzitutto il core della CPU è indipendente dal processo

tecnologico di realizzazione fisica, garantendo un'elevata flessibilità di realizzazione.

Il progettista di sistema può inoltre modificare il codice HDL e conservarlo al sicuro da copie indesiderate.

Il punto di partenza è un cosiddetto base-case core, ovvero un microprocessore base già direttamente utilizzabile senza alcuna modifica. Chiaramente i maggiori benefici di una CPU configurabile vengono colti sfruttando appieno la personalizzazione che viene messa a disposizione.

La configurazione e l'estensione della CPU configurabile non richiede necessariamente la scrittura di codice HDL in quanto i vari vendor

IP mettono a disposizione sofisticati tool software di tipo point-and-click, che in modo visuale e con pochi click del mouse consentono numerose modifiche. È poi compito del tool software generare automaticamente i file HDL.

La scelta dei componenti IP

La maggior parte delle scelte critiche per qualsiasi progetto elettronico viene effettuata nella fase di impostazione iniziale. Una volta che lo sviluppo del progetto ha superato questa fase di impostazione, ogni modifica rispetto a quanto previsto all'inizio ha notevoli ripercussioni economiche. Queste considerazioni impongono un'attenta fase di impostazione iniziale che consideri nei dettagli

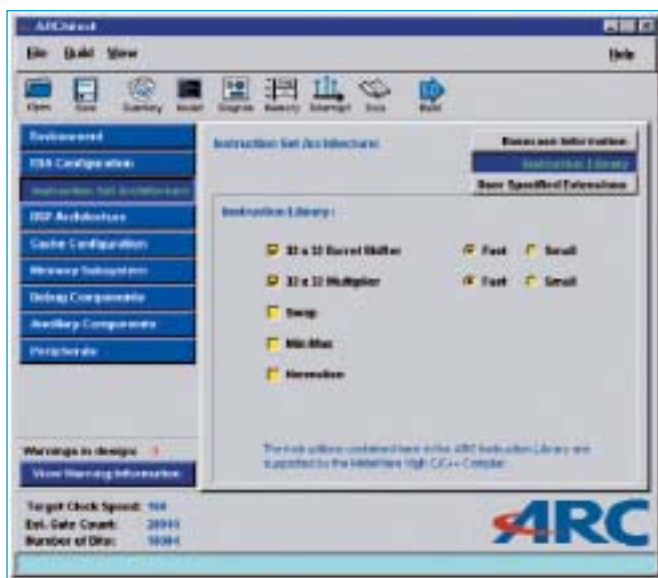


Fig. 2 - ARC fornisce ARChitect, un tool software di configurazione che con pochi click del mouse permette al progettista di modificare in pochi minuti parecchie caratteristiche di base del processore

alternativa è lo snaturamento del progetto iniziale.

Cercare di aumentare la frequenza di clock non sempre costituisce una facile soluzione, anzi spesso complica il quadro di riferimento con il quale si confronta il progettista. L'aumento di frequenza infatti non sempre aumenta proporzionalmente le prestazioni del sistema nel suo complesso (presenza di colli di bottiglia esterni al microprocessore), mentre aumentano sicuramente i costi associati alla schermatura per radiofrequenze. Inoltre si rischia che il processore consumi parecchia potenza in uno stato di attesa dei dati in arrivo da componenti più lenti. Nei dispositivi di telecomunicazioni poi le prestazioni com-

l'impatto di tutti i componenti del sistema, dalle componenti hardware, al software di sviluppo, al sistema operativo, al middleware. Ma ammesso che un team di progettazione sia in grado di padroneggiare nel dettaglio tutte queste informazioni, è difficile che si possa essere certi che fra sei mesi od un anno il mercato di riferimento del progetto sia quello preventivato, e quindi che le caratteristiche del sistema elettronico possano trovare il gradimento degli acquirenti. Ancora una volta la disponibilità di blocchi IP flessibili e facilmente integrabili nel proprio progetto aumenta le chance di successo.

Per raggiungere questo risultato in genere il progettista deve considerare tre elementi chiave: le prestazioni del blocco IP, la dipendenza da un unico fornitore, l'affidabilità del fornitore.

Se è ovvia la scelta di blocchi IP con prestazioni che si adattino perfettamente con le esigenze progettuali, è altrettanto importante considerare che l'utilizzo di prodotti di un'unica ditta riduce drasticamente i tempi di integrazione dei singoli blocchi nel progetto complessivo, consentendo risparmi temporali di parecchi mesi, se non di anni. È inoltre molto più semplice risolvere eventuali problemi confrontandosi con un unico interlocutore, piuttosto che ascoltare più voci diverse che si rimpallano la responsabilità. Una volta effettuata la scelta dei blocchi IP è necessario passare all'acquisizione in licenza degli stessi. Questa fase prettamente commerciale, spesso sottostimata nei tempi, è estremamente critica soprattutto nel caso si sia scelto di acquistare i componenti IP da più fornitori. Cosa succede infatti se anche uno solo di essi non accetta le condizioni economiche che l'acquirente intende negoziare? Spesso si deve rivedere dal principio l'intero progetto. È non è detto che le nuove

scelte non richiedano una rinegoziazione dei termini anche con i soggetti con i quali si era in precedenza trovato un accordo. Ecco perché la scelta di un unico fornitore di blocchi IP è estremamente importante. L'affidabilità del fornitore si palesa in tutta la sua importanza quando lo sviluppo del progetto, con l'integrazione dei moduli nel sistema e la fase di testing, incomincia a richiedere una interazione continua del progettista sia con la documentazione tecnica di supporto dei blocchi IP, che con i tecnici del fornitore. Anche in questa fase la scelta di un unico fornitore può risultare vincente. Nel caso di più fornitori è infat-

to incominciare la produzione del chip ed in contemporanea consentire ai progettisti software l'ottimizzazione del codice attraverso la simulazione delle varie condizioni di impiego.

Alcune CPU configurabili

Il microprocessore ARCtangent di Arc International è un core RISC configurabile a 32 bit con pipeline a 4 stadi per applicazioni ASIC, SOC ed FPGA. Il progettista può velocemente cambiare ed estendere l'architettura per adattare il dispositivo a specifiche applicazioni.

Questa flessibilità permette al progettista di adattare l'hardware al software

piuttosto che viceversa. L'ottimizzazione del processore ARCtangent può essere indirizzata verso un incremento del clock, verso un incremento del throughput della sezione di I/O, verso la riduzione dell'assorbimento energetico, o verso una riduzione dei costi. Questo processore, sviluppato in VHDL o Verilog, è utilizzabile nella maggior parte dei processi manifatturieri delle fonderie di silicio. È utilizzato da più di 70 società per realizzare controller per dischi rigidi, videocamere digitali, modem a banda larga, telefoni cordless, dispositivi Bluetooth, codec audio/

video, chip di crittografia, router di rete. La personalizzazione del processore avviene in due modi (Fig. 1): può essere configurato dall'utente mediante la scelta di alcune opzioni piuttosto che altre, e può essere esteso dall'utente mediante l'aggiunta di proprie nuove funzionalità. ARC fornisce infatti ARChitect, un tool software di configurazione che con pochi click del mouse permette al progettista di modificare in pochi minuti parecchie caratteristiche di base del processore (Fig. 2). Si può per esempio adattare il processore alla logica digitale esterna od al software applicativo, si può cambiare la larghezza del bus di memoria, si può scegliere fra tre differenti

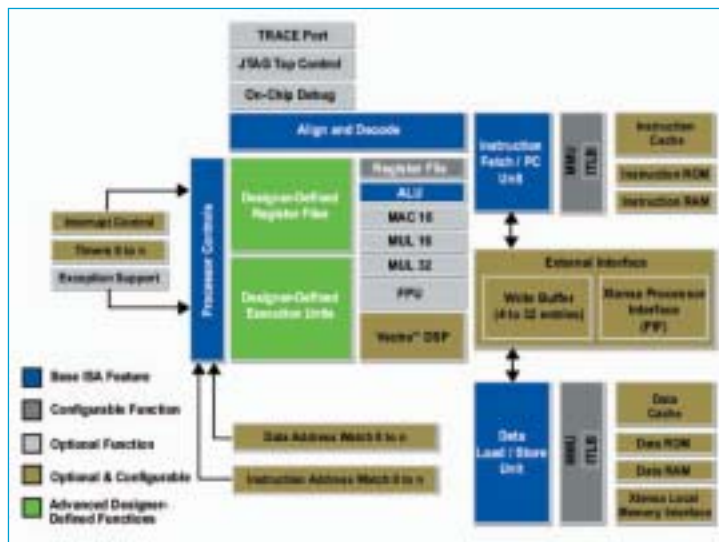


Fig. 3 - L'architettura di Xtenza consiste in un insieme di blocchi utilizzabili dal progettista. Alcuni di questi blocchi sono configurabili dal progettista, altri sono opzionali e funzionali all'accelerazione di specifiche applicazioni

ti praticamente impossibile che i tecnici del blocco IP siano nella condizione di ricreare nella propria sede la situazione problematica. È quindi necessaria una o più uscite presso il cliente con tempi e costi che si dilatano esponenzialmente. Chiusa la fase di progettazione è buona norma, prima di passare l'intero progetto in fonderia di silicio, effettuare un accurato test di simulazione del funzionamento del sistema elettronico progettato. In questo contesto è indispensabile che il fornitore IP metta a disposizione tool di simulazione software completi ed efficienti. La disponibilità di queste risorse consente fra l'altro un considerevole risparmio di tempo nel caso si decida di

istruzioni multiplay-accumulate (MAC) per funzionalità DSP, si può decidere se utilizzare un'architettura di tipo Harvard (bus dati ed istruzioni separati) o di tipo von Neumann (un unico bus per dati ed istruzioni), si possono aggiungere periferiche, quali per esempio controller Ethernet e timer a 32 bit per elaborazioni real time. Il software ARCHitect può generare direttamente i file RTL e gli script per la compilazione industriale del processore. La personalizzazione può essere poi realizzata anche attraverso l'estensione di funzionalità. Si possono infatti aggiungere nuove istruzioni, nuovi registri, nuove funzionalità DSP, ottimizzare la particolare applicazione a cui si vuole destinare il microprocessore. Queste estensioni create dall'utilizzatore diventano parte integrante del progetto esattamente come le caratteristiche di base. Questa nuova libertà di configurazione e personalizzazione si contrappone alla rigidità dei normali microprocessori, i cui limiti architetturali difficilmente possono essere aggirati fino al momento in cui il produttore del microprocessore stesso decide di aggiornare il proprio prodotto. La realizzazione degli aspetti più critici di un progetto mediante personalizzazione hardware del microprocessore piuttosto che attraverso routine software aumentano l'immunità dell'intero sistema alla copia: è infatti più difficile per un concorrente disassemblare il codice e da questo pervenire alla comprensione dei punti critici del progetto (la personalizzazione del prodotto non è chiaramente disponibile in nessun documento pubblico, è una proprietà intellettuale dell'utilizzatore del microprocessore ARC tangent). Diversi tool software vengono forniti per l'ottimizzazione delle personalizzazioni hardware e del software applicativo.

MIPS Technologies ha dotato la maggior parte dei propri core a 32 bit della serie Pro con speciali interfacce verso registri ed operandi che permettono all'utente di definire proprie istruzioni personalizzate. Nelle intenzioni di MIPS queste istruzioni definibili dall'utente dovrebbero sostituire blocchi IP finalizzati all'esecuzione di operazioni ripetitive quali, per esempio, quelle di filtraggio o tutte le operazioni che prevedono dei loop nei quali la maggior parte del tempo operativo è impiegato per eseguire piccole porzioni di codice. In particolare l'obiettivo di MIPS è di svolgere la maggior parte delle funzioni tipiche di

ed adattabile dall'utente per ottimizzare le prestazioni della propria soluzione SOC. Utilizzando l'architettura Xtensa il progettista di sistemi SOC può ottimizzare il processore alla propria applicazione, selezionando e configurando gli elementi predefiniti dell'architettura od inventando nuove istruzioni od unità di esecuzione hardware. Come è possibile infatti osservare in figura 3, l'architettura di Xtensa consiste in un insieme di blocchi utilizzabili dal progettista. Alcuni di questi blocchi sono configurabili dal progettista, altri sono opzionali e funzionali all'accelerazione di specifiche applicazioni. Vi sono poi funzioni avanzate definibili

dal progettista che altro non sono se non unità di esecuzione hardware e registri aggiunti al processore per accelerare particolari algoritmi. In comune con tutte le configurazioni realizzabili c'è l'architettura di base. Oltre a Xtensa, questo processore configurabile a 32 bit, Tensilica fornisce un insieme di tool software che, in pochi minuti, permette di creare un progetto hardware completo di un microprocessore e l'ambiente di verifica e sviluppo software corrispondenti. Il microprocessore così progettato esegue le applicazioni più velocemente, con maggiore efficienza termica e con codice di dimensioni più



Fig. 4 - Xtensa Processor Generator è un'interfaccia grafica di facile utilizzo attraverso la quale il progettista può selezionare i parametri per un'ampia gamma di opzioni di configurazione

un DSP senza introdurre un DSP hardware vero e proprio. I prodotti delle serie Pro di microprocessori di MIPS sono stati pensati per tutti quei progettisti che hanno una profonda conoscenza sia delle tematiche hardware che software e che possono trovare una facile soluzione a propri problemi progettuali personalizzando il set di istruzioni dell'architettura del microprocessore.

Xtensa di Tensilica è un'architettura a microprocessore progettata specificatamente per applicazioni embedded di tipo SOC (System-On-Chip). La sua caratteristica principale è di essere configurabile

piccole rispetto ad un microprocessore embedded tradizionale. Fa parte di questi tool software l'Xtensa Processor Generator (Fig. 4), un'interfaccia grafica di facile utilizzo attraverso la quale il progettista può selezionare i parametri per un'ampia gamma di opzioni di configurazione. Attraverso questo tool software il progettista può per esempio selezionare od aggiungere istruzioni, coprocessori, architetture di memoria, configurazioni di interrupt.

www.arccores.com
www.tensilica.com
www.mips.com