

## FlexBench: una piattaforma completa per la verifica dei sistemi embedded

Marco Pavese - Italtel

*È di Italtel e Temento Systems la nuova suite per la prototipazione rapida dei sistemi-su-silicio (SoC)*

A causa della crescente complessità dei sistemi su silicio (SoC) in termini di HW e di Embedded SW, e dello stringente time-to-market che spinge i prodotti basati su questi dispositivi (Telefoni della terza generazione, PDA, MP3 Video camcorder, etc), oggi è necessario realizzare chip corretti per costruzione al primo tentativo e progettare e verificare il Software Embedded prima della disponibilità del silicio definitivo. Entrambi i risultati possono essere raggiunti mediante l'uso di tecniche di Rapid Prototyping

Nella fabbricazione dei circuiti integrati su silicio i costi delle maschere ed anche quelli per l'ingegnerizzazione dei sistemi NRE (Non Recurring Engineering) crescono al diminuire delle dimensioni geometriche di processo utilizzate. Nel grafico di figura 1 è stata riportata una stima elaborata da Dataquest che evidenzia proprio il costo in funzione della dimensione dell'apertura del processo di fotoincisione del silicio.

Un'altra stima realizzata da Collett International Research, ed illustrata in figura 2, mostra la distribuzione dei tempi neces-

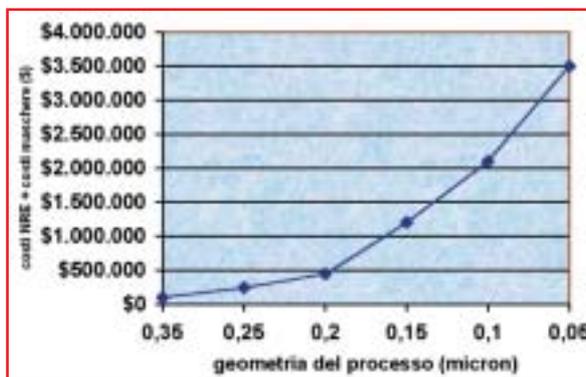


Fig. 1 - La crescita dei costi in funzione dell'introduzione delle nuove tecnologie deep sub micron (Dataquest)

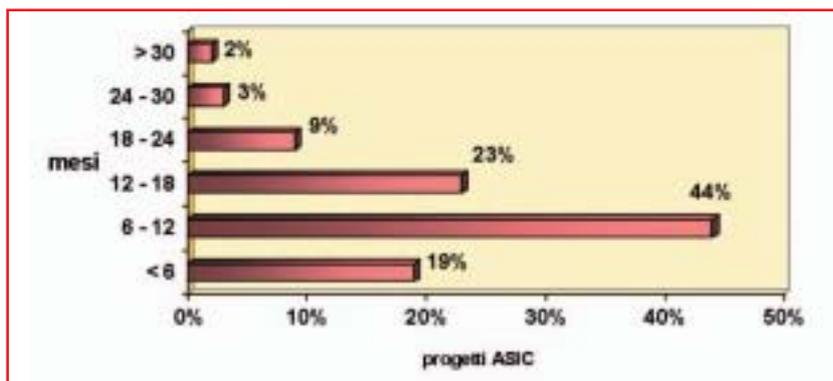
sari ad ultimare i cicli di progetto ASIC, dove si nota che il 63% di essi si conclude entro un anno, ma che ce n'è ancora un buon 31% nella fascia da uno a due anni ed il 5% che si trova addirittura oltre i due anni.

In questo contesto non va inoltre trascurato il peso che il Software Embedded detiene nella progettazione dei sistemi su silicio (System on Chip, SoC): attualmente oltre la metà del manpower speso nello sviluppo di un SoC riguarda lo sviluppo del Software Embedded.

Queste interessanti statistiche portano ad una sola conclusione: la progettazione dei sistemi su silicio (SoC), una delle parti più vitali nell'economia complessiva dell'industria elettronica, sta diventando un impegno sempre più difficile, e va affrontato con tecniche nuove, adeguate al tipo di problema.

### L'importanza dei prototipi per i Sistemi su Silicio

Nella maggior parte dei casi, un sistema su silicio (SoC) è composto da uno (o più) "core" di microprocessore, diversi blocchi funzionali e Proprietà Intelletuali (IP, Intellectual Properties), DSP (Digital Signal Processor), bloc-



**Fig. 2 - La distribuzione dei tempi necessari per ultimare i progetti ASIC (Collett International Research)**

chi di ingresso/uscita ed una Design Platform che permette a questi oggetti di comunicare tra di loro in modo efficiente ed efficace.

Blocchi di memoria non volatile esterni al SoC contengono l'Embedded Software, che è uno dei principali elementi di differenziazione di un prodotto rispetto ai prodotti equivalenti dei competitori. (Fig. 3). Pensare di ideare e realizzare il Software Embedded a seguito della realizzazione del silicio definitivo del SoC, come si faceva fino a pochi anni fa, è diventato oggi impossibile, a causa della pressione esercitata dai sempre più stretti time-to-market imposti dalla moderna economia di mercato. Perciò i flussi di progetto dei SoC sono per la maggior parte complessi esercizi di Concurrent Engineering.

Nel flusso di progetto di un SoC una parte predominante è data dalla verifica: al termine di ogni fase di progettazione HW o SW di un sistema-su-silicio occorre controllare che l'implementazione coincida con le specifiche iniziali di prodotto. L'intera attività di verifica di un SoC è suddivisa in tre parti: verifica dei singoli IP, dell'intera struttura HW e dell'intera applicazione (HW + Embedded SW).

La verifica dei singoli IP può venire agevolmente effettuata per mezzo di Simulatori, programmi operanti su normali PC o workstation. A causa della complessità, la verifica dell'intero HW richiede invece l'utilizzo di "computer" specia-

lizzati, chiamati Emulatori. Per verificare l'intera applicazione la velocità tipica degli emulatori non è più sufficiente ed occorre preparare rapidamente un prototipo. Un prototipo è una replicazione delle funzioni implementate sulla tecnologia SoC realizzata con una tecnologia differente, in modo da essere riconfigurabile con un limitato tempo di ricircolo (il tempo necessario per preparare una differente versione dell'HW stesso). La tecnologia utilizzata è quella FPGA (Field Programmable Gate Array), ove più FPGA ed altri componenti sono connessi su di una singola piastra per costruire una replicazione del SoC definitivo. Il prototipo così ottenuto viene poi stimolato con dati provenienti dal mondo reale, rispondendo ad una velocità paragonabile con quella della implementazione SoC definitiva (oggi, cresce il numero di applicazioni per la cui verifica occorre processare abbondanti quantità di dati in tempo reale - per esempio, le applicazioni video- ed è, quindi, sempre più indispensabile

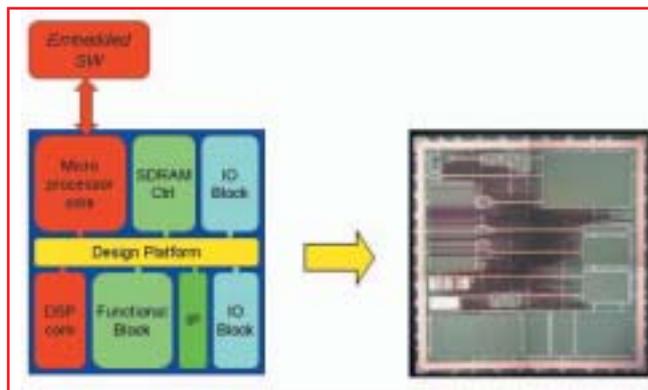
disporre di strumenti di verifica che siano in grado di lavorare appunto in tempo reale). Questi prototipi (dotati di 5-10 FPGA allo stato dell'arte) sono usati come ambiente di verifica per verificare l'HW con una serie di dati e segnali in tempo reale e come piattaforme di lavoro per poter scrivere il SW Embedded, per un totale di 5-10 repliche dello stesso prototipo.

Per quanto concerne la velocità di un prototipo multi-FPGA, è bene prestare attenzione ad un fatto: sebbene gli FPGA abbiano singolarmente ormai raggiunto e superato i 300 MHz, quando sono uniti in configurazioni multiple hanno dei limiti fisici inferiori, nell'ordine dei 200 MHz. Molte aziende produttrici di sistemi-su-silicio Embedded hanno sviluppato e prodotto in proprio dei prototipi basate su FPGA per la verifica dei loro progetti SoC, ma non sono mai riuscite ad ottenere risultati eccellenti. Questo perché le schede per la verifica simultanea di più FPGA non sono affatto semplici da realizzare: occorrono mesi di lavoro, per ottenere alla fine una scheda che è comunque dedicata ad una singola applicazione e non riutilizzabile in differenti progetti. Inoltre questa scheda non è adatta a supportare cambi di specifiche del SoC effettuate nel corso del progetto. Queste ragioni stanno facendo nascere la necessità una nuova classe di strumenti modulari e riconfigurabili di prototipazione rapida.

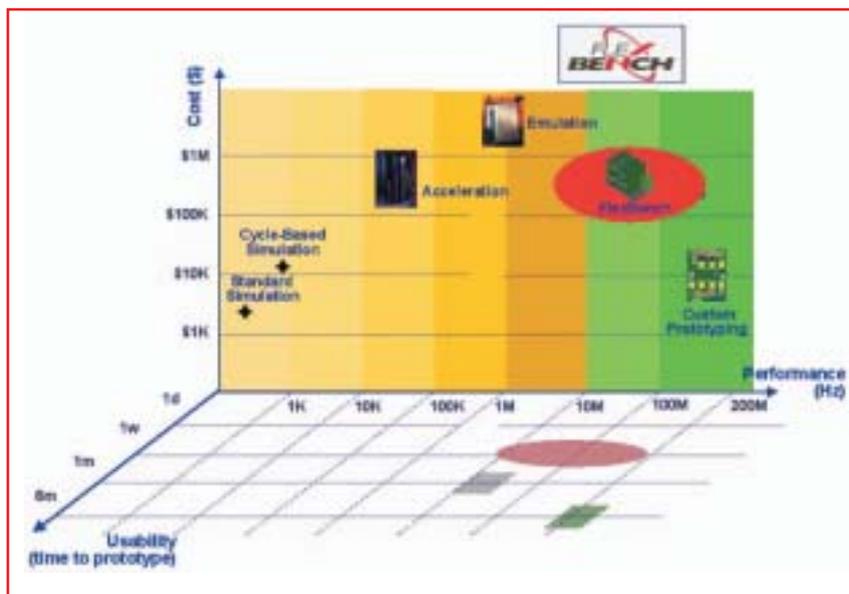
La soluzione ai problemi "costruttivi" del custom prototyping è l'introduzione di nuovi prodotti di prototipizzazione riutilizzabili e modulari. Questi possono

essere, infatti, utilizzati più volte ed in più modi diversi, ricavando risultati ottimi, mai troppo limitati in frequenza, né troppo difficili da verificare in sede di debug.

Considerando le piattaforme di prototipizzazione modulari attualmente sul mercato occorre aggiungere altre limitazioni della velocità dovute alla tecnologia di interconnessione



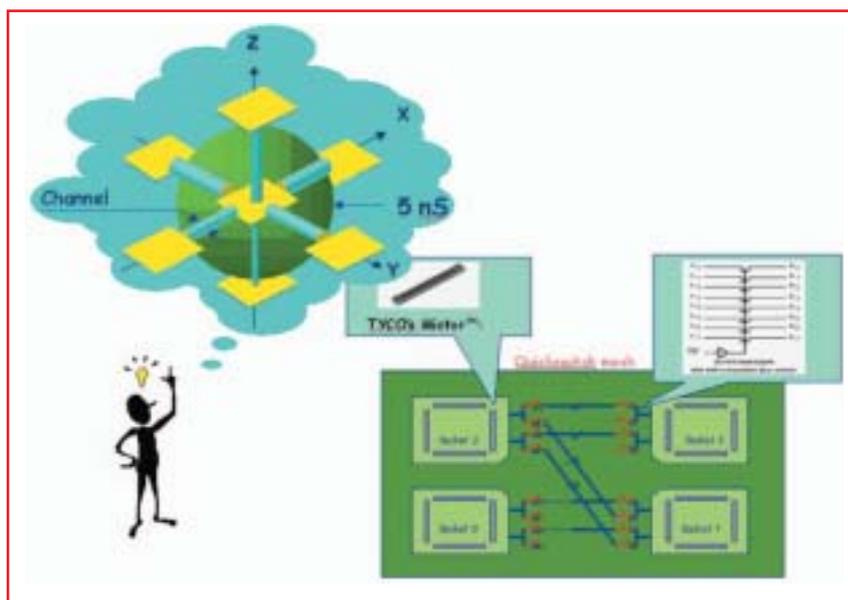
**Fig. 3 - Composizione tipica di un Sistema su Silicio (SoC)**



**Fig. 4 - Tecnologie di verifica a confronto**

ricongfigurabile di piastra ed all'accessibilità dei nodi, per cui è ben difficile andare oltre un limite pratico che si trova intorno ai 40-50 MHz per questi strumenti. Fra le piattaforme hardware disponibili in commercio, Italtel presenta la nuova piattaforma programmabile per la prototipizzazione veloce dei sistemi embedded FlexBench, configurata e controllata dal software DiaFlex sviluppato da Temento Systems. Le interconnessioni riconfigurabili di Flex Bench sono basate su di una tecnologia "pass-

transistor", che sfrutta un certo numero di transistori MOS per formare una rete distribuita a tre dimensioni che interconnette i diversi moduli contenenti gli FPGA. Grazie alla minimizzazione della lunghezza delle tracce di collegamento fra i sottosistemi, tale struttura è in grado di offrire un'elevata velocità per gli scambi fra i nodi (120 Mhz) e grande flessibilità. La figura 4 mostra le prestazioni (velocità, tempo per realizzare un prototipo) ed indicativamente il prezzo delle varie tecnologie di verifica.



**Fig. 5 - FlexBench: il principio di funzionamento**

## FlexBench: la verifica di SoC in tempo reale

Il principio di funzionamento di FlexBench, mostrato in figura 5, è basato sull'interconnessione dei moduli FlexPlug attraverso dei canali configurabili (via software) ed implementati attraverso una rete di opportuni pass-transistor. I moduli FlexPlug ospitano invece le FPGA e/o altri componenti elettronici "attivi" quali microprocessori o altri ASIC. I canali tra diversi FlexPlug possono venire creati nelle tre dimensioni in modo tale da massimizzare il numero dei componenti "vicini" e da rendere minimo il ritardo negli scambi punto-punto (valutato minore o uguale a 5 nSec pad to pad). I canali hanno larghezza regolabile da 0 a 222 connessioni con una granularità di 8 connessioni. Le schede offrono quattro zoccoli, e sono componibili in diverse configurazioni fino a formare la rete massima di 18 zoccoli per altrettanti FPGA (16 sulle FlexMother e 2 sul Backplane), per un totale di 15984 porte I/O utenti.

La struttura è composta dal rack FlexShell sul quale è montato il backplane FlexPanel, un generatore di clock FlexClock e fino a quattro schede madri FlexMother. Le schede FlexMother sono riconfigurabili tramite la rete di Pass-transistor. Ogni scheda madre può ospitare a sua volta fino a 4 moduli FlexPlug con 888 I/O utente ciascuno e sono componibili in diverse configurazioni fino a formare la rete massima di 18 FlexPlug (ad esempio per altrettanti FPGA), per un totale di 15984 connessioni. Ogni modulo FlexPlug può inoltre ospitare fino a 4 moduli MiniPlug (dedicati alle memorie e/o ad IO di piccole dimensioni).

La rete tridimensionale è formata dai FlexPlug interconnessi tra di loro in modo planare sulle varie motherboard ed in modo assiale attraverso il backpanel ed attraverso circuiti stampati flessibili FlexCable (Fig. 6). Per implementare i canali di comunicazione, basati sul concetto di pass-transistor, sono stati scelti i componenti QuickSwitch di IDT (che hanno un ritardo di propagazione minore di 0.1 nSec).

Tutti i file di configurazione (delle

FPGA e delle piastre madri FlexMother) sono scaricati nella macchina tramite una porta JTAG (Joint Test Action Group) standard e vengono memorizzati in dispositivi Flash rendendo il prototipo successivamente indipendente dalla stazione di configurazione stessa. Il generatore di temporizzazioni Flex Clock è molto efficiente ed offre fino a 8 sorgenti di clock differenti con frequenza sintetizzabile fra 6 e 200 MHz, eventualmente agganciabili in fase con sorgenti esterne. La rete di distribuzione dei clock (8 sorgenti e 18 destinatari, per un totale di 144 linee) è stata progettata in modo da garantire una differenza di fase massima pari a 300 pS. La libreria di moduli FlexPlug e

MiniPlug disponibili è ben fornita e comprende i prodotti FlexPlug/compatibili Xilinx Virtex 2 e 2000E, Altera Apex, Cypress DualPort e FourPort, Lattice FPIC ed Intel Socket7, oltre ad alcuni MiniPlug con memorie RAM, SRAM, SDRAM e ZBTRAM in vari tagli.

## DiaFlex: accesso intuitivo alla tecnologia del Rapid Prototyping

La stazione di configurazione per Flexbench è composta da un PC, una scheda PCI/JTAG e un opportuno SW che permette anche ai non esperti in sistemi su piastra un accesso facilitato ed intuitivo alla tecnologia del Rapid Prototyping. Il software per la configurazione ed il controllo

di FlexBench, denominato DiaFlex, è stato realizzato dall'azienda francese Temento Systems (Fig. 7). Esso consente di scegliere e configurare i canali della rete di moduli, attraverso un'interfaccia utente grafica intuitiva di semplice uso. Ciò è oltremodo importante, poiché permette di riutilizzare la struttura HW per verificare progetti anche molto

diversi fra loro semplicemente cambiando, oltre ai moduli sulle schede, la disposizione e le caratteristiche dei canali. Il software si occupa di generare un file di configurazione (riguardante la connettività di piastra) ed un secondo file, noto come VB File, che contiene la descrizione del sistema in formato Verilog. Questo file contiene tutte le informazioni relative alla connettività tra i vari componenti installati sul FlexBench ed è direttamente utilizzabile per l'utilizzo di tool di partizionamento e sintesi (ad esempio Certify di Synplicity). La figura 8 mostra il flusso di progetto utilizzato in FlexBench. A valle del partizionamento e della sintesi le varie FPGA componenti il prototipo vengono fisicamente mappate utilizzando i Tool nativi di Xilinx ed Altera (fasi di Layout, Placement e Routing).

Tramite ancora DiaFlex, utilizzando la porta JTAG, il file di programmazione per il FlexBench viene scaricato sull'apparato fisico (e memorizzato in Flash); a questo punto è possibile effettuare test di connettività (basati sulle metodologie di Boundary Scan) per verificare che l'intero prototipo sia effettivamente connesso come precedentemente specificato (ad esempio, che tutti i FlexPlug ed i MiniPlug siano correttamente inseriti e che non vi siano falsi contatti). A valle di questa fase si scaricano (sempre attraverso la porta JTAG) i file di programmazione (bitstream) delle varie FPGA, che a loro volta vengono memorizzati su dispositivi Flash.

Il prototipo è ora pronto ed al comando di reset comincia ad operare.

## Debugging dei prototipi: una questione di osservabilità

Verificare la correttezza funzionale dei prototipi non è un processo facile: con le correnti tecnologie BGA i segnali sono difficilmente raggiungibili, con le attuali dimensioni per le FPGA diventa necessario poter osservare alcuni segnali interni ai dispositivi (non disponibili sui Pad dei componenti).

FlexBench permette un facile accesso ai segnali sui Pad, rendendo accessibili tutti i segnali (fino a 16.000) tramite adattatori per i pattern analyzer più dif-



Fig. 6 - FlexBench: la composizione dei moduli

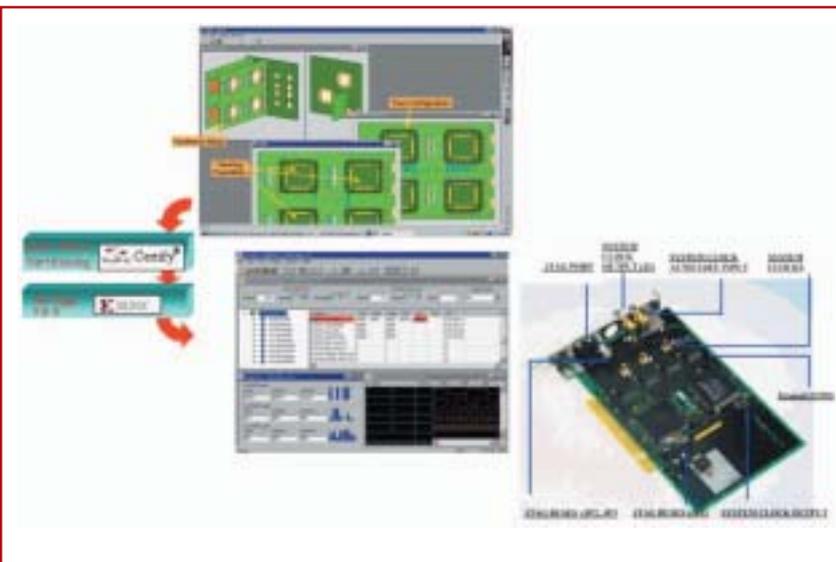
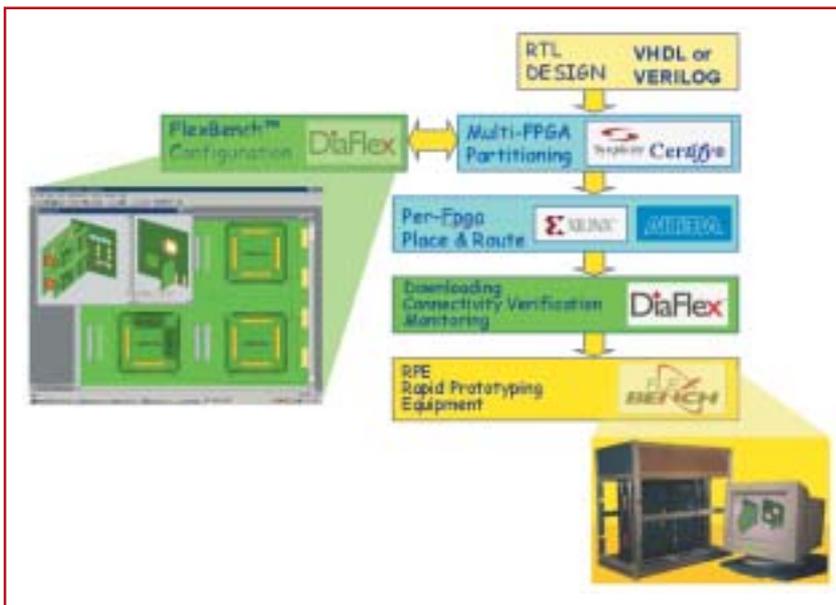


Fig. 7 - DiaFlex, il programma di configurazione per FlexBench



**Fig. 8 - Il flusso di progetto per FlexBench**

fusi (Agilent e Tektronix).

FlexBench permette inoltre ampio uso delle nuove tecnologie oggi disponibili per il monitoraggio dei sistemi embedded che, grazie alle connessioni standard JTAG, consentono all'operatore di monitorare i segnali interni delle varie FPGA tramite strutture quali l'Internal Logic Analyzer (ILA ChipScope) di Xilinx.

Esiste una intera classe di Tool dedicati alla osservabilità interna dei segnali delle FPGA, quali ad esempio SignalTap di Altera, DLI di Temento, Identify di Synplicity.

Questa strumentazione embedded è molto efficace perché permette l'accesso contemporaneo a moltissimi segnali e non richiede costose apparecchiature. D'altro canto, utilizzando risorse interne delle FPGA stesse, non possono memorizzare quantità elevate di informazione (limitata "profondità"). Qualora questa tipologia di analisi sia richiesta si utilizza la strumentazione tradizionale connessa ai Pad dei componenti tramite i suddetti adattatori.

### Italtel e Temento: il valore aggiunto della Partnership

Da ottant'anni il marchio Italtel è sinonimo di telecomunicazioni, in un'ottica d'innovazione continua. Da sempre attenta all'innovazione del prodotto ed

alla evoluzione dei flussi di progetto (nel solo 2001 Italtel ha investito in "Development & Innovation" oltre il 13% del proprio fatturato), ha deciso di investire nel Rapid Prototyping quale tecnologia necessaria per lo sviluppo futuro dei propri prodotti. Oggi il suo core business si focalizza nella progettazione, sviluppo e attivazione di reti integrate multiservizio (voce/dati/video) di nuova generazione e nell'offerta di servizi di supporto al business di rete.

Per realizzare un sistema di Rapid Prototyping adeguato alle necessità attuali e future sono stati ricercati in Europa dei Centri di Competenza riguardanti le tecnologie non direttamente padroneggiate da Italtel. Per quanto riguarda le applicazioni su Interfaccia JTAG Italtel ha trovato un partner ideale in Temento System, start-up francese stanziata a Grenoble.

Temento Systems fornisce le soluzioni di automazione di test elettrici/funzionali (EDTA), per sistemi su piastra, su Silicio (SoC), su FPGA e su moduli ibridi multi-chip (MCM). Le soluzioni ed i prodotti di Temento non si limitano solo alla parte finale della progettazione o della prodottizzazione sono utilizzabili in diversi punti del flusso di progetto.

Italtel e Temento, insieme ad altre aziende europee "di supporto" hanno creato un consorzio dedicato alla realiz-

zazione di FlexBench, consorzio parzialmente finanziato dalla comunità Europea (IST 5° programma quadro).

Il risultato ottenuto è all'eccellenza della tecnica e consegnato a partire dalle esigenze dei clienti.

### Il Rapid Prototyping ed il futuro della Progettazione di Sistemi su Silicio

Il mercato atteso per il Rapid Prototyping di SoC è chiaramente un mercato di nicchia, ma non così trascurabile come si potrebbe pensare. Inoltre, nel caso di una popolazione di progettisti SW "sensibile" sia connessa ad un progetto, occorre fornire molteplici copie di un prototipo, e quindi del sistema di prototipazione.

Secondo Dataquest, il trend per i Sistemi Su Silicio di fascia alta (contenenti core di elaborazione da 32 bit o più) è e rimarrà positivo per i prossimi anni. Riteniamo che le principali caratteristiche di FlexBench, quali modularità intrinseca della struttura (componibilità), l'architettura di interconnessione (basata su "pass-transistor"), la banda di frequenza di funzionamento (fino a 100-120 MHz), i 16000 punti di contatto disponibili (ed osservabili), il supporto di fino a 18 FlexPlug da 900 I/O per una capacità fino a 15 milioni di gate ASIC (utilizzando dispositivi Xilinx Virtex2 6000) facciano di FlexBench la piattaforma di sviluppo ideale per i prossimi cinque-dieci anni.

### Reader Service

<b>Italtel</b>	n° 9
<b>Temento</b>	<a href="http://www.temento.com">www.temento.com</a>
<b>Agilent</b>	n° 10
<b>Altera</b>	n° 11
<b>Cypress</b>	n° 12
<b>IDT</b>	n° 13
<b>Lattice</b>	n° 14
<b>Synplicity</b>	n° 15
<b>Tektronix</b>	n° 16
<b>Tyco</b>	n° 17
<b>Xilinx</b>	n° 18